Dr Zijo PAŠIĆ dipl. inž.,
redovni profesor Elektrotehničkog fakulteta u Sarajevu

IMPULSNA ELEKTRONIKA

Treće izdanje

„SVJETLOST" Zavod za udžbenike i nastavna sredstva, Sarajevo 1990.

Odgovorni urednik
Miodrag Hamović

Recenzenti:
prof. dr *Dragoljub Milatović*, dipl. inž. Elektrotehnički fakultet Sarajevo,
prof. dr *Tomislav Brodić*, dipl. inž. Elektrotehnički fakultet Sarajevo,
prof. dr *Petar Biljanović*, dipl. inž. Elektrotehnički fakultet Zagreb

Lektor
Janja Vanovac

Naslovna strana
Ivica Čavar

Ilustratori
Ivanka Šmit
Vera Vujičić

Tehnički urednik
Fikret Dautović

Korektor
Branislava Varićak

Izdavač: SP „SVJETLOST", Izdavačko preduzeće, Sarajevo, direktor *Savo Zirojević*
Zavod za udžbenike i nastavna sredstva

Za izdavača
Abduselam Rustempašić

Tiraž: 1000 primjeraka

Štampa
DP „MINERVA", Subotica

Za štampariju
Pavle Marković

Ovo djelo štampano je uz finansijsku pomoć Univerziteta u Sarajevu, „Energoinvesta", PZ za automatiku i informatiku, i Elektrotehničkog fakulteta u Sarajevu.

CIP — Katalogizacija u publikaciji
Narodna i univerzitetna biblioteka Bosne i Hercegovine
Sarajevo

621.37/.38(075.8)

PAŠIĆ, Zijo

Impulsna elektronika / Zijo Pašić ; [ilustratori Ivanka Šmit, Vera Vujičić]. — 3. izd. — Sarajevo : Svjetlost, 1990. — 193 str. : graf. prikazi ; 24 cm

Bibliografija: str. 193.
ISBN 86—01—02821—7

ISBN 86-01-02821-7

S A D R Ž A J

Strana

Strana

UVOD

Aktivni i pasivni sklopovi za generiranje i obradu nesinusoidalnih signala našli su veoma široku primjenu u računarskoj tehnici, sistemima automatskog upravljanja, sistemima za obradu podataka, digitalnoj instrumentaciji, impulsnim komunikacionim sistemima, telemetrijskim, radarskim i televizijskim strukturama itd.

Da bi se moglo pristupiti sintezi logičkih struktura, računarskih, sekvencijalnih ili, općenito, upravljačkih, bilo u tehnologiji poluvodičkih komponenata bilo u tehnologiji integriranih kola, neophodno je prvenstveno razmotriti osnovne sklopove na temelju kojih su te strukture formirane, kao i načine formiranja i karakteristike samih sklopova. Zato razmatranja koja slijede i počinju upoznavanjem sa odzivima elementarnih pasivnih mreža na karakteristične ulazne signale i analizom osnovnog režima rada svih logičkih sklopova prekidačkog režima.

Daljnja analiza data je s ciljem da omogući prvenstveno razumijevanje fizikalnih pojava koje se dešavaju pri radu svakog od razmatranih sklopova, a takođe i proračun i konstrukciju konkretnog sklopa u specfičnim uslovima rada.

Konačno, da se ukaže na mogućnosti primjene razmotrenih sklopova, date su i analizirane i neke strukture koje se veoma često susreću pri digitalnoj obradi signala, kao što su: konverzione matrice, sumatori i analogno-digitalni konvertori. Neke od ovih struktura u cijelosti, a neke samo djelomično danas su komercijalno dobavljive, realizirane u tehnici integriranih kola.

Tokom cijelog izlaganja stavljan je akcenat na formiranje jasne fizikalne predstave ponašanja razmatranih sklopova. Ova fizikalna razmatranja popraćena su zatim kvantitativnom analizom i uputstvom za proračun razmatranog sklopa.

Prilikom formiranja koncepcije i obima knjige, vođeno je računa da ona predstavlja prvenstveno udžbenik, namijenjen studentima Odsjeka za automatiku i elektroniku Elektrotehničkog fakulteta u Sarajevu.

Zbog toga ovaj udžbenik ne obuhvata oblast digitalnih integriranih krugova niti oblast sinteze logičkih i sekvencijalnih struktura, koje predstavljaju materiju posebnih kurseva.

Primjeri za ilustraciju izložene materije i zadaci sa postupkom rješavanja dati su u posebnoj zbirci zadataka.

ODZIVI LINEARNIH KRUGOVA

PROLAZAK IMPULSA KROZ LINEARNE KRUGOVE

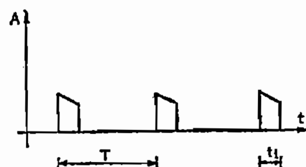
Pošto je cilj impulsne elektronike proučavanje metoda i shema formiranja i pretvaranja impulsa, nužno je definisati pojam impulsa.

Impuls napona ili struje je napon ili struja koji se u krugu pojave i čije je trajanje malo ili uporedivo sa trajanjem prelaznih procesa kruga (vremenskih konstanti kruga). Ovo trajanje može ići od dijelova mikrosekunde do sekundi, minuta ili duže.

Pri razmatranju odziva krugova na impulsnu pobudu, posebno interesantan slučaj nastupa kada se na krug dovodi niz impulsa. Ako je interval između dva uzastopna impulsa znatno veći od trajanja prelaznih procesa u krugu, analiza djelovanja niza impulsa na krug, svodi se na analizu djelovanja jednog jedinog impulsa.

Ako je ovaj interval uporediv sa trajanjem prelaznih procesa, ili kraći, niz impulsa treba promatrati kao napon ili struju složenog valnog oblika. Najčešće je to niz impulsa koji se periodički ponavljaju. Ovakav niz je karakteriziran faktorom iscjepkanosti. Iscjepkanost (ruski: skvažnost) definirana je kao odnos intervala (perioda) ponavljanje prema vremenu trajanja impulsa, sl.1.

$$Q = \frac{T}{t_i} \tag{1}$$



Slika 1. Niz impulsa

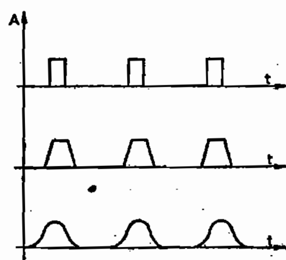
Inverzna veličina, nazvana koeficijent ispune, data je relacijom (2)

$$\lambda = \frac{1}{Q} = \frac{t_i}{T}, \tag{2}$$

odakle je frekvencija

$$f = \frac{1}{T} = \frac{1}{Qt_i}. \tag{3}$$

Impulsi i nizovi impulsa koji se najčešće susreću su pravougaoni, trapezoidni, trougaoni ili zvonasti, sl. 2.



Slika 2. Neki valni oblici impulsa

Pri tome se vrijeme porasta, vrijeme trajanja impulsa i vrijeme pada definiraju kao što će biti navedeno u daljem razmatranju, a ponekada se definira i strmina impulsa kao brzina porasta impulsa.

METODE ANALIZE IMPULSNIH KRUGOVA

Analiza impulsnih krugova se praktično uvijek svodi na nalaženje nekog napona ili struje u krugu, u ovisnosti od vremena. Ove promjene su obično uzrokovane pojavom napona ili struje u krugu, uključivanjem ili isključivanjem aktivnih odnosno pasivnih elemenata kruga ili promjenom određenih parametara kruga. Prelazni proces koji se pri tome javlja uzrokovan je činjenicom da su energije elektromagnetnih polja u krugu pri različitim stacionarnim stanjima različite.

Promjena konfiguracije kruga zahtijeva promjenu energije. Pošto ne postoje idealni izvori (veoma velike, beskonačne snage), skokovita promjena energije je nemoguća i prelaz na novi energetski nivo se vrši „postupno" — tokom prelaznog procesa. Zato se analiza impulsnih krugova svodi na analizu prelaznih procesa. Postupak analize je otežan ako promatrani impulsni krug sadrži i nelinearne elemente (elektronske cijevi, tranzistore), ali se ova poteškoća savladava korišćenjem djelomično linearne aproksimacije karakteristika uključene nelinearnosti.

Sada se pri računanju prelaznih procesa mogu koristiti već poznate metode analize: klasični metod, operatorski metod, metod Duhamelova (Diamelova) integrala ili metod diskretne Laplaceove (Laplasove) transformacije. Klasični metod predstavlja nalaženje rješenja diferencijalne jednadžbe kruga. Zna se da se opće rješenje nehomogene linearne diferencijalne jednadžbe, koja opisuje traženi prelazni proces, nalazi kao suma parcijalnog rješenja i općeg integrala odgovarajuće homogene jednadžbe. Pri tome, opće rješenje sadrži određen broj proizvoljnih konstanti, koje se računaju iz početnih uvjeta.

Zbog nemogućnosti skokovite promjene energije, lako je zaključiti da se napon na kondenzatoru i struja kroz induktivitet ne mogu mijenjati skokovito, pošto ove veličine određuju energiju elektrostatskog odnosno elektromagnetskog polja. Zato napon na kondenzatoru i struja kroz induktivitet u trenutku komutacije zadržavaju vrijednosti koje su imali i prije komutacije. Daljnja promjena napona i struje počinje upravo od ovih veličina. U mnogim impulsnim uređajima prelazni proces je opsan linearnom diferencijalnom jednadžbom prvog reda, oblika:

$$\tau \frac{dX}{dt} + X = y(t), \tag{4}$$

gdje je:

$X(t)$ — tražena vremenska funkcija,

τ — vremenska konstanta kruga,

$y(t)$ — napon ili struja (ili neka funkcija ovih veličina) vanjskog izvora.

To je slučaj sa krugovima koji, osim otpora, sadrže i jedan reaktantni element (L ili C). Opće rješenje jednadžbe (4) ima oblik:

$$X(t) = X_1(t) + X_2(t). \tag{5}$$

Ovdje je:

$X_1(t)$ — parcijalno rješenje,

$X_2(t)$ — opći integral homogene jednadžbe:

$$\tau \frac{dX_2}{dt} + X_2 = 0 . \tag{6}$$

Opće rješenje homogene jednačine (6) je:

$$X_2(t) = Ae^{pt}, \tag{7}$$

gdje je:

A — proizvoljna konstanta,

p — korijen karakteristične jednadžbe,

$$\tau p + 1 = 0,$$

odakle je:

$$p = -\frac{1}{\tau},$$

pa je:

$$X(t) = X_1(t) + Ae^{-\frac{t}{\tau}}. \tag{8}$$

Karakter parcijalnog rješenja $X_1(t)$ zavisi od desne strane jednadžbe (4), dakle, od vanjskog dejstva.

Ako je izvor koji djeluje u krugu — izvor konstantnog napona ili struje (što obično jeste), onda je $X_1 = Y_0$, $\frac{dX_1}{dt} = 0$, pa je $X_1 = \text{const.}$ U tome slučaju se opće rješenje (5) pri $t = 0$ može pisati u obliku:

$$x(0) = X_1 + A,$$

a za

$$t = \infty \tag{9}$$

$$X(\infty) = X_1.$$

Odavde je:

$$A = X(0) - X(\infty), \tag{10}$$

što uvršteno u jednačinu (5) daje :

$$X(t) = X(\infty) + [X(0) - X(\infty)]e^{-\frac{t}{\tau}} =$$

$$= X(\infty) - [X(\infty) - X(0)]e^{-\frac{t}{\tau}} \tag{11}$$

Sada je moguće opisati prelazni proces na osnovu poznavanja početne i konačne vrijednosti. Te je obično lako odrediti.

Nezgodna strana računanja prelaznih procesa klasičnim metodom jest potreba za određivanjem brojnih integracionih konstanti i korijena karakteristične jednadžbe.

Ako se koristi Laplaceov operatorski metod ili spektralni metod zasnovan na primjeni integrala Fourier, problemi nestaju. Spektralni metod se također naširoko koristi za kvalitativnu ocjenu prelaznih procesa i njihov približan proračun. Pri tome, računanje korijena karakteristične jednadžbe nije potrebno.

Odziv impulsnog sklopa na dejstvo (pobudu) složenog valnog oblika moguće je također odrediti i Duhamelovim integralom (integralom superpozicije):

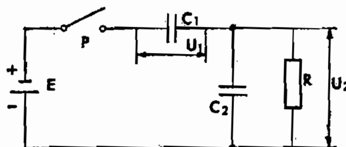
$$X(t) = y(t)\, h(0) + \int_{0}^{t} y(t-\xi)\, h'(\xi)\, d\xi \tag{12}$$

gdje je:

$$= y(0)\, h(t) + \int_{0}^{t} y'(\xi)\, h(t-\xi)\, d\xi$$

$h(t)$ — prelazna funkcija kruga (odziv kruga na step funkciju pri nultim početnim uvjetima).

Iako smo rekli da su skokovite promjene napona i struje na kapacitetu i induktivitetu (respektivno) nemoguće, u velikom broju slučajeva ove veličine se tokom komutacije mijenjaju tako brzo da se vremena porasta napona na kapacitetu i pada struje kroz induktivitet, mogu zanemariti. Tada se može smatrati da se ove veličine mijenjaju skokovito, te se izvori napona odnosno struje smatraju kao idealni generatori, koji u odgovarajućim trenucima mogu razvijati beskonačne snage. Ovo je veoma zgodna idealizacija u cijelom nizu impulsnih sklopova. Ako se npr. prekidač P u slici 3. zatvori u času $t = 0$, pošto je izvor E idealan i može u trenutku



Slika 3: Kapacitivni djelitelj vezan na naponski izvor

$t = 0$ razviti beskonačno veliku snagu, u $t = 0$ postoji beskonačno veliki skok struje kroz kondenzatore. Zato se na kondenzatorima C_1 i C_2 u trenutku $t = 0$ javljaju konačni skokovi napona U_1 i U_2, određeni sa

$$U = \frac{Q}{C}$$

$$C = \frac{C_1 C_2}{C_1 + C_2}$$

$$Q = \frac{C_1 C_2}{C_1 + C_2} E$$

$$U_1 = \frac{C_1 C_2}{C_1 + C_2} E \frac{1}{C_1} = \frac{C_2}{C_1 + C_2} E$$

$$U_2 = \frac{C_1 C_2}{C_1 + C_2} E \frac{1}{C_2} = \frac{C_1}{C_1 + C_2} E \tag{13}$$

Pošto je u stacionarnom stanju:

$$u_1(\infty) = E,$$

$$u_2(\infty) = 0, \tag{14}$$

shodno relaciji (11):

$$u_1(t) = E - [E - \frac{C_2}{C_1 + C_2} E] e^{-\frac{t}{\tau}} =$$

$$= E - E\left[1 - \frac{C_2}{C_1 + C_2}\right] e^{-\frac{t}{\tau}} \tag{15}$$

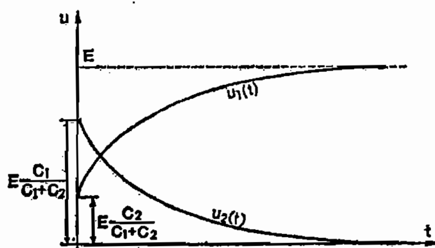
$$u_2(t) = 0 - \left[0 - \frac{C_1}{C_1 + C_2} E\right] e^{-\frac{t}{\tau}} =$$

$$= E \frac{C_1}{C_1 + C_2} e^{-\frac{t}{\tau}} \tag{16}$$

gdje je:

$\tau = R(C_1 + C_2)$, zbog paralelne veze kondenzatora.

Vremenske promjene napona u_1 i u_2 prikazane su slikom 4.



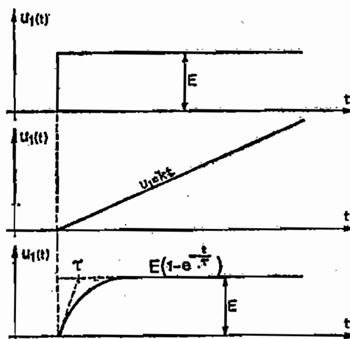
Slika 4. Odziv sklopa iz slike 3.

ODZIVI *RC* I *RL* KRUGOVA

Naći ćemo odzive elementarnih pasivnih linearnih krugova na nekoliko karakterističnih signala na ulazu. Signali koji se najčešće dovode na ulaz linearnih krugova (sl. 5) jesu: step-funkcija, rampa, eksponencijalna funkcija (sl. 6) odnosno impuls pravougaonog, pilastog i trapezoidnog oblika, (sl. 7. i 8)



Slika 5. *RC* ili *RL* kolo



Slika 6. Karakteristični ulazni signali

Pri tome se oblici navedenih impulsa mogu dobiti superponiranjem triju elementarnih ulaznih funkcija, prikazanih na slici 6. Ovo je takođe pokazano na slikama 7. i 8. Svaki od narinutih napona djeluje od trenutka njegovog uključenja, pa do $t = \infty$. Ostali valni oblici, praktično proizvoljnog oblika, mogu se aproksimirati pomoću osnovnih oblika (sl. 6). Pošto je promatrani sistem linearan, vrijedi zakon superpozicije, pa se i odziv pasivnog linearnog kruga na proizvoljan ulazni signal može dobiti zbrajanjem odziva kruga na elementarne ulazne funkcije (na koje se ulazni signal razloži).

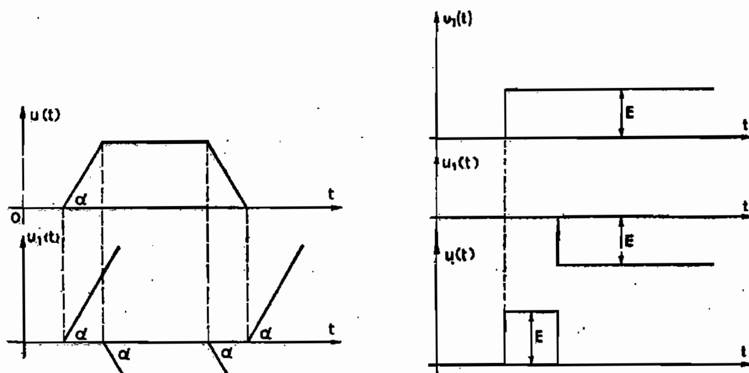
Tako je izlazni napon dat sumom:

$$u_2(t) = u_2^{(1)}(t) + u_2^{(2)}(t) + \ldots + u_2^{(n)}(t), \tag{17}$$

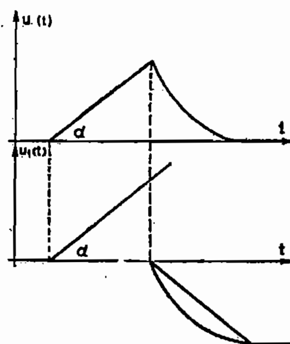
gdje

$$u_2^{(1)}(t) \ldots u_2^{(n)}(t)$$

predstavljaju odzive kruga na komponente elementarne funkcije. Zato je potrebno znati odziv *RC* i *RL* kruga na elementarne ulazne funkcije.



Slika 7. Formiranje složenih valnih oblika od elementarnih funkcija



Slika 8. Formiranje složenog valnog oblika pomoću elementarnih funkcija

ODZIVI *RC* I *RL* KRUGA NA STEP-FUNKCIJU NA ULAZU

Vremenski odziv bilo kog linearnog kruga na jediničnu step-funkciju na ulazu je prelazna funkcija toga kruga. Ako je na ulazu step-napona amplitude *E*, na izlazu je *E* puta uvećana prelazna funkcija. Određivanje prelazne funkcije predstavlja nalaženje prelaznog procesa pri pojavi ulaznog signala u trenutku $t = 0$ i uz nulte početne uvjete.

Ako se na *RC* krug (sl. 9) dovede step-funkcija napona, kondenzator počinje da se nabija, napon na kondenzatoru raste, a npon na otporu pada, pa se na osnovu

relacija (11) može pokazati da su promjene napona na otporu i kondenzatoru date izrazima:

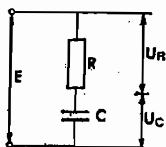
$$U_R(t) = Ee^{-\frac{t}{\tau}}, \tag{18}$$

$$U_C(t) = E(1 - e^{-\frac{t}{\tau}}), \tag{19}$$

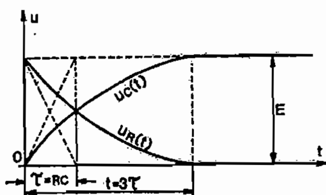
gdje je:

$$\tau = RC \tag{20}$$

vremenska konstanta kruga.



Slika 9. *RC* krug

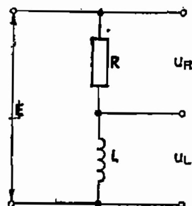


Slika 10. Odziv *RC* kruga iz slike 9. na step-funkciju

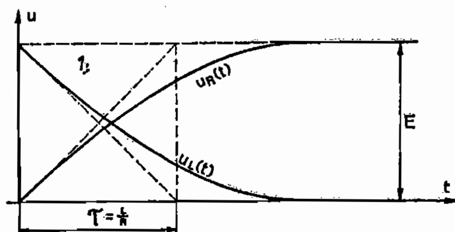
Dijagrami vremenske promjene napona na otporu i kondenzatoru dati su slikom 10. Zna se da tangenta na odziv u trenutku $t = 0$ siječe napon E nakon vremena $t = \tau = RC$.

Pri tome se smatra da je stacionarno stanje dostignuto nakon vremena $t = 3\tau$.

Ako se na serijski spoj otpora i induktiviteta prema sl. 11 dovede step-funkcija napona, javlja se analogan prelazni proces.



Slika 11. *RL* krug



Slika 12. Odziv *RL* kruga iz slike 11. na step-funkciju

U času $t = 0$, zbog postojanja induktiviteta, struja u krugu je jednaka nuli, a dalje raste po eksponencijalnom zakonu. Pri tome pad napona na otporu raste, a na induktivitetu pada, prema relacijama:

$$u_L(t) = Ee^{-\frac{t}{\tau}}$$

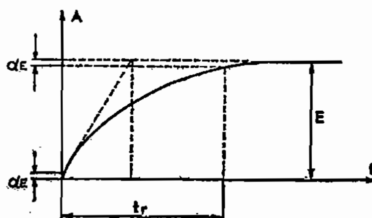
$$u_R(t) = E(1 - e^{-\frac{t}{\tau}}). \tag{21}$$

Vremenska konstanta kruga τ data je sa

$$\tau = \frac{L}{R}. \tag{22}$$

Vremenska promjena napona je pokazana na sl. 12.

Iz izvedenih relacija slijedi da je dužina čela (fronta) za eksponencijalno promjenljiv napon direktno proporcionalna vremenskoj konstanti kruga.



Slika 13. Eksponencijalno promjenljiv signal

Definirana kao vrijeme potrebno da se promatrani signal promijeni od vrijednosti αE do vrijednosti $(1-\alpha)\,E$, prema slici 13, dužina čela (fronta) impulsa iznosi:

$$t_r = m\tau,$$

gdje su ovisnosti m i α za eksponencijalni valni oblik date tabelom:

α	0,01	0,05	0,1
m	4,6	3	2,2

ODZIV *RC* I *RL* KRUGA NA RAMPU

Ako se ulazni napon u linearni *RC* krug mijenja po složenom zakonu, odziv se može naći korištenjem integrala superpozicije (Duhamelov integral) u jednom od njegovih oblika, npr.:

$$u_2(t) = u_1(0)\,h(t) + \int_0^t u_1'(\xi)\,h(t-\xi)\,d\xi, \tag{23}$$

gdje je:

$u_2(t)$ = odziv kruga,

$u_1(0) = u_1(t)\Big|_{t=0}$

$h(t)$ = prelazna funkcija kruga.

Ako se na ulaz dovede naponska rampa

$$u_1(t) = k\,t, \tag{24}$$

onda je:

$$u_1(0) = 0, \quad a,$$

$$u_1'(\xi) = k.$$

Ako se za izlazni napon uzme napon na otporu (sl. 9), prelazna funkcija je, prema jednačini (18):

$$h(t) = e^{-\frac{t}{\tau}}, \tag{25}$$

pa je:

$$u_2(t) = u_1(0)\,h(t) + \int_0^t u_1'(\xi)\,h(t-\xi)\,\mathrm{d}\xi$$

$$u_2(t) = 0 \cdot e^{-\frac{t}{\tau}} + \int_0^t k\,e^{-\frac{t-\xi}{\tau}}\,\mathrm{d}\xi\,.$$

Uz: $$-\frac{t-\xi}{\tau} = a;\ -\xi = -a\tau - t;\ \mathrm{d}\xi = \tau \mathrm{d}a\,,$$

pa je: $$u_2(t) = \int_{a_1}^{a_2} k\ \tau e^a \mathrm{d}a = k\tau\, e^a \Big|_{a_1}^{a_2} = k\tau e^{-\frac{t-\xi}{\tau}} \Big|_0^t\,,$$

odakle je:

$$u_R(t) = u_2(t) = k\,\tau\,(1 - e^{-\frac{t}{\tau}})\,. \tag{26}$$

Napon na kondenzatoru se onda može naći kao razlika ulaznog napona i napona na otporu:

$$u_C(t) = u_1(t) - u_R(t) =$$

$$= kt - k\tau\,(1 - e^{-\frac{t}{\tau}})\,. \tag{27}$$

Iz relacija (24), (26) i (27) vidi se da je početna brzina $\left.\frac{\mathrm{d}u}{\mathrm{d}t}\right|_{t=0}$ promjene napona na otporu jednaka početnoj brzini promjene ulaznog signala, dok je početna brzina promjene napona na kondenzatoru jednaka nuli. Nakon dostizanja stacionarnog stanja (poslije $3\,\tau$), napon na otporu R je konstantan i jednak $k \cdot \tau$, dok napon na kondenzatoru raste po istom zakonu kao i ulazni napon, kasneći za njim za veličinu τ:

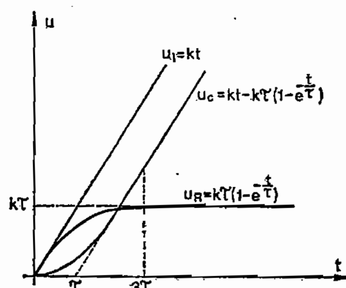
$$u_C(t)\,|_{t=\infty} = k\,(t - \tau)\,. \tag{28}$$

Nakon vremena $3\,\tau$, kondenzator C se nabija praktično konstantnom strujom, u_C raste linearno i u_R je konstantno. Dinamička ravnoteža je postignuta.

Nije teško pokazati da u stacionarnom stanju mora biti zadovoljen uslov:

$$\frac{\mathrm{d}u_1}{\mathrm{d}t} = \frac{\mathrm{d}u_C}{\mathrm{d}t}.$$

Ako bi $\frac{du_C}{dt}$ bilo veće od $\frac{du_1}{dt}$, napon na R bi opadao, time bi opadala i struja kroz C, pa bi se napon na C smanjivao sve dok se ne uspostavi dinamička ravnoteža određena sa:



Slika 14. Odziv *RT* kruga na rampu

$$\frac{du_1}{dt} = \frac{du_C}{dt}.$$

Sve što je rečeno za *RC* krug, može se primijeniti i u slučaju *RL* kruga. Jedino treba uzeti u obzir da prelazna funkcija *RL* kruga, ako se kao izlazni signal promatra signal na induktivitetu, ima isti oblik kao prelazna funkcija *RC* kruga ukoliko se kao izlazni signal promatra signal na otporu. Zato, ako se na ulaz *RL* kola dovodi linearno promjenljiv signal (rampa), naponi na L i R su dati sa:

$$u_L(t) = k\tau\,(1 - e^{-\frac{t}{\tau}}),$$

$$u_R(t) = kt - k\tau\,(1 - e^{-\frac{t}{\tau}}), \qquad (29)$$

gdje je, naravno:

$$\tau = \frac{L}{R}.$$

ODZIV *RC* I *RL* KRUGA NA EKSPONENCIJALNI ULAZNI SIGNAL

Neka je ulazni napon $u_1(t)$:

$$u_1(t) = E(1 - e^{-\frac{t}{\tau_1}}), \qquad (30)$$

a kao izlazni napon promatra se napon na otporu *RC* kruga. Prelazna funkcija je data jednadžbom (25):

$$h(t) = e^{-\frac{t}{\tau}}$$

$$u_1'(\xi) = \frac{E}{\tau_1} e^{-\frac{\xi}{\tau_1}},$$

dok je

$$u_1(0) = 0,$$

$$h(t - \xi) = e^{-\frac{t-\xi}{\tau}},$$

što uvršteno u integral superpozicije dovodi do izraza za napon na otporu RC kruga:

$$u_R(t) = \frac{Eq}{q-1}\left(e^{-\frac{t}{\tau}} - e^{-\frac{t}{\tau_1}}\right) \tag{31}$$

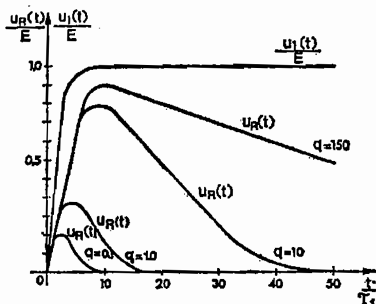
gdje je:

$$q = \frac{\tau}{\tau_1}. \tag{32}$$

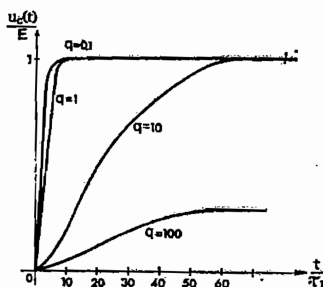
Napon na kondenzatoru je onda određen sa:

$$u_C = u_1(t) - u_R(t) = E\left(1 - e^{-\frac{t}{\tau_1}}\right) - E\frac{q}{q-1}\left(e^{-\frac{t}{\tau}} - e^{-\frac{t}{\tau_1}}\right). \tag{33}$$

Dijagrami vremenske ovisnosti napona u_R i u_C sa q kao parametrom dati su slikama 15. i 16.



Slika 15. Valni oblik signala na otporu RC kruga pri eksponencijalnom ulaznom signalu



Slika 16. Valni oblik signala na kondenzatoru RC kruga pri eksponencijalnom ulaznom signalu

Vidi se da za velike vrijednosti q (vremenska konstanta kruga mnogo veća od vremenske konstante ulaznog signala) oblici napona $u_R(t)$ i $u_C(t)$ jako liče na odgovarajuće oblike kada se na ulaz dovede step-funkcija.

Ako je vremenska konstanta kruga kraća, pad napona na otporu je strmiji i njegova amplituda je manja.

Tako je pri $q = 1$ ($\tau = \tau_1$) maksimalna vrijednost $u_R(t) = 0{,}37\,E$. Ako je $\tau < \tau_1$ ($q < 1$), $u_C(t)$ se vrlo malo razlikuje od $u_1(t)$. Već pri $q = 0{,}3$ oblik krive $u_C(t)$, praktično, ponavlja oblik ulazne krive $u_1(t)$.

Ako se ovakav impuls dovede na RL krug, oblik izlaznog napona je isti kao u slučaju RC kruga, jedino što napon na otporu odgovara naponu na induktivi-

tetu, a napon na kondenzatoru naponu na otporu, zbog obrnutog ponašanja LR kruga, što je već bilo razmatrano. Zato su ove veličine date izrazima:

$$u_R(t) = E(1 - e^{-\frac{t}{\tau_1}}) - \frac{Eq}{q-1}(e^{-\frac{t}{\tau}} - e^{-\frac{t}{\tau_1}}) \tag{34}$$

$$u_L(t) = \frac{Eq}{q-1}(e^{-\frac{t}{\tau}} - e^{-\frac{t}{\tau_1}}),$$

gdje je

$$\tau = \frac{L}{R}.$$

ODZIV *RC* I *RL* KRUGA NA IMPULS PRAVOUGAONOG OBLIKA

Ako se na ulaz RC kruga dovede samo jedan pravougaoni impuls, valni oblik signala na R i C može se dobiti koristeći se činjenicom da je sistem linearan i da vrijedi zakon superpozicije. Zato se usamljeni impuls predstavi kao suma dvaju fazno pomaknutih step-funkcija suprotnog polariteta, pa se oblik signala dobija nalaženjem odziva na svaku od ovih funkcija i vršenjem superpozicije. Ovo je prikazano slikom 17.

Valni oblik napona (ili struje) na otporu, odnosno kondenzatoru zavisi od odnosa vremena trajanja impulsa t_i i vremenske konstante kruga $\tau = RC$ (odnosno $\tau = \frac{L}{R}$).

Ako je vremenska konstanta kruga mala u odnosu na trajanje impulsa ($\tau < t_i$), oblik napona na kondenzatoru je veoma blizak obliku ulaznog impulsa.

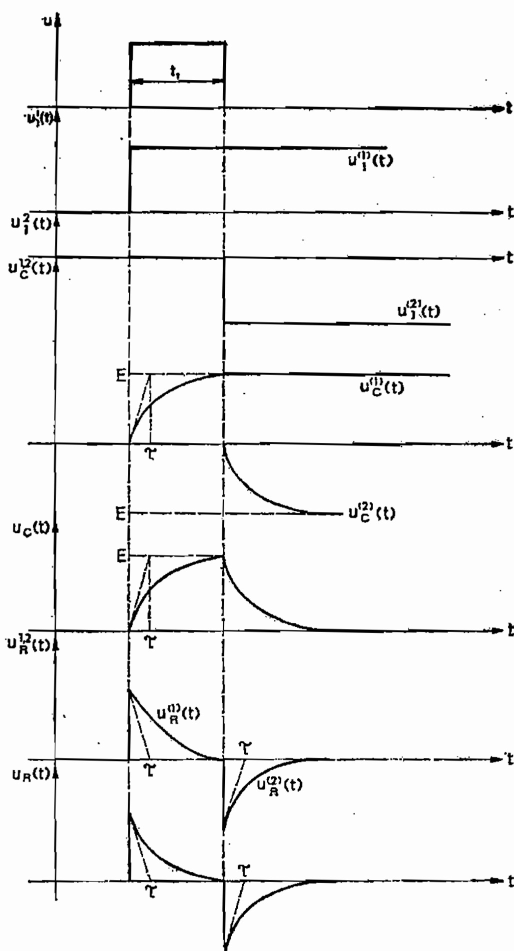
Ako je $\frac{\tau}{t_i} < 0{,}03$, dužina fronta t_r napona $u_C(t)$ je manja od $\frac{t_i}{10}$, te se oblik izlaznog impulsa može smatrati, praktično, pravougaonim.

Ako se odnos $\frac{\tau}{t_i}$ povećava, dužina fronta t_r napona $u_C(t)$ raste, i pri $\frac{\tau}{t_i} > 0{,}3$ napon $u_C(t)$ ne stigne da naraste do stacionarne vrijednosti za vrijeme trajanja impulsa t_i.

Oblik signala $u_C(t)$ je sada pilast. Pri daljnjem povećanju $\frac{\tau}{t_i}$ amplituda napona $u_C(t)$ opada. Sve ovo je ilustrirano slikom 18.

Slika 19. predstavlja valni oblik napona na otporu pri jednom pravougaonom impulsu na ulazu i $\frac{\tau}{t_i}$ kao parametru.

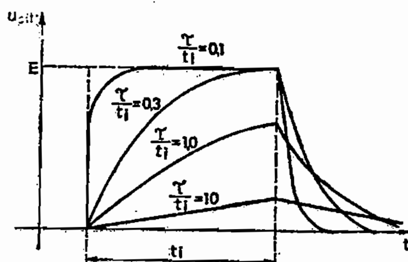
Vidi se da je oblik signala na otporu vrlo blizak obliku ulaznog signala $u_1(t)$ ako je vremenska konstanta kruga veća od trajanja impulsa $\left(\frac{\tau}{t_i} > 1\right)$. Vidi se skok odziva pri pojavi impulsa i negativan skok pri njegovom završetku. Ako odnos



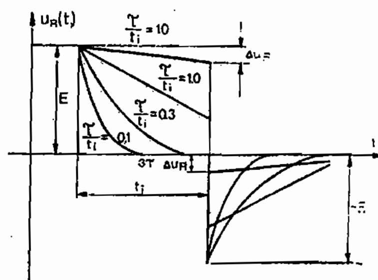
Slika 17. Nalaženje odziva *RC* kruga na impuls na ulazu

$\frac{\tau}{t_i}$ raste, amplituda ovih skokova se smanjuje. Ako je odnos $\frac{\tau}{t_i}$ mali, napon u_R (t) predstavlja dva kratkotrajna impulsa suprotnog polariteta. Oni vremenski koincidiraju sa početkom, odnosno završetkom ulaznog impulsa i istog su polariteta kao i promjene ulaznog impulsa. Amplituda ovih impulsa jednaka je amplitudi ulaznog signala (E), a njihovo trajanje iznosi $3\,\tau$ (uzimajući očitanje na $0{,}05\,E$).

Ako se radi sa *RL* krugom, oblici signala na elementima kruga su isti, samo što oblik signala na kapacitetu *RC* kruga odgovara obliku signala na otporu *RL* kruga i oblik signala na induktivitetu *RL* kruga je isti kao oblik signala na otporu *RC* kruga.



Slika 18. Valni oblik signala na kondenzatoru *RC* kruga pri impulsu na ulazu



Slika 19. Valni oblik signala na otporu *RC* kruga pri impulsu na ulazu

ODZIV *RC* KOLA NA NIZ IMPULSA PRAVOUGAONOG OBLIKA

Ako se sada na ulaz linearne pasivne mreže dovodi niz pravougaonih impulsa, za nalaženje odziva kruga mogu se koristiti već dobijeni rezultati. Jedini uslov koji pri tome mora biti ispunjen je da je razmak između dva uzastopna impulsa dovoljno velik da se smire prelazni procesi uzrokovani prethodnim impulsom.

Neka linearna pasivna mreža predstavlja *RC* krug. Ako je vremenska konstanta kruga τ približno jednaka ili veća od razmaka između dva uzastopna impulsa, valni oblik prelaznih procesa se mijenja.

U tome slučaju prvi impuls nabija kondenzator C do nekog nivoa. U razmaku između impulsa kondenzator se prazni, ali preko takve vremenske konstante da ne stigne da se potpuno isprazni prije nailaska slijedećeg impulsa.

Slijedeći impuls dopunjuje kondenzator, a u slijedećoj pauzi kondenzator se opet prazni. Proces se ponavlja sve dok se ne dostigne stacionarno stanje u kome se kondenzator za vrijeme trajanja impulsa nabije upravo onoliko za koliko se isprazni u toku pauze između impulsa. Razmotrimo šta se dešava pri nailasku k-tog impulsa. Očigledno je da je porast napona na kondenzatoru u toku k-tog impulsa:

$$\Delta U_{nk} = [E - U_{C(k-1)}](1 - e^{-\frac{t_i}{\tau}}), \tag{35}$$

gdje je

$U_{C(k-1)}$ napon na kondenzatoru neposredno prije nailaska k-tog impulsa, a E amplituda impulsa.

Ako se $e^{-\frac{t_i}{\tau}}$ zamijeni sa prva dva člana eksponencijalnog reda:

$$e^X = 1 + \frac{X}{1!} + \frac{X^2}{2!} + \ldots\ldots + \frac{X^n}{n!},$$

što se smije učiniti ako je $t_i \ll \tau$, (36)

$$e^{-\frac{t_i}{\tau}} \approx 1 - \frac{t_i}{\tau},$$

relacija (35) postaje:

$$\Delta U_{nk} \approx [E - U_{C(k-1)}] \frac{t_i}{\tau}. \tag{37}$$

Nestajanje pravougaonog impulsa na ulazu ekvivalentno je (za *RC* kombinaciju) negativnom skoku amplitude $[U_{C(k-1)} + \Delta U_{nk}]$.

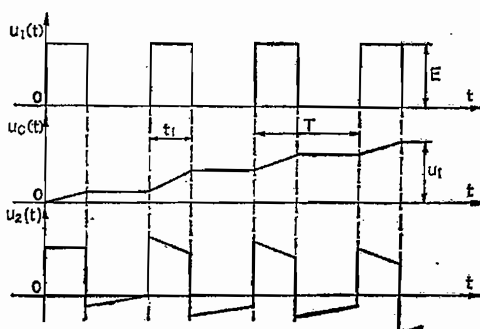
Da se nađe promjena amplitude ΔU_{pk}, uzrokovana pražnjenjem kondenzatora u pauzi između impulsa, može se smatrati da se kondenzator nabija na napon $(U_{C(k-1)} + \Delta U_{nk})$ u toku vremenskog intervala $T - t_i$, gdje je T period ponavljanja impulsa. Zato je:

$$\Delta U_{pk} = [U_{C(k-1)} + \Delta U_{nk}] (1 - e^{-\frac{T-t_i}{\tau}}),$$

odnosno:

$$\Delta U_{pk} \approx [U_{C(k-1)} + \Delta U_{nk}] \frac{T - t_i}{\tau}, \tag{38}$$

pri čemu je član $e^{-\frac{T-t_i}{\tau}}$ zamijenjen sa prva dva člana eksponencijalnog reda.



Slika 20. Odziv *RC* kruga na niz impulsa na ulazu

Neposredno po uključivanju, napon na kondenzatoru U_c je mali, pa prirast napona u toku trajanja impulsa prevazilazi pad napona za vrijeme pauze. Zato napon na kondenzatoru stalno raste (sl. 20) dok se ne dostigne stacionarno stanje, kada su porast i pad napona izjednačeni. To je stanje dinamičke ravnoteže. Srednja vrijednost napona na kondenzatoru u stanju dinamičke ravnoteže, dobije se jednačenjem desnih strana relacija (37) i (38):

$$[E - U_{C(k-1)}] \frac{t_i}{\tau} = [U_{C(k-1)} + \Delta U_{nk}] \frac{T - t_i}{\tau}. \tag{39}$$

Ako pretpostavimo da je dinamička ravnoteža uspostavljena upravo pri k-tom ulaznom impulsu, onda će napon na kondenzatoru pri k-tom ulaznom impulsu predstavljati srednju vrijednost napona na kondenzatoru u stacionarnom stanju.

Pišući umjesto $U_{C(k-1)}$, U_{csr} (srednje) i zanemarujući ΔU_{nk} prema U_{csr}, jednadžba (39) postaje:

$$(E - U_{csr}) \cdot \frac{t_i}{\tau} = U_{csr} \frac{T - t_i}{\tau}, \tag{40}$$

odakle slijedi srednja vrijednost napona na kondenzatoru u slučaju dinamičke ravnoteže:

$$E\frac{t_i}{\tau} - U_{csr}\frac{t_i}{\tau} = U_{csr}\frac{T - t_i}{\tau},$$

$$U_{csr} \approx E\frac{t_i}{T}. \tag{41}$$

Vidi se da je srednja vrijednost napona na kondenzatoru u stacionarnom stanju, U_{csr}, jednaka istosmjernoj komponenti ulaznog napona $u_1(t)$.

Napon na otporu predstavlja niz impulsa čija se baza spušta sve do uspostavljanja stacionarnog stanja (zbog nabijanja kondezatora C). U stacionarnom stanju napon $u_R(t)$ (baza impulsa) spušten je za veličinu istosmjerne komponente ulaznog signala. Pošto je ovo izmjeničan i simetričan signal, njegova srednja vrijednost je jednaka nuli. Ovaj signal je takođe predstavljen slikom 20.

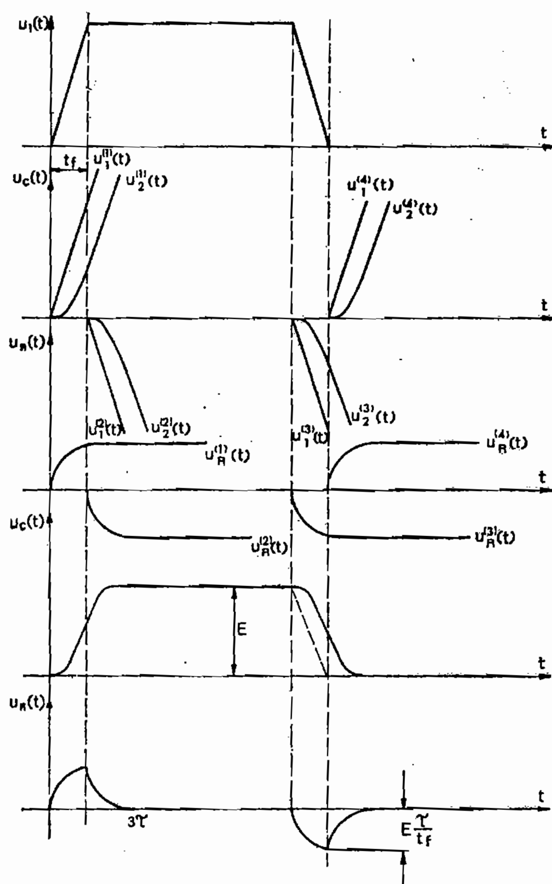
ODZIV *RC* I *RL* KRUGA NA IMPULS TRAPEZOIDNOG OBLIKA

Ako se na ulaz *RC* kola dovede jedan impuls trapezoidnog oblika, oblik izlaznog signala se može dobiti razlažući ga na elementarne komponente i sumirajući odzive na svaku od ovih komponenata. Postupak je predstavljen slikom 21.

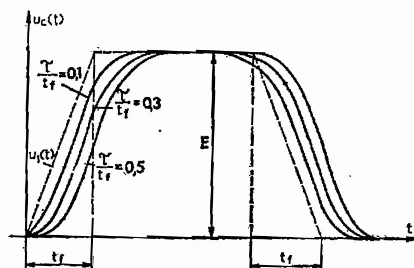
Slika 22. predstavlja odzive *RC* kola na impuls trapezoidnog oblika sa $\frac{\tau}{t_f}$, kao parametrom (t_f trajanje fronta signala, definirano sa 0,05 E do 0,95 E). Odavde se vidi da napon na kondenzatoru dosta vjerno slijedi ulazni valni oblik, sa zakašnjenjem od τ i nešto rastegnuto. Ako je $\frac{\tau}{t_f}$ malo, oblik $u_C(t)$ je veoma blizak obliku ulaznog signala $u_1(t)$.

Napon na otporu (sl. 23) sastoji se od dva impulsa koji vremenski koincidiraju sa frontovima $u_1(t)$ i imaju isti polaritet kao i promjene ulaznog signala. Ako je τ dovoljno malo $\left(\frac{\tau}{t_f} < 0{,}1\right)$, oblik impulsa je blizak pravougaonom, amplitude $E\frac{\tau}{t_f}$, dužine fronta $3\,\tau$ (mjereno između 0,05 E i 0,95 E) i trajanja $t_f + 3\,\tau$.

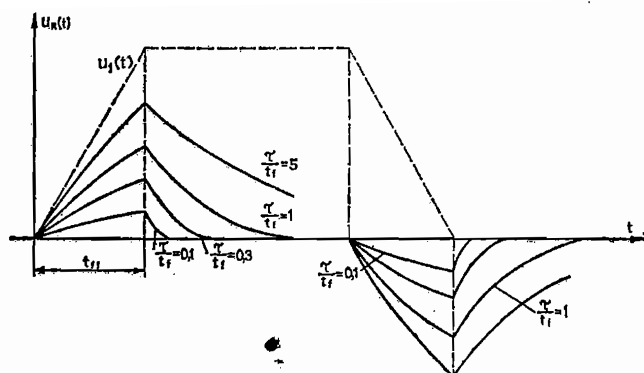
Ako τ raste, amplituda i dužina frontova izlaznih impulsa takođe raste. Pri $\tau > 0{,}3\, t_f$, oblik izlaznog signala je pilast. Za vrlo velike τ, $\left(\frac{\tau}{t_f} \gg 1\right)$ oblik napona $u_R(t)$ se bliži obliku ulaznog signala $u_1(t)$.



Slika 21. Formiranje odziva *RC* kruga na trapezoidni ulazni signal



Slika 22. Valni oblik signala na kondenzatoru *RC* kruga pri trapezoidnom ulaznom signalu



Slika 23. Valni oblik signala na otporu *RC* kruga pri trapezoidnom ulaznom signalu

KOLA ZA DIFERENCIRANJE

Kola za diferenciranje su takvi krugovi čiji je izlazni signal derivacija ulaznog signala. Elementarna kola za diferenciranje su kapacitet i induktivitet.

Ako se kao ulazni signal na kapacitet promatra napon $u(t)$ a kao izlazni signal struja kroz kondenzator, onda je ovo sklop za diferenciranje, jer je struja kroz kondenzator određena sa:

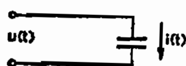
$$i(t) = C\frac{du}{dt}. \tag{42}$$

Analogno, ako se kao ulazni signal u induktivitet promatra struja, a kao izlazni signal napon, induktivitet je diferencirajuće kolo, jer su struja i napon na induktivitetu vezani relacijom:

$$u(t) = L\frac{di}{dt}. \tag{43}$$

Najčešće je, međutim, potrebno diferencirajuće kolo čiji je i ulazni i izlazni signal napon. Ovo se može ostvariti korištenjem *RC* i *RL* krugova.

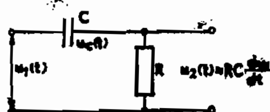
Razmotrimo krug na slici 24 c. Da bi ovo *RC* kolo predstavljalo krug za diferenciranje, mora vrijediti:



a. *C* kao krug za diferenciranje



b. *L* kao krug za diferenciranje



c. *RC* krug za diferenciranje

Slika 24. Krugovi za diferenciranje

$$u_2(t) = i(t)\,R = RC\frac{du_c}{dt} = RC\frac{d(u_1 - u_2)}{dt}. \tag{44}$$

Ako su parametri kruga tako odabrani da je izlazni napon mnogo manji od ulaznog, struja u krugu je određena isključivo veličinom kapaciteta i krug je praktično diferencirajući jer je:

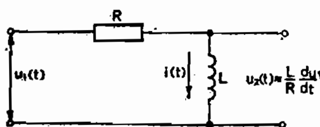
$$u_2 \approx RC\frac{du_1}{dt}. \tag{45}$$

Uslov $u_2 \ll u_1$, uz harmonijski signal na ulazu, obično se ostvaruje uzimajući

$$R \ll \frac{1}{\omega C}. \tag{46}$$

Ako oblik napona nije sinusoidalan, da bi krug još uvijek bio diferencijator uslov (46) mora vrijediti za sve komponente po Fourieru (Furje) razloženog signala, koje se još smatraju značajnim.

Za sinusni ulaz krug je diferencijator ako je vremenska konstanta kruga mnogo manja od perioda ulaznog signala. Kao diferencijator može poslužiti i *RL* krug, preme sl. 25.



Slika 25. *RL* krug za diferenciranje

Ako je u_2 mnogo manje od u_1, struja u krugu je približno jednaka $\frac{u_1}{R}$, pa je

$$u_2(t) = L\frac{di}{dt} \approx L\frac{d\frac{u_1}{R}}{dt} = \frac{L}{R}\cdot\frac{du_1}{dt}. \tag{47}$$

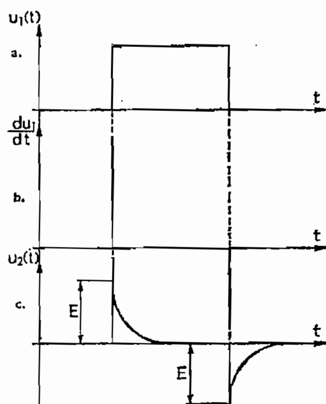
Praktično se ipak najviše koriste *RC* krugovi za diferenciranje. Ako se na ulaz kruga za diferenciranje dovodi signal pravougaonog oblika, njegova vremenska derivacija (i odziv idealnog diferencijatora na ovakav ulaz) bili bi impulsi beskonačne visine i beskonačno kratkog trajanja, koji koincidiraju sa početkom i završetkom ulaznog impulsa, slika 26. a i b. Slika 26. c predstavlja oblik izlaznog signala iz realnog kola za diferenciranje.

Visina ovih impulsa iznosi *E*, a njihovo trajanje 3τ.

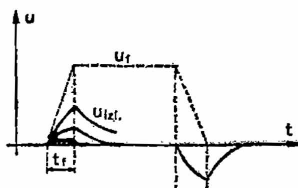
Ako je vremenska konstanta manja, impulsi $u_2(t)$ su kraći i po obliku teže onima idealnog diferencijatora. Jedino im amplituda ostaje uvijek jednaka *E* (za proizvoljno malo τ). Ovo je posljedica činjenice da se napon na kondenzatoru ne može skokovito promijeniti, te se napon na otporu mijenja za iznos promjene ulaznog napona.

Treba imati u vidu da oblik diferenciranog impulsa prema (sl. 26 c) postoji samo ako je vrijeme porasta ulaznog signala beskonačno kratko (front signala bes-

konačno kratak), ako je unutarnji otpor generatora jednak nuli i ako ne postoje parazitni kapaciteti. Praktično, ovi uslovi nikada nisu ispunjeni. Razmotrimo uticaj svake od ovih veličina.



Slika 26. Odziv idealnog i realnog diferencijatora na provougaoni impuls na ulazu



Slika 27. Odziv diferencijatora na neidealan impuls na ulazu

Ulazni signal nikada nije idealna četvrtka

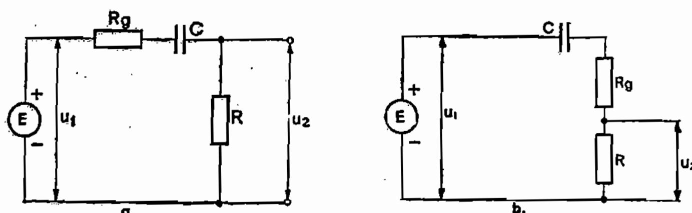
Da se uzme u obzir konačno trajanje fronta ulaznog signala, može se pretpostaviti da ulazni signal ima trapezoidan oblik. Sa slike 23. i slike 27. vidi se da front izlaznih signala nije beskonačno kratak, nego je konačnog trajanja t_f, koje je jednako trajanju fronta ulaznog napona. Ova konačna dužina fronta dovodi do smanjenja amplitude izlaznog signala, a ukupno trajanje izlaznih impulsa je suma $t_f + 3\,RC$. Zato se na izlazu kola za diferenciranje ne može dobiti impuls kraći od trajanja fronta ulaznog signala.

Ako se, međutim, vremenska konstanta kruga za diferenciranje uzme najmanje 5 puta veća od t_f, amplituda izlaznih impulsa će dostizati 90% od iznosa amplitude ulaznog signala, a trajanje fronta (vrijeme porasta) ulaznih impulsa će biti manje od 0,1 trajanja izlaznog impulsa.

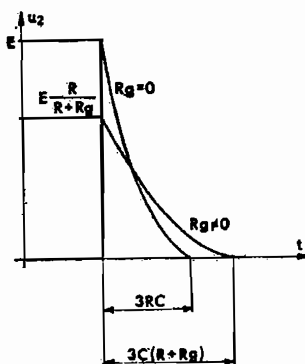
Uticaj unutarnjeg otpora generatora

Unutarnji otpor generatora ulaznog napona R_g nikada nije jednak nuli, te se može smatrati serijski vezanim na RC krug, prema sl. 28. Unutarnji otpor sa otporom R kruga za diferenciranje pravi naponski djelitelj (sl. 28 b), pa je amplituda izlaznog napona smanjena, a vremenska konstanta, pa zato i trajanje impulsa, povećana.

Uticaj unutarnjeg otpora generatora na oblik izlaznog signala ilustriran je slikom 29.



Slika 28. a. Uticaj unutarnjeg otpora generatora na krug za diferenciranje
b. Uticaj unutarnjeg otpora generatora na amplitudu izlaznog signala iz diferencijatora



Slika 29. Uticaj unutarnjeg otpora generatora na valni oblik signala na izlazu iz diferencijatora

Uticaj parazitnih kapaciteta

U sklopu diferencijatora, posebno ako se radi sa vrlo kratkim impulsima, moraju se uzeti u obzir i parazitni kapaciteti: izlazni kapacitet generatora C_1 i kapacitet priključen na izlaz kola za diferenciranje C_2. Potpun krug za diferenciranje je sada predstavljen slikom 30. Rješenjem pripadne diferencijalne jednačine može se pokazati da za izlazni napon ovakvog kruga vrijedi relacija:

$$u_{izl} = u_2(t) = EA\left(e^{-\frac{t}{\tau_2}} - e^{-\frac{t}{\tau_1}}\right), \tag{48}$$

gdje je:

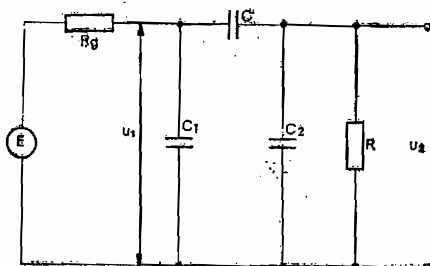
E — amplituda ulaznog signala.

$$A \approx \frac{1}{1 + \frac{Rg}{R} + \frac{C_1 + C_2}{C}}$$

$$\tau_1 \approx R_g(C_1 + C_2)$$

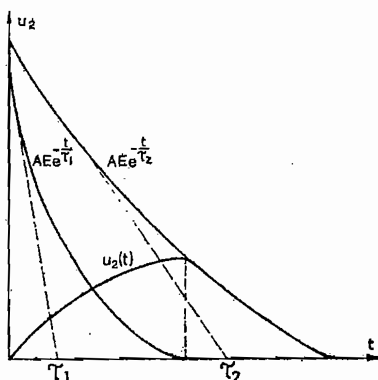
$$\tau_2 \approx R(C + C_1 + C_2).$$

Otpor Rg bira se obično što je moguće manji, tako da ne utiče na izlaznu amplitudu, a ni na trajanje izlaznog impulsa, dok se kondenzator C obično uzima znatno veći od parazitnih kapaciteta C_1 i C_2. Oblik izlaznog napona, prema jednadžbi (48),



Slika 30. Upotpunjena shema kruga za diferenciranje

dat je slikom 31. Ako je C odabrano 4—5 puta veće od C_1 i C_2, uticaj ovih kapaciteta na amplitudu i trajanje izlaznog impulsa je, praktično, zanemariv. Iz slike 31. se takođe vidi da je front izlaznog impulsa određen uglavnom vremenskom



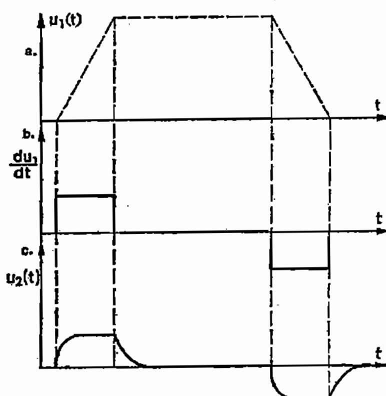
Slika 31. Valni oblik signala na izlazu iz diferencijatora

konstantom τ_1 (nabijanje parazitnih kapaciteta C_1 i C_2 preko Rg), a pad impulsa, vremenskom konstantom τ_2 (uglavnom nabijanje C preko R). Zato dužina fronta izlaznog impulsa iznosi (2—3) τ_1, a trajanje impulsa 3 τ_2.

FORMIRANJE PRAVOUGAONIH IMPULSA

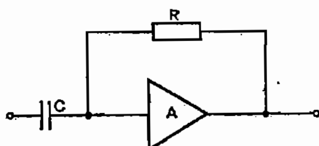
Diferenciranjem trapezoidnog ulaznog signala mogli bi se formirati i pravougaoni impulsi prema slici 32. Ako se takav ulazni signal dovede na krug za diferenciranje, izlaz će biti prema slici 32. c. Ukoliko je vremenska konstanta τ do-

voljno mala ($\tau < 0{,}1\, t_f$), oblik $u_2(t)$ je blizak obliku $\frac{du_1}{dt}$. Konačno trajanje fronta $u_2(t)$ uzrokovano je postojanjem prelaznog procesa u RC krugu (kada se napon na otporu ne može zanemariti u odnosu na napon na kondenzatoru), te uslov diferenciranja ($u_2 \ll u_1$) nije ispunjen.



Slika 32. Jedna mogućnost formiranja pravougaonih impulsa

Za vršenje matematske operacije diferenciranja, u analognim računskim mašinama upotrebljavaju se operaciona pojačala u spoju diferencijatora. Prednosti ovakvih diferencijatora (sl. 33), ogledaju se u činjenici da je njihova prenosna funkcija praktički neovisna o opterećenju i da je kalibriranje veoma jednostavno.

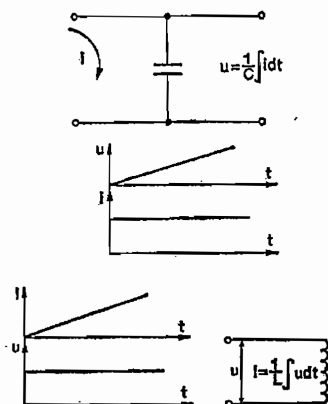


Slika 33. Diferencijator formiran pomoću operacionog pojačala

KOLA ZA INTEGRIRANJE

Izlazni signal iz ovakvog kruga mora biti proporcionalan integralu ulaznog signala. Najjednostavnija kola za integriranje prikazana su na slici 34.

Ako je ulazni signal struja, a izlazni — napon, onda je kolo koje vrši integraciju — kondenzator.



Slika 34. Elementarni krugovi za integriranje

Ako se kao ulazni signal promatra napon, a kao izlazni — struja, element koji bi vršio integraciju bi bio induktivitet. Ako je potrebno da i ulazni i izlazni signal budu napon, krugovi za integraciju mogu izgledati kao na slici 35. Najraširenije je RC integraciono kolo. Izlazni napon je određen kao:

$$u_C = \frac{1}{C} \int i\mathrm{d}t, \tag{49}$$

pa, ako se odabere takav odnos R i C da je

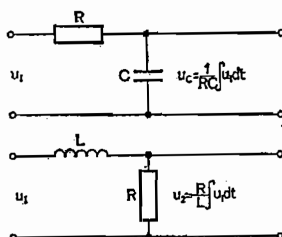
$$i(t) \approx \frac{u_1(t)}{R},$$

onda je:

$$u_2(t) = u_C(t) \approx \frac{1}{RC} \int u_1 \mathrm{d}t. \tag{50}$$

Dakle, da bi ovaj krug radio kao integrator, mora biti zadovoljen uslov:

$$u_C \ll u_R \tag{51}$$



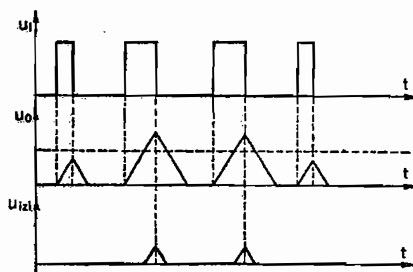
Slika 35. Krugovi za integriranje kod kojih je ulazni i izlazni signal — napon

ili, za harmonijski signal frekvencije ω, $\frac{1}{\omega C} \ll R$, odnosno:

$$RC \gg \frac{1}{\omega} = \frac{1}{\frac{2\pi}{T}} = \frac{T}{2\pi}. \tag{52}$$

Dakle, vremenska konstanta kruga τ mora biti dovoljno velika u odnosu na period ulaznog signala. Ako se radi o neharmonijskom signalu, ovaj uslov mora biti zadovoljen za najniže frekventnu harmonijsku komponentu. (Obično je $\tau = 10 \div 100\ T$.)

Integratori se mogu koristiti i za odabiranje impulsa po trajanju (selekciju), slika 36.

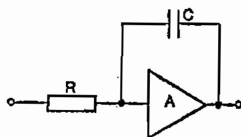


Slika 36. Integrator u funkciji selektora signala

Ako se na integrator dovode širinski modulirani impulsi, a sa integratora uzimaju samo signali iznad određene amplitude U_0, krug će vršiti selekciju, i na svome izlazu davati impulse samo ako je ulazni impuls širi od neke nominalne širine.

Kao integrator može se koristiti i sklop sa operacionim pojačalom, prema slici 37.

Kao i u slučaju diferencijatora, osnovne prednosti ovakvog integratora očituju se u tome što je njihova prenosna funkcija praktički neovisna o opterećenju i što je kalibriranje veoma jednostavno.



Slika 37. Integrator formiran pomoću operacionog pojačala

TRANZISTOR KAO PREKIDAČ

TRANZISTORI KAO PREKIDAČI

Osim kao pojačalo, tranzistor se može koristiti i kao prekidač, koji ima niz prednosti nad cijevnim i mehaničkim prekidačima.

Osnovne prednosti tranzistorskog prekidača su: visoka frekvencija prekidanja i dug vijek trajanja.

Kada radi kao prekidač, tranzistor se uvijek nalazi u jednom od dva stanja: u stanju vođenja ili stanju nevođenja. Idealan prekidač bi u stanju vođenja imao otpor jednak nuli, a u stanju nevođenja — otpor prekidača bi bio neizmjeran. Takođe se zahtijeva da prekidač kada ne vodi, može da izdrži velike narinute napone, a kada vodi — da kroz njega mogu teći velike struje. Najzad, promjena od stanja nevođenja u stanje vođenja i obratno treba biti što je moguće brža. Ovo je zahtjev za velikim propusnim opsegom. Takođe je potrebno da tranzistor, za prekapčanje, troši malo energije, iako ne premalo da ne bi bio osjetljiv na slučajne fluktuacije.

Ovdje ćemo razmotriti samo prelazni odziv tranzistora uz postojanje velikog signala. Pošto se tranzistor kao prekidač najčešće koristi u spoju sa zajedničkim emiterom, to ćemo ovaj spoj malo detaljnije razmotriti. Kolektorske karakteristike tranzistora u spoju sa uzemljenim emiterom prikazane su na slici 38. Pretpostavljali smo da imamo p-n-p tranzistor. Za razliku od pojačavačkog režima rada, u kome je spoj baza-emiter polariziran direktno, a spoj baza-kolektor-inverzno, kada tranzistor radi kao prekidač, u stanju vođenja i spoj baza-emiter i spoj baza-kolektor su polarizirani direktno. Kada tranzistor ne vodi, oba ova spoja su polarizirana inverzno.

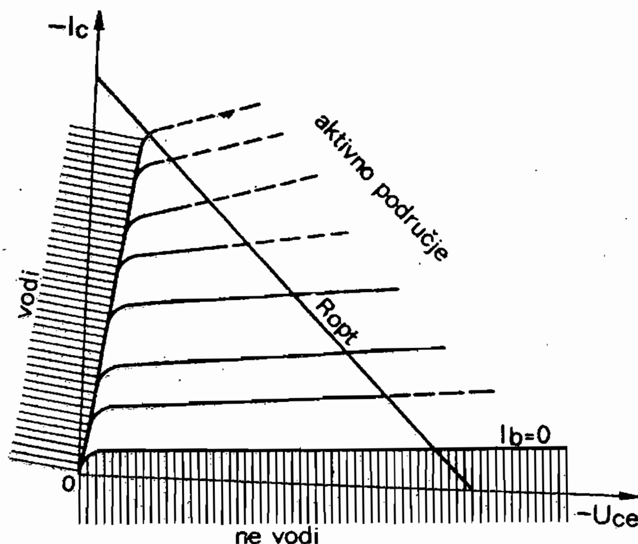
Zato je na slici 38: lijeva šrafirana oblast — oblast vođenja, donja šrafirana oblast — oblast nevođenja, a između njih je aktivno područje.

Radna tačka prekidača se nalazi u aktivnom području samo u toku prelaženja prekidača iz stanja nevođenja u stanje vođenja ili obrnuto.

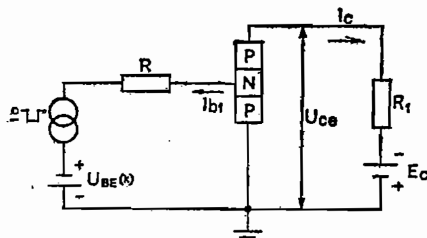
KVALITATIVNI OPIS PROCESA PREKIDANJA

Da se dobije fizikalna predstava pojava koje se dešavaju kod tranzistora u prekidačkom režimu, promotrimo sliku 39.

Strujni izvor u krugu baze vezan je serijski sa naponskim izvorom, koji daje napon kočenja spoja baza-emiter $U_{BE(k)}$. Strujni izvor daje step bazne struje. Kada strujni



Slika 38. Kolektorske karakteristike tranzistora



Slika 39. Tranzistor u režimu prekidača

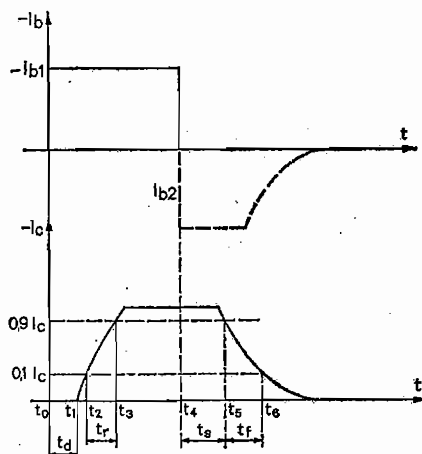
izvor da step bazne struje, poteče struja I_{b1} i odgovarajuća kolektorska struja I_c, dakle — tranzistor provede. U trenucima kada ne teče struja iz strujnog izvora, napon $U_{BE(k)}$ drži inverzno polariziran spoj baza-emiter, kolektorska struja ne teče, tranzistor je zakočen. Pretpostavićemo da strujni generator u krugu baze generira idealne strujne impulse. Impuls bazne struje i odgovarajući impuls kolektorske struje predstavljeni su na slici 40.

Vidi se da impuls kolektorske struje nije vjerna slika impulsa struje baze.

t_d — **vrijeme kašnjenja**

Ako se u bazu tranzistora koji je zakočen naponom inverzne polarizacije spoja baza-emiter, $U_{BE(k)}$, u trenutku t_0 dovede impuls bazne struje, vidi se da se kolektorska struja neće promijeniti sve do trenutka t_1, a ni onda se ne mijenja skokovito.

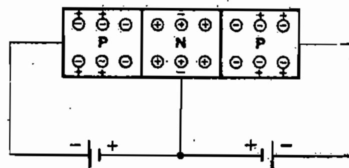
Vremenski interval $t_1 - t_0$ zove se vrijeme kašnjenja t_d (engl. delay time). Vrijeme kašnjenja se definira kao vrijeme potrebno tranzistoru da iz početnog stanja nevođenja dođe na početak vođenja (početak aktivnog područja).



Slika 40. Impuls bazne i kolektorske struje

Kada tranzistor ne vodi (nema strujnog impulsa u bazi), kroz njega teče veoma mala struja (I_{CES}), pa je napon na spoju kolektor-baza, praktično, jednak sumi napona $E_C + U_{BE}$. Zbog inverzne polarizacije spojeva baza-emiter i baza-kolektor, oko mjesta spojeva se stvaraju prazna (neneutralizirana) područja (potencijalne barijere), čija je širina za dati tranzistor funkcija narinutih napona (sl. 41).

Ako U_{BE} postane jednak nuli, širina ispražnjenih (neneutraliziranih) područja se smanjuje i kapacitet spojeva se povećava, prema $C = \varepsilon \frac{S}{d}$.



Slika 41. Formiranje potencijalnih barijera

Da bi tranzistor došao na početak aktivnog područja, $U_{BE(k)} = 0$, potrebno je da napon na spoju baza-emiter bude jednak nuli, a to će se desiti čim se povećani kapaciteti spojeva nabiju na nove naponske nivoe: C_{BE} na nulu, a C_{BC} na E_C.

Vrijeme potrebno za ovo nabijanje je vrijeme kašnjenja t_d. Može se vidjeti da, ako je $U_{BE(k)}$ jednak nuli, i vrijeme kašnjenja t_d je jednako nuli.

t_r — vrijeme porasta

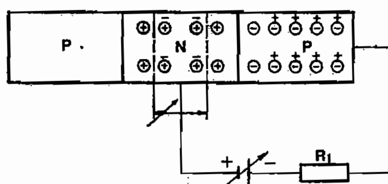
U trenutku t_1 radna tačka tranzistora je na početku aktivnog područja, emiter postaje direktno polariziran i počinje da ubacuje nosioce struje u područje baze. Kolektorska struja takođe počinje da raste prema vrijednosti struje zasićenja, određene veoma približno naponom E_c i vanjskim otporom: $I_{cs} = \frac{E_c}{R_1}$. Ovaj porast,

međutim, nije momentalan, nego zahtijeva neko konačno vrijeme. Vrijeme potrebno da kolektorska struja naraste od 10% do 90% svoje maksimalne vrijednosti zove se vrijeme porasta t_r (engl. rise time).

Ovo prelazno kašnjenje bazne i kolektorske struje uzrokovano je uglavnom frekventnim odzivom (propusnim opsegom) i strujnim pojačanjem β u aktivnoj oblasti tranzistora. Naime, i strujno pojačanje i frekventni odziv tranzistora variraju pri pomjeranju radne tačke tranzistora kroz njegovo aktivno područje.

Zbog efekata promjene površinske rekombinacije, volumne rekombinacije, emiterske rekombinacije i efikasnosti emitera sa strujom kolektora, β će varirati sa promjenom radne tačke, i zavisno od karakteristika $\beta = \beta(I_c)$ i intenziteta struje koja se prekida, može proći kroz svoj maksimum.

S druge strane, sa smanjenjem kolektorskog napona (od napona izvora na napon zasićenja), efektivna širina baze se povećava, što povećava vrijeme prolaza nosilaca elektriciteta kroz bazu, te frekventni odziv pada (sl. 42).



Slika 42. Promjena efektivne širine baze

Zbog promjena širine neutraliziranih područja sa naponom, za vrijeme aktivnog intervala prekidanja i emiterski i kolektorski prelazni kapacitet se moraju nabiti na nove naponske nivoe. Kapacitet emiter-baza se povećava zbog napona direktne polarizacije, koji sužava potencijalnu barijeru. Kapacitet kolektor-baza se, zbog smanjenja kolektorskog napona, takođe povećava.

Ovaj kapacitet se nabija uglavnom preko opteretnog otpora u krugu kolektora i otpora kolektorskog spoja $(r_c + R_1)$. Svi navedeni efekti djeluju istovremeno.

Formirajući ekvivalentnu shemu tranzistora u spoju prekidača, i uz pretpostavku da ulazni signal predstavlja odskočnu funkciju (step-funkcija), može se pokazati da se kolektorska struja mijenja prema relaciji:

$$\Delta I_C(t) = \beta \, \Delta I_b \left(1 - e^{-\frac{t}{\tau_\beta}}\right), \tag{53}$$

gdje ΔI_b predstavlja amplitudu step-funkcije bazne struje, a τ_β — vremensku konstantu tranzistora:

$$\tau_\beta = \frac{1}{2\pi f_\beta}. \tag{54}$$

Ovdje f_β predstavlja frekvenciju pri kojoj se faktor strujnog pojačanja β smanji za $\sqrt{2}$ puta u odnosu na svoju vrijednost u području niskih frekvencija.

Iako relacija (54) predstavlja približan izraz za τ_β, eksperimentalna ispitivanja su pokazala da je proces promjene kolektorske struje sa potpuno zadovoljavajućom tačnošću opisan relacijom (53). Zato je, ako se želi izračunati vrijeme porasta, potrebno odrediti trenutke u kojima kolektorska struja poprima α odnosno $(1 - \alpha)$

svoje konačne vrijednosti I_{ck}. Otuda, na osnovu relacije (53), izraz za vrijeme porasta $t_r = t_2 - t_1$ postaje:

$$t_r = \tau_\beta \ln \frac{\beta I_b - \alpha I_{ck}}{\beta I_b - (1-\alpha) I_{ck}} . \qquad (55)$$

Za $\alpha = 0{,}1$ to daje:

$$I_C(t_1) = 0{,}1\, I_{ck},$$

$$I_C(t_2) = 0{,}9\, I_{ck}$$

i:

$$t_r = \tau_\beta \ln \frac{\beta I_b - 0{,}1\, I_{ck}}{\beta I_b - 0{,}9\, I_{ck}} .$$

I_b u relaciji (55) predstavlja amplitudu stepa struje baze. Ukoliko je bazna struja dovoljna da obezbijedi kolektorsku struju zasićenja, u relaciji (55), umjesto I_{ck} treba da stoji I_{cz}.

Vidi se da će vrijeme porasta biti kraće ako je vremenska konstanta τ_β manja. Takođe se vidi da je, uz odabrani tranzistor, na vrijeme porasta kolektorske struje moguće uticati izborom iznosa bazne struje i kolektorske struje zasićenja. Sa povećanjem bazne struje i smanjenjem kolektorske struje zasićenja, vrijeme porasta se smanjuje.

t_s — vrijeme održanja

Dokle god teče ulazna bazna struja, tranzistor će ostati u stanju vođenja. Ako u trenutku t_4 ulazni impuls bazne struje trenutačno nestane, kolektorska struja neće prestati da teče. Struja kolektora će teći sve do nekog trenutka t_5, i vremenski interval $t_5 - t_4$ zove se vrijeme održanja t_s (engl. storage time). Ako je struja baze I_{b1} znatno veća od struje baze I_b, koja je potrebna da obezbijedi kolektorsku struju I_{cz} (a to je obično slučaj kod prekidača), kolektorski spoj postaje direktno polariziran i u području baze se gomilaju minoritetni nosioci (šupljine kod *PNP* tipa tranzistora). Nakon nestajanja impulsa bazne struje iz strujnog izvora, potrebno je još izvjesno vrijeme da se ovi sekundarni nosioci struje rekombinuju u području baze ili da difundiraju u kolektor. Za to vrijeme kolektorska struja teče. Tako je vrijeme održanja — mjera trajanja života minoretitnih nosilaca u području baze i kolektora.

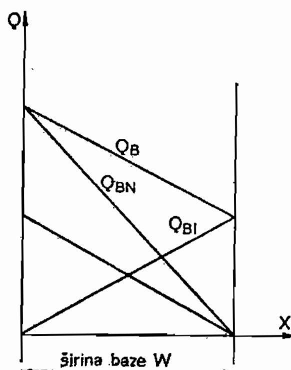
Zato se vrijeme održanja može odrediti iz uslova iščezavanja viška naboja iz područja baze. Predstavljajući naboj u bazi Q_B kao sumu naboja normalnog aktivnog područja Q_{BN} i inverznog aktivnog područja Q_{BI} (slika 43), iznos vremena održanja t_s određuje se iz uslova da koncentracija manjinskih nocilaca na kolektorskom spoju opadne na nulu.

Na osnovu ovakvog razmatranja, Moll je pokazao da je vrijeme održanja tranzistora u spoju sa zajedničkim emiterom određeno relacijom:

$$t_s = \frac{\omega_N + \omega_I}{\omega_N\, \omega_I\, (1 - \alpha_N\, \alpha_I)} \ln \frac{I_{b2} - I_{b1}}{I_{b2} - \frac{I_{cz}}{\beta_N}} . \qquad (56)$$

Pri tome su veličine koje se odnose na rad u normalnom aktivnom području označene indeksom N, a veličine koje se odnose na rad u inverznom aktivnom području — indeksom I.

Također je pretpostavljen općenitiji slučaj od onog koji je razmatran na slici 39: u trenutku t_4 bazna struja iz strujnog izvora ne pada sa vrijednosti $-I_{b1}$ na nulu, nego mijenja znak i iznos: postaje jednaka I_{b2}, prema slici 40.



Slika 43. Razlaganje naboja u bazi zasićenog tranzistora na direktnu i inverznu komponentu

Iz relacije (56) slijedi da je vremenska konstanta koja određuje odziv tranzistora u području zasićenja određena izrazom:

$$\tau_s = \frac{\omega_N + \omega_I}{\omega_N \, \omega_I \, (1 - \alpha_N \, \alpha_I)}. \tag{57}$$

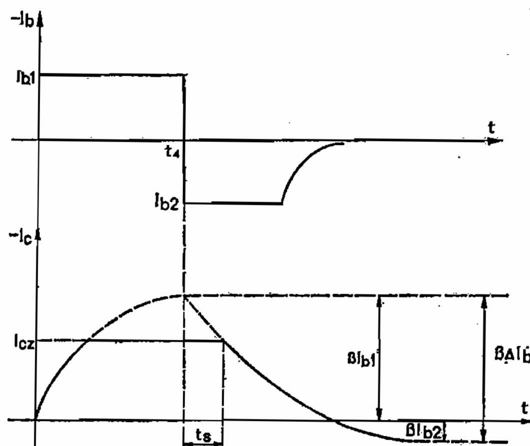
Uzimajući u obzir uobičajene odnose između ω_N i ω_I i α_N i α_I, slijedi da je vremenska konstanta τ_s veoma bliska vremenskoj konstanti inverzno vezanog tranzistora, $\tau_{\beta I}$:

$$\tau_s \approx \frac{1}{\omega_I} = \tau_{\beta I}. \tag{58}$$

Iz relacije (56) proizlazi da je vrijeme održanja duže što je struja direktne polarizacije I_{b1} veća, te da će biti jednaka nuli ukoliko je $I_{b1} = \frac{I_c}{\beta}$. to jest ukoliko je tranzistor u aktivnoj oblasti ili na njenoj granici. Sa povećanjem struje isključenja I_{b2}, vrijeme održanja se skraćuje. Pri tome treba voditi računa da se prevelikim povećanjem struje isključenja vrijeme održanja ne može smanjiti do nule, kako bi se to moglo zaključiti iz relacije (56). Naime, relacija (56) je izvedena uz pretpostavku da se kolektorska barijera oporavlja prije emiterske barijere, tj. da napon između baze i kolektora postane jednak nuli, dok je spoj baza-emiter još uvijek propusno polariziran. Ukoliko bi struja isključenja bila izrazito jaka, emiterska barijera bi se oporavila prije kolektorske, a za taj slučaj relacija (56) ne vrijedi.

Do relacije (56) moguće je doći i polazeći od fizikalno očiglednije predstave i sa znatno manje izvođenja. Uvodeći pojam prividne kolektorske struje, određene kao βI_{b1} (bez obzira na stvarna ograničenja tranzistorskog prekidača), vidi se da

vrijeme održanja predstavlja vrijeme u toku koga se prividna kolektorska struja promijeni od svoje stacionarne vrijednosti βI_{b1} do vrijednosti stvarne kolektorske struje zasićenja I_{cz}, prema slici 44.



Slika 44. Ilustracija nalaženja vremena održanja uvođenjem prividne kolektorske struje

Otuda se, prema jednadžbi (53), vrijeme održanja može odrediti iz relacije:

$$I_{cz} = \beta_N I_{b1} - \Delta I_C (t_s), \tag{59}$$

gdje je:

$$\Delta I_C (t_s) = \beta_N \, \Delta I_b (1 - e^{-\frac{t_s}{\tau_s}}). \tag{60}$$

ΔI_b pri tome predstavlja ukupnu promjenu bazne struje, dakle struje $I_{b2} - I_{b1}$.

Iz relacija (59) i (60) neposredno slijedi:

$$t_s = \tau_s \ln \frac{\beta_N \, \Delta \, I_b}{\beta_N \, \Delta \, I_b - (\beta_N I_{b1} - I_{cz})},$$

odnosno:

$$t_s = \tau_s \ln \frac{I_{b2} - I_{b1}}{I_{b2} - \dfrac{I_{cz}}{\beta_N}}, \tag{61}$$

a to nije ništa drugo nego relacija (56). Pri tome je i u relaciji (61) i u relaciji (56) potrebno voditi računa o znaku struja I_{b1}, I_{b2} i I_{cz}.

t_f — **vrijeme pada**

U trenutku t_5 tranzistor izlazi iz zasićenja. Radna tačka putuje po radnoj pravoj odozgo prema dole, kroz aktivno područje (prema stanju nevođenja). Vrijeme za koje se kolektorska struja promijeni od 90% na 10% svoje maksimalne vrijednosti

zove se vrijeme pada t_f (engl. fall time). Razlozi za postojanje vremena pada su isti kao i za postojanje vremena porasta, jedino radna tačka prolazi kroz aktivno područje u suprotnom smjeru.

Pri tome je spoj baza-emiter otvoren dokle god se radna tačka tranzistora nalazi u aktivnoj oblasti, tj. sve dok kolektorska struja ne postane, praktički, jednaka nuli. Zato se vrijeme pada može odrediti na osnovu slike 44. Vidi se da je valni oblik kolektorske struje od trenutka izlaska tranzistora iz zasićenja pa dok kolektorska struja ne postane, praktički, jednaka nuli, određen relacijom:

$$I_c(t) = (I_{cs} + \beta I_{b2})\, e^{-\frac{t}{\tau_\beta}} - \beta I_{b2}. \tag{62}$$

Odavde se vrijeme pada može odrediti određujući vremenske trenutke t_5 i t_6 (prema slici 40), u kojima kolektorska struja poprima vrijednosti $(1-\alpha)\, I_{cs}$ odnosno $\alpha\, I_{cs}$. Vrijeme pada je, onda, određeno kao:

$$t_f = t_6 - t_5,$$

odnosno:

$$t_f = \tau_\beta \ln \frac{(1-\alpha)\, I_{cs} + \beta\, I_{b2}}{\alpha\, I_{cs} + \beta\, I_{b2}}. \tag{63}$$

Ukoliko je α malo, što je obično slučaj, $\alpha\, I_{cs}$ u nazivniku jednadžbe (63) može se zanemariti u odnosu na $\beta\, I_{b2}$, te se jednadžba (63) svodi na oblik:

$$t_f \approx \tau_\beta \ln \left[1 + \frac{(1-\alpha)\, I_{cs}}{\beta\, I_{b2}}\right]. \tag{64}$$

Iz jednadžbe (63) slijedi da vrijeme pada ne ovisi bitno o koeficijentu strujnog pojačanja tranzistora β, te je za postizanje malog vremena pada potrebno prvenstveno odabrati tranzistor sa malom vremenskom konstantom τ_β (visokofrekventni tranzistor), a tek onda odabirati manju vrijednost kolektorske struje zasićenja i veću vrijednost struje I_{b2}.

Dobijene relacije određuju vezu između parametara tranzistora, režima njegovog rada i trajanja prelaznih procesa, te omogućavaju izbor ovih veličina u skladu sa postavljenim tehničkim zahtjevima.

Na osnovu izvedenih relacija takođe slijedi da je pri odzivu na step-funkciju ukupno vrijeme uključenja tranzistorskog prekidača, t_u, uglavnom određeno kao:

$$t_u \approx t_d + t_r, \tag{65}$$

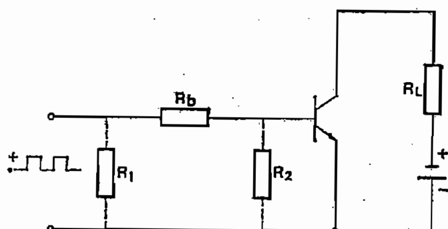
a vrijeme isključenja t_i kao:

$$t_i \approx t_s + t_f. \tag{66}$$

KVALITET PREKIDAČA

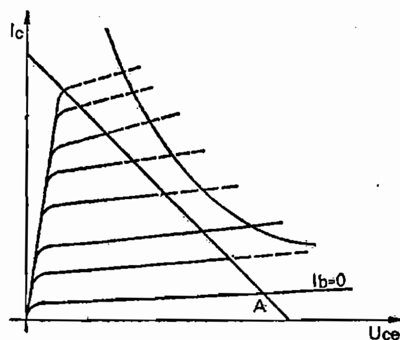
Tranzistor u najuobičajnijem spoju prekidača predstavljen je slikom 45, a njegove kolektorske karakteristike prikazane su na slici 46. Nailaskom pozitivnog impulsa u bazu, tranzistor provede. Zavisno od odabrane bazne struje i kolektorskog otpora, tranzistor će raditi ili u aktivnom području ili u području zasićenja. Prednost rada u aktivnom području ogleda se u nepostojanju vremena održanja t_s, te se ovakva radna tačka bira ako je nužno da frekvencija prekidanja bude veoma visoka.

Treba, međutim, napomenuti da danas postoje brzi prekidački tranzistori, koji ne zahtijevaju ovo ograničenje. S druge strane, ako je potrebno da tranzistor u stanju vođenja ima što manji off-set napon (preostali napon, napon zasićenja), a to je



Slika 45. Tranzistor u spoju prekidača

obično slučaj, radna tačka tranzistora se mora postaviti tako da tranzistor bude u zasićenju. Područje zasićenja tranzistora je ono područje u kome je kolektorski napon jednak nuli ili je veoma blizu nule.



Slika 46. Kolektorske karakteristike tranzistora

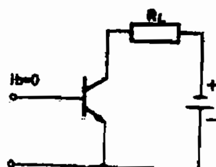
Kolektorska struja koja odgovara tome režimu je struja zasićenja.

Off-set naponi *Ge* tranzistora iznose 30—50 mV, a *Si* tranzistora 100—250 mV. Posebnim tehnikama i tehnologijom izrade ovi naponi se mogu približiti nuli. Pri tome treba imati na umu da ta „nula" nije temperaturno stabilna i da njena stabilnost ovisi o cijelom nizu parametara (I_{co}, V_{BE}, dinamički otpor tranzistora, otpor opterećenja). Dinamičke impedance tranzistora kreću se od 0,5 Ω do 100 Ω.

Idealan prekidač bi u stanju vođenja trebao da ima otpor jednak nuli, a kada je zakočen — neizmjeran otpor. Stoga se, normalno, kao mjerilo kvaliteta prekidača uzima odnos otpora prekidača kada je zakočen (R_0) prema otporu prekidača u vođenju (R_s):

$$K = \frac{R_0}{R_s}. \tag{67}$$

Za dobre prekidače ovaj odnos je reda veličine 10^6 i više. Neki autori definiraju R_0 kao otpor prekidača kad je bazna struja jednaka nuli, dakle u tački A (sl. 46). Ovakva definicija ne odgovara u potpunosti stvarnom režimu rada prekidača, jer pri tome kroz prekidač teče I_{CBO} (sl. 47). Stvarno, međutim, u režimu nevođenja prekidači ili imaju na ulazu takav signal koji inverzno polarizira spoj baza-emiter ili je napon



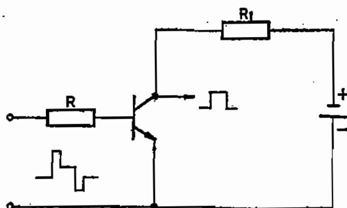
Slika 47. Spoj tranzistora kao prekidača kad je $I_b = 0$

između baze i emitera jednak nuli, što opet koči tranzistor. Zato, da bi tranzistor bez signala na ulazu sigurno bio zakočen, obično se na ulaz tranzistora stavlja otpor R_1 ili R_2 (sl. 45), pa se R_0 mjeri pri nepostojanju ulaznog signala, ali u ovome spoju.

Pri upotrebi tranzistora kao prekidača mora se voditi računa da se ne prekorače određene maksimalne vrijednosti napona i struje koje tranzistor može da izdrži. Ovdje posebno treba voditi računa da se ne prekorači dozvoljeni inverzni napon spoja baza-emiter. Što se tiče prekoračenja disipacije, ono obično nije kritično, jer tranzistor ili je u zasićenju, pa mu je napon ekstremno nizak, ili je zakočen, pa mu je struja ekstremno niska, tako da disipacija dolazi do izražaja samo u časovima promjene stanja. Kako, međutim, u kratkotrajnom radu tranzistor može izdržati i do pet puta veće opterećenje, a promjene stanja prekidača su veoma brze, disipacija obično ne predstavlja ograničenje. Zato se posebna pažnja mora obratiti u slučaju kad se u krugu tranzistora koristi induktivno opterećenje. Tranzijenti koji se javljaju pri radu prekidača mogu imati i sedam do deset puta veću amplitudu od prekidanog signala i tako oštetiti tranzistor.

POBOLJŠANJE VREMENA UKLJUČIVANJA

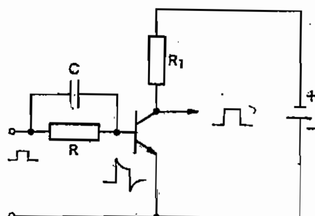
Na osnovu učinjenih razmatranja slijedi da je moguće napraviti izvjesna poboljšanja u vremenu porasta i vremenu pada ako se omogući da bazna struja tranzistora bude u trenutku t_0 znatno veća, tako da nabije kapacitete spojeva, odnosno da ih isprazni na kraju impulsa. Takav ulazni signal predstavljen je na slici 48, a njegova praktična realizacija na slici 49.



Slika 48. Oblik ulaznog signala potreban za poboljšanje odziva prekidača

Pri pojavi impulsa, kondenzator C je, praktično, kratak spoj, te sva struja proteče kroz bazu. Isto se dešava pri nestajanju ulaznog impulsa, dok je u stacionarnom stanju bazna struja određena naponom i otporom u bazi.

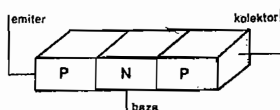
Izlazni impuls sada predstavlja znatno vjernije prenesenu ulaznu četvrtku.



Slika 49. Spoj koji omogućuje poboljšanje odziva prekidača

ANALITIČKI IZRAZI ZA KARAKTERISTIKE TRANZISTORA

Karakteristike tranzistora za određenu namjenu obično daje proizvođač. Moguće je, međutim, naći i analitičke izraze za određivanje radnih stanja tranzistora. Na taj način mi ne zavisimo potpuno od podataka koje daje proizvođač; dolazimo do općih izraza koji opisuju rad tranzistora, te možemo naći i numeričke vrijednosti nekih veličina, koje proizvođač obično ne daje (napon odreza — cut-off, npr.). Da dođemo do ovih općih jednačina, razmotrićemo spojni tranzistor (sl. 50), koji ćemo, za potrebe analize, predstaviti kao na slici 51.



Slika 50. Spojni tranzistor

Vidi se da su otpori emiterskog spoja i kolektorskog spoja zanemareni, te da je uzet u obzir jedino otpor tijela baze r_b.

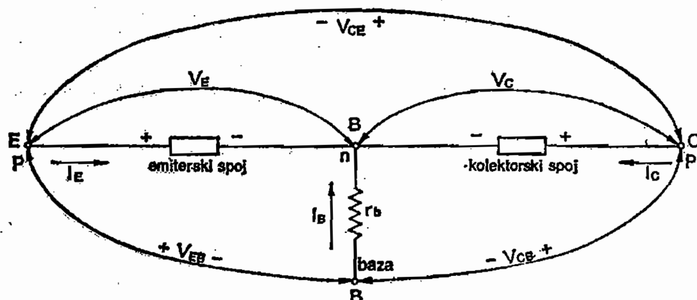
Simbol V_C na slici 51. predstavlja pad napona na spoju od p kraja do n kraja. To nije istovremeno i napon V_{CB} između dvije nožice tranzistora. Ova dva napona se razlikuju za pad napona na otporu tijela baze r_b. Pozitivne vrijednosti napona V_C i V_E označavaju da su emiter i kolektor polarizirani pozitivno u odnosu na bazu.

Smjer struja I_C i I_E smatraćemo pozitivnim ako struja teče u odgovarajući završetak tranzistora.

Osnovna relacija koja opisuje rad tranzistora u aktivnom području je:

$$I_C = -\alpha I_E + I_{C0}, \tag{68}$$

gdje je α strujno pojačanje tranzistora u spoju sa zajedničkom bazom (engl. short circuit common — base current gain): $\alpha \approx 1$ i $\alpha < 1$, a I_{C0} inverzna struja zasićenja (negativna kod *pnp* tranzistora i pozitivna kod *npn* tranzistora).



Slika 51. Predstava tranzistora iz slike 50.

Da bi jednadžba (68) vrijedila i u slučaju kada je kolektorski spoj direktno polariziran (a ne samo kad je inverzno polariziran), član I_{C0} treba zamijeniti potpunijim izrazom (iz koga je izveden).

S tim ciljem razmotrićemo *pn* ili *np* diodu.

Poznato je da je voltamper karakteristika nekog *p—n* (ili *n—p*) spoja, data relacijom:

$$I = I_0 (e^{\frac{V}{\eta V_T}} - 1). \tag{69}$$

Pozitivna vrijednost I ukazuje da struja teče od p kraja prema n kraju; p sloj je pozitivan u odnosu na n sloj, dioda je direktno polarizirana, napon V je pozitivan.

Ovdje je:

V — napon narinut na diodu;

η — parametar koji uzima u obzir rekombinaciju nosilaca pri prolazu kroz sloj. Kod G_e ova rekombinacija je zanemariva; kod S_i to nije slučaj. Zato je za Ge: $\eta = 1$, a za S_i: $\eta = 2$;

V_T — elektronvolt ekvivalent temperature:

$$V_T = \frac{kT}{e}, \tag{70}$$

gdje je:

$k = 1{,}380 \cdot 10^{-23}$ J/°K — Boltzmanova konstanta;

T = apsolutna temperatura (u °K);

$e = 1{,}602 \cdot 10^{-19}$ As — naboj elektrona.

Otuda je:

$$V_T = \frac{T}{11600} \tag{71}$$

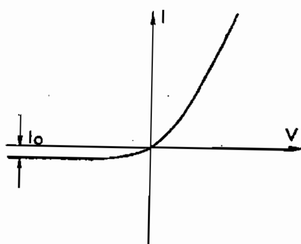
i na sobnoj temperaturi $T = 300$ °K:

$V_T = 0{,}026$ V,

$V_T = 26$ mV.

Ako je dioda (spoj) inverzno polarizirana i ako je $| V | > (2 - 3) V_T$, onda je I nezavisno od narinutog inverznog napona (sl. 52) i:

$$I \approx - I_0.$$



Slika 52. Karakteristika p-n spoja

Ova konstantna inverzna struja je inverzna struja zasićenja.

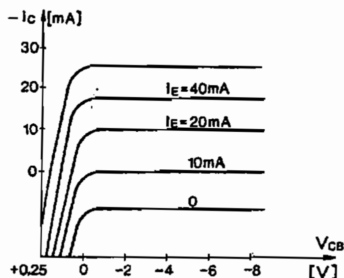
Ako hoćemo da primijenimo jednadžbu (69) na kolektorski spoj, V treba zamijeniti sa V_C, a I_0 sa I_{C0}. Jednadžba (69) onda postaje:

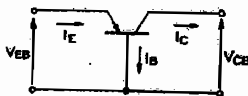
$$I = I_{C0}(e^{\frac{V_C}{\eta V_T}} - 1). \tag{72}$$

Zamjenjujući I_{C0} izrazom (72), jednadžba (68) postaje:

$$I_C = - \alpha_N I_E + I_{C0} (1 - e^{\frac{V_C}{\eta V_T}}). \tag{73}$$

Jednadžba (73) predstavlja analitički izraz za karakteristike tranzistora u spoju zajedničkom bazom, (sl. 53).





Slika 53. Tranzistor u spoju sa zajedničkom bazom i njegove karakteristike

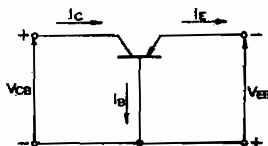
Pošto je u spoju prikazanom na slici 53. tranzistor normalno polariziran ($V_{EB} > 0$; $V_{CB} < 0$), u relaciji (73) uz α stoji simbol N.

Ako se u slici 53. krajevi tranzistora (emiter i kolektor) zamijene za inverzni spoj prikazan na slici 54, uz α stoji simbol I, a jednadžba (68) postaje:

$$I_E = -\alpha_I I_C + I_{E0}\left(1 - e^{\frac{V_E}{\eta V_T}}\right). \qquad (74)$$

Sa praktične tačke gledišta, α_I je manje od α_N, pa je spoj prikazan na slici 54 manje efikasan nego spoj dat na slici 53.

Ako se radi o legiranim tranzistorima, ovakav zaključak je očigledan. Naime, površina kolektora je veća od površine emitera, pa je transport šupljina kroz bazu,



Slika 54. Inverzno spojen tranzistor

pri normalnoj polarizaciji tranzistora, povoljniji (a površinska rekombinacija slabija). Takođe je moguće pokazati da je $\alpha_N > \alpha_I$ i kod difuzionih tranzistora.

Ovdje je I_{E0} inverzna struja zasićenja emiterskog spoja i V_E pad napona na emiterskom spoju od p kraja do n kraja. Pretpostavićemo da se na struje tranzistora može primijeniti zakon superpozicije, tj. da je tranzistor linearan element. Ova linearnost se, naravno, ne odnosi na VA karakteristike spojeva, nego samo na odnose između struja spojeva. Ako je dotiranje baznog područja homogeno, linearnost zaista postoji, a ukoliko to nije slučaj, pretpostavka o linearnosti se ne može primijeniti.

Područje primjenljivosti ovih jednadžbi je vrlo široko i prekriva mnoge tipove tranzistora.

Rješavanjem jednadžbi (73) i (74) može se naći ovisnost struja I_C i I_E o naponima V_C i V_E:

$$\left.\begin{aligned} I_C &= -\alpha_N I_E + I_{C0}\left(1 - e^{\frac{V_C}{\eta V_T}}\right) \mid :(\alpha_N) \\ I_E &= -\alpha_I I_C + I_{E0}\left(1 - e^{\frac{V_E}{\eta V_T}}\right) \mid \cdot(-1) \end{aligned}\right\} \cdot + \qquad (75)$$

$$0 = -\frac{I_C}{\alpha_N} + \alpha_I I_C + \frac{I_{C0}}{\alpha_N}\left(1 - e^{\frac{V_C}{\eta V_T}}\right) - I_{E0}\left(1 - e^{\frac{V_E}{\eta V_T}}\right)$$

$$I_C = \frac{\frac{I_{C0}}{\alpha_N}\left(1 - e^{\frac{V_C}{\eta V_T}}\right)}{\frac{1 - \alpha_I \alpha_N}{\alpha_N}} - \frac{I_{E0}}{\frac{1 - \alpha_I \alpha_N}{\alpha_N}}\left(1 - e^{\frac{V_E}{\eta V_T}}\right)$$

$$I_C = \frac{\alpha_N I_{E0}}{1 - \alpha_N \alpha_I}\left(e^{\frac{V_E}{\eta V_T}} - 1\right) - \frac{I_{C0}}{1 - \alpha_N \alpha_I}\left(e^{\frac{V_C}{\eta V_T}} - 1\right).$$

Analogno, slijedi: (76)

$$I_E = \frac{\alpha_I I_{C0}}{1 - \alpha_N \alpha_I}\left(e^{\frac{V_C}{\eta V_T}} - 1\right) - \frac{I_{E0}}{1 - \alpha_N \alpha_I}\left(e^{\frac{V_E}{\eta V_T}} - 1\right).$$

Jednadžbe (76) su tzv. jednadžbe Ebersa i Molla.

Struja I_B može se odrediti iz uslova:

$$I_B + I_C + I_E = 0. \qquad (77)$$

Jednadžbe (73) i (74) mogu se riješiti i eksplicitno po naponima na spoju:

$$I_C = -\alpha_N I_E + I_{C0}\left(1 - e^{\frac{V_C}{\eta V_T}}\right) \qquad (73)$$

$$\frac{I_C + \alpha_N I_E - I_{C0}}{I_{C0}} = -e^{\frac{V_C}{\eta V_T}}$$

$$V_C = \eta V_T \ln\left[1 - \frac{\alpha_N I_E + I_C}{I_{C0}}\right] \qquad (78)$$

i analogno:

$$V_E = \eta V_T \ln\left[1 - \frac{\alpha_I I_C + I_E}{I_{E0}}\right]. \qquad (79)$$

Za parametre α_I; α_N; I_{C0} i I_{E0} vrijedi odnos:

$$\alpha_N I_{E0} = \alpha_I I_{C0}. \qquad (80)$$

Proizvođači veoma često daju podatke α_N, I_{C0} i I_{E0}, pa se α_I može otuda izračunati. Za mnoge tipove tranzistora za koje ova analiza važi:

$$I_{E0} \approx (0{,}5 \div 1)\, I_{C0}.$$

Jednadžbe (76) predstavljaju analitičke izraze za karakteristike tranzistora. Skupa sa jednadžbama (78) i (79) one omogućavaju nalaženje svih karakterističnih parametara tranzistora u odabranom radnom režimu, kao i nalaženje ovisnosti i promjena ovih parametara u funkciji izbora radne tačke tranzistora i ambijentnih uslova.

Analogne relacije moguće je izvesti i za tranzistor u spoju sa zajedničkim emiterom.

Posebno treba istaći da izvedene relacije vrijede u sva četiri područja rada tranzistora: zapornom, aktivnom, inverznom aktivnom području i području zasićenja.

Razmatranje je provedeno uz pretpostavku da je r_c jednako nuli, što se može pretpostaviti samo kod tranzistora sa kolektorom velike specifične vodljivosti. Ukoliko to nije slučaj, uticaj konačnog iznosa otpora r_c treba uzeti u obzir računa-

jući napon između kolektora i emitera kao sumu napona V_{CB} (sl. 51) i pada napona $I_C r_e$.

Iako je Ebers-Mollov model tranzistora formiran uz pretpostavku niske injekcije, uz zanemarenja Earlyjevog (Erli) efekta, generacije i rekombinacije u barijeri i otpora slojeva (ali bez ograničenja na homogenost baze i jednodimenzionalnost), na osnovu njega dobijene relacije su veoma podesne za razmatranja dinamičkog ponašanja tranzistora u režimu velikih signala, a posebno pri razmatranju rada tranzistora u prekidačkom režimu.

Saglasnost računskih i eksperimentalno dobijenih rezultata je relativno dobra, naročito kod germanijski legiranih tranzistora.

Izvjesna odstupanja mjerenih od računskih vrijednosti dobijena kod silicijskih tranzistora uzrokovana su dobrim dijelom ovisnošću faktora strujnog pojačanja tranzistora o struji.

MULTIVIBRATORI

OPĆENITO O MULTIVIBRATORIMA

Multivibratori su sklopovi koji uz dovedenu vanjsku pobudu ili bez nje na svome izlazu daju relaksacione signale. Zajednička karakteristika svih multivibratora je da su formirani od dva pojačala, te da u jednom stanju multivibratora jedno od pojačala vodi, a drugo je zakočeno. Pozitivna povratna sprega između ovih dvaju pojačala obezbjeđuje da proces promjene stanja multivibratora bude trenutačan.

U ovisnosti od elemenata korištenih u povratnim spregama, multivibratori mogu da imaju: oba stanja stabilna, samo jedno stanje stabilno i da nemaju nijedno stabilno stanje. Zato se, prema broju stabilnih stanja, multivibratori i dijele na: bistabilne, monostabilne i astabilne.

Bistabilni multivibratori imaju dva stabilna stanja, a promjena od jednog stabilnog stanja na drugo vrši se dovođenjem vanjskih komandnih signala (impulsa) na ulaz.

Monostabilni multivibratori imaju samo jedno stabilno stanje. Vanjski impuls doveden na ulaz uzrokuje promjenu stanja multivibratora, ali se nakon nekog vremena (vrijeme nestabilnog stanja) multivibrator sam od sebe vraća u prvobitno stanje. Trajanje nestabilnog stanja određeno je parametrima multivibratora.

Astabilni multivibrator nema nijednog stabilnog stanja i za izvođenje promjene stanja ovoga multivibratora nije potrebno dovoditi nikakav vanjski signal na ulaz. Astabilni multivibrator je generator relaksacionih oscilacija, a trajanje njegovih nestabilnih stanja određeno je parametrima sklopa.

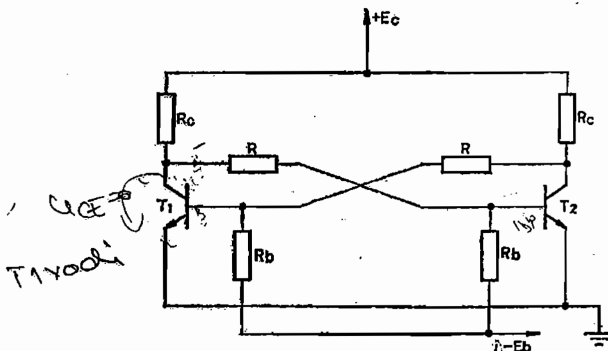
U analizi koja slijedi biće posebno razmotren svaki od navedenih tipova multivibratora.

BISTABILNI MULTIVIBRATOR

Bistabilni multivibrator (predstavljen slikom 55.) jest sklop koji ima dva stabilna stanja. U jednom stabilnom stanju tranzistor T_1 vodi, a tranzistor T_2 je zakočen, dok u drugom stabilnom stanju tranzistor T_2 vodi, a T_1 je zakočen. Promjena stanja od stanja nevođenja na stanje vođenja i obrnuto vrši se dovođenjem vanjskog impulsa, što koči tranzistor koji vodi ili koji otvara zakočeni tranzistor. Zavisno od toga i od vrste tranzistora (*NPN* ili *PNP*), impulsi koji će izvršiti promjenu stanja

mogu biti pozitivni i negativni. Ovi impulsi se dovode ili u bazu ili u kolektor tranzistora.

Da se razumije način rada bistabilnog multivibratora, pretpostavićemo da tranzistor T_1 vodi. Nadalje, pretpostavićemo da tranzistori T_1 i T_2 rade u režimu preki-



Slika 55. Bistabilni multivibrator

dača, te da je napon između kolektora i emitera tranzistora u vođenju jednak nuli. (Naravno, moguće je konstruirati bistabilni multivibrator kod koga tranzistori ne rade u prekidačkom, nego u linearnom režimu. Ovakav sklop bi imao veću brzinu i mogao bi da ide do viših frekvencija.)

Ako tranzistor T_1 vodi, napon u njegovom kolektoru je jednak nuli, pa je napon u bazi tranzistora T_2 određen naponom $-E_b$ i djeliteljem R_b, R i takav da je tranzistor T_2 zakočen. Ako se sada u bazu tranzistora T_2 dovede pozitivan impuls (može biti kratkotrajan), tranzistor T_2 provede i napon u njegovom kolektoru postaje jednak nuli (tranzistor u režimu prekidača). U tome trenutku napon u bazi tranzistora T_1 (koji je do tada vodio) postaje negativan i određen naponom izvora $-E_b$ i djeliteljem R, R_b. Tranzistor T_1 se koči. Zbog toga napon u kolektoru T_1 raste, a ovo, sa svoje strane, podiže napon u bazi tranzistora T_2 (preko otpora R, pozitivna povratna sprega), te tranzistor T_2 još više provede (dođe u zasićenje) i tranzistor T_1 se potpuno zakoči. Ovo stanje je takođe stabilno i trajaće sve do nailaska slijedećeg impulsa koji će ga promijeniti. Proces promjene stanja je momentalan i kumulativan. U trenutku ukapčanja, idealni bistabilni multivibrator bi vodio kroz oba tranzistora. Zbog nesimetrija u krugu, različitih komponenata ili uslova rada, jedan tranzistor uvijek provede malo više nego drugi, a pozitivna povratna sprega onda obezbijedi da se promjena stanja izvrši do kraja.

ANALIZA RADA BISTABILNOG MULTIVIBRATORA

Razmotrićemo multivibrator prikazan na slici 55. i pretpostaviti da je tranzistor T_1 zakočen, a tranzistor T_2 u zasićenju. Zna se da je tranzistor zakočen ako je napon između baze i emitera

$$U_{BE} \leqslant 0$$

za *NPN* tranzistore. (Za *PNP* tranzistore vrijedi obrnuto.)

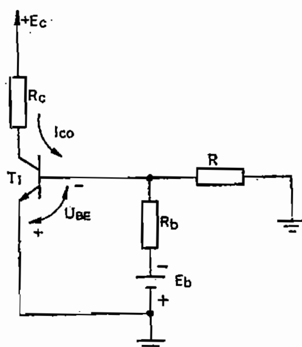
S druge strane, da bi tranzistor bio u zasićenju, potrebno je da njegova bazna struja bude veća ili jednaka baznoj struji zasićenja I_{bz}, koja je potrebna da bi mogla poteći kolektorska struja zasićenja I_{cz}, određena sa:

$$I_{cz} = \frac{E_c}{R_c}. \tag{81}$$

Dakle, za tranzistor u zasićenju je

$$I_b \geqslant I_{bz} = \frac{I_{cz}}{\beta}. \tag{82}$$

Napon U_{BE} zakočenog tranzistora se može naći ako se pretpostavi da je kolektor tranzistora u zasićenju na nultom potencijalu. Pri tome, bazu zakočenog tranzistora treba tretirati kao strujni izvor kroz koji teče struja I_{C0} (sl. 56).



Slika 56. Ekvivalentna shema za određivanje napona U_{BE} zakočenog tranzistora

Sada je napon između baze i emitera zakočenog tranzistora određen sa:

$$U_{BE} = I_{C0}\frac{R \cdot R_b}{R + R_b} - \frac{E_b}{R + R_b} R. \tag{83}$$

Uz uslov kočenja:

$$U_{BE} \leqslant 0,$$

ovo daje:

$$I_{C0}\frac{R\,R_b}{R + R_b} \leqslant \frac{R}{R + R_b} E_b, \tag{84}$$

$$I_{C0}\,R_b \leqslant E_b,$$

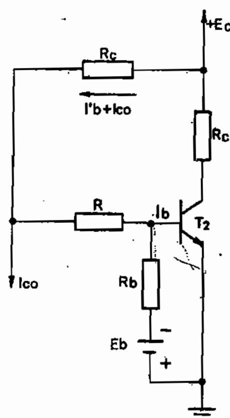
$$R_b \leqslant \frac{E_b}{I_{C0}}. \tag{85}$$

Pošto ovaj uslov mora biti zadovoljen pri maksimalnoj radnoj temperaturi (kada je I_{C0} najveće), maksimalna vrijednost R_b je određena sa:

$$R_{b\max} = \frac{E_b}{I_{C0\max}}. \tag{86}$$

Što se tiče tranzistora koji je u zasićenju, njegov napon U_{BE} se može smatrati jednakim nuli i za njega vrijedi ekvivalentna shema na slici 57.
Iz slike 57. slijedi:

$$E_c - (I_{C0} + I_b') R_c - I_b' R = 0$$



Slika 57. Ekvivalentna shema za određivanje uslova vođenja tranzistora

$$I_b' = \frac{E_c - I_{C0} R_c}{R + R_c}$$

$$I_b = I_b' - \frac{E_b}{R_b}$$

$$I_b = \frac{E_c - I_{C0} R_c}{R + R_c} - \frac{E_b}{R_b}, \qquad (87)$$

odnosno:

$$I_b \approx \frac{E_c}{R + R_c} - \frac{E_b}{R_b}, \qquad (88)$$

jer je obično:

$$I_{C0} R_c \ll E_c.$$

Da se nađe maksimalna dozvoljena vrijednost otpora R, relaciju (88) treba uvrstiti u uslov zasićenja tranzistora:

$$I_b \geqslant \frac{I_{cz}}{\beta},$$

što daje:

$$\frac{E_c}{R + R_c} - \frac{E_b}{R_b} \geqslant \frac{I_{cz}}{\beta} = \frac{E_c}{\beta R_c}, \qquad (89)$$

i nakon sređivanja:

$$R \leqslant \left[\frac{\beta}{1 + \beta \dfrac{E_b}{E_c}\dfrac{R_c}{R_b}} - 1\right] R_c. \tag{90}$$

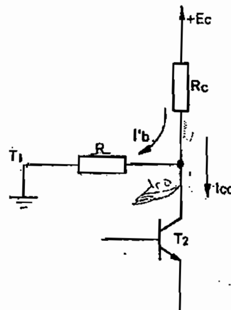
Pošto karakteristike tranzistora nisu ujednačene, da bismo se osigurali od odstupanja pojačanja tranzistora od nominalnog pojačanja, otpor R je potrebno odabrati tako da obezbijedi zasićenje tranzistora i u najgorem slučaju, u slučaju minimalnog pojačanja. Uz $\beta = \beta$ min, maksimalna vrijednost otpora R:

$$R_{max} = \left[\frac{\beta_{min}}{1 + \beta_{min} \dfrac{E_b}{E_c}\dfrac{R_c}{R_b}} - 1\right] R_c \tag{91}$$

ili, uz uvrštene relacije (86) i (89):

$$R_{max} = \left[\frac{\beta_{min}}{1 + \beta_{min} \dfrac{I_{C0max}}{I_{cz}}} - 1\right] R_c. \tag{92}$$

Uz ispunjene ove uslove u jednom stabilnom stanju jedan tranzistor će uvijek biti u zasićenju, a drugi zakočen.



Slika 58. Ekvivalentna shema za određivanje amplitude izlaznog signala

Amplituda izlaznog signala (promjena napona u kolektoru tranzistora) data je sa:

$$U_m = U_{czak} - U_{cz} \approx U_{czak} = \frac{R\,E_c}{R + R_c} - I_{C0}\,R_c, \tag{93}$$

prema slici 58.

Tranzistor T_1 koji vodi tretiran je kao ekvipotencijalna tačka.

Pošto je $I_{C0}\,R_c \ll E_c \dfrac{R}{R + R_c}$, to je

$$U_m = E_c \frac{R}{R + R_c}. \tag{94}$$

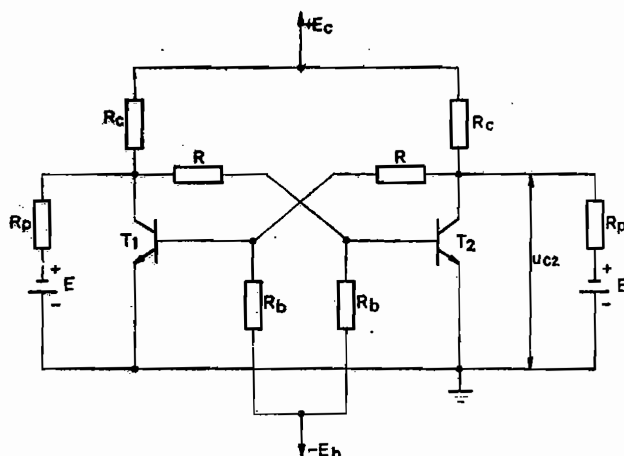
Promjena struje kroz kolektorski otpor iznosi:

$$I_m = \frac{U_m}{R_e} \approx \frac{R}{R + R_e} I_{cz}. \qquad (95)$$

UTICAJ OPTEREĆENJA NA RAD BISTABILNOG MULTIVIBRATORA

Priključenje opterećenja remeti istosmjerni režim multivibratora, mijenja ekvivalentni otpor kolektorskog kruga, što uzrokuje promjene kolektorske struje i kolektorskog napona. Promjena kolektorskog napona mijenja struju baze, a time i stepen zasićenja tranzistora koji vodi, kao i dubinu kočenja tranzistora koji ne vodi.

Slika 59. predstavlja opći slučaj galvanske veze multivibratora sa aktivnim teretom (E i R_p). Napon E može poprimiti proizvoljne vrijednosti. Ako je tranzistor T_1 zasićen, a T_2 zakočen, bazna i kolektorska struja tranzistora T_1 su:



Slika 59. Simetrično opterećen bistabilni multivibrator

$$I_{b1} = u_{c2} \frac{1}{R} - \frac{E_b}{R_b} \qquad (96)$$

$$I_{c1} = \frac{E_c}{R_c} + \frac{E}{R_p},$$

gdje je:

$$u_{c2} = \frac{\dfrac{E_c}{R_c} + \dfrac{E}{R_p}}{\dfrac{1}{R_p} + \dfrac{1}{R_c} + \dfrac{1}{R}}. \qquad (97)$$

Iz relacija (96) i (97) vidi se da pri porastu opterećenja $\frac{1}{R_p} \to \infty$, struja I_{b1} teži prema vrijednosti E/R (jer je E_b/R_b obično mnogo manje od E/R), dok struja I_{c1} teži u beskonačnost. Zato je, uz $R = \text{const.}$ sa povećanjem opterećenja, sve teže zadovoljiti uslov zasićenja tranzistora: $\beta I_{b1} \geqslant I_{c1}$.

Otpor R se mora tako odabrati da pri zadanom maksimalnom opterećenju $\frac{1}{R_{p\min}}$ tranzistor ostane u stanju zasićenja. Dakle, i pri $R_{p\min}$ mora vrijediti uslov: $\beta I_b \geqslant I_{cs}$ odnosno:

$$\beta\left(u_2 \frac{1}{R} - \frac{E_b}{R_b}\right) \geqslant \frac{E_c}{R_c} + \frac{E}{R_{p\min}}. \tag{98}$$

Uvrštavanjem ovdje vrijednosti za u_{c2} iz jednadžbe (97), uz $R_p = R_{p\min}$, slijedi:

$$\frac{\frac{E_c}{R_c} + \frac{E}{R_{p\min}}}{\frac{1}{R_c} + \frac{1}{R_{p\min}} + \frac{1}{R}} \cdot \frac{1}{R} \geqslant \frac{\frac{E_c}{R_c} + \frac{E}{R_{p\min}} + \beta\frac{E_b}{R_b}}{\beta}$$

i konačno:

$$R \leqslant \frac{R_c R_{p\min}}{R_c + R_{p\min}}\left[\frac{\beta}{1+\beta x} - 1\right], \tag{99}$$

gdje je:

$$x = \frac{\frac{E_b}{R_b}}{\frac{E_c}{R_c} + \frac{E}{R_{p\min}}}. \tag{100}$$

Ako je opterećenje vezano paralelno sa otporom R_c, onda je $E = E_c$ i

$$x = \frac{E_b}{E_c} \cdot \frac{R_p \cdot R_c}{R_b(R_p + R_c)}. \tag{101}$$

Ako je opterećenje vezano paralelno sa tranzistorom, onda je $E = 0$ i

$$x = \frac{E_b}{E_c} \cdot \frac{R_c}{R_b}. \tag{102}$$

Ako se u relaciji (99) β zamijeni sa $\beta_{\min}$, nejednadžba se može pretvoriti u jednakost.

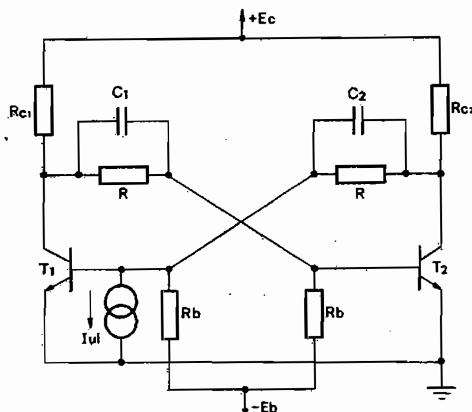
Da se smanji uticaj promjene opterećenja na izlazni signal, kolektorski napon zakočenih tranzistora se često „priteže" (diodama) na neki nivo $E_{c0} < E_c$.

PRELAZNE POJAVE KOD BISTABILNOG MULTIVIBRATORA

Neka imamo bistabilni multivibrator prema slici 60, gdje su, radi općenitosti, ucrtani i komutirajući kapaciteti C_1 i C_2 (služe za podizanje brzine prebacivanja). Promjena stanja multivibratora vrši se dovođenjem impulsa odgovarajućeg polariteta u baze tranzistora (ili u njihove kolektore), pa ćemo pretpostaviti da je okida-

nje ovog multivibratora nesimetrično (odvojeno): dovođenjem impulsa u bazu jednog tranzistora. Neka tranzistor T_1 vodi (u zasićenju) i neka je tranzistor T_2 zakočen.

U trenutku $t = 0$, na ulaz tranzistora koji vodi (T_1) dovodi se pravougaoni impuls ulazne struje, negativnog znaka I_{u1}. Pošto je pretpostavljen *NPN* tranzistor,



Slika 60. Bistabilni multivibrator sa izvorom signala za promjenu stanja

dovođenje negativnog strujnog impulsa uzrokuje gubljenje minoritetnih (neosnovnih) nosilaca naboja u bazi T_1, te će nakon nekog vremena t_z tranzistor dospjeti na granicu zasićenja. Vrijeme t_z naziva se vremenom iščezavanja. Zato će u nekom trenutku t_1 kolektorska struja tranzistora T_1 početi da opada, a napon u kolektoru tranzistora T_1 da raste. Zbog porasta kolektorskog napona tranzistora T_1, raste i napon u bazi tranzistora T_2 : U_{b2}. Vrijeme potrebno da napon U_{b2} naraste od svoje negativne vrijednosti $(-U_{b0})$ u stacionarnom stanju do nule zove se vrijeme pripreme t_p. U trenutku $t = t_2$ tranzistor T_2 počinje da vodi, javlja se pozitivna povratna sprega, javlja se kumulativni (lavinski) proces koji završava nakon vremena t_k, kočenjem tranzistora T_1. Vrijeme t_k je vrijeme kočenja tranzistora T_1. Prelazni procesi koji se pri tome javljaju uzrokovani su nabijanjem komutirajućih kapaciteta na nove nivoe i uspostavljanjem novih vrijednosti napona u kolektorima i bazama. Valni oblici ovih signala predstavljeni su na slici 61.

Da se dobije uvid u trajanje prelaznih procesa, date su relacije koje određuju pojedine karakteristike signala.

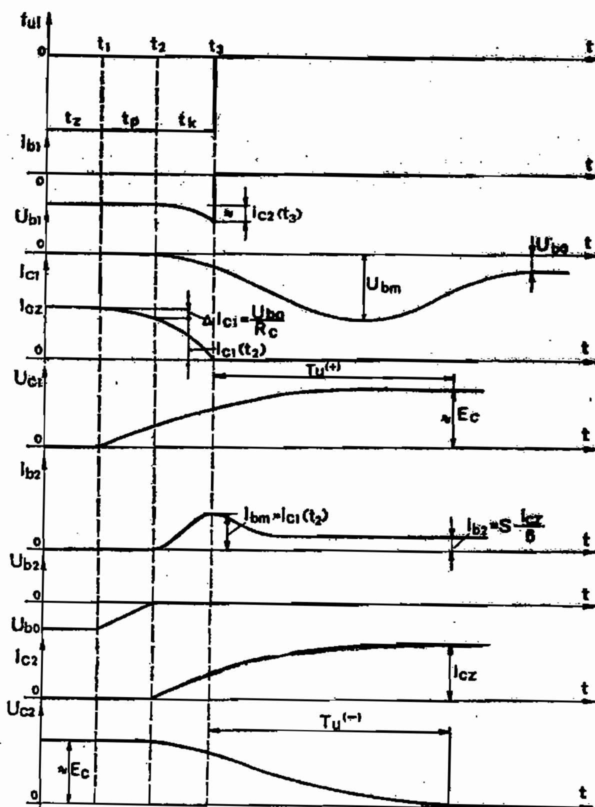
t_z — vrijeme iščezavanja

Ukoliko je amplituda strujnog signala vrlo velika, na primjer, približno jednaka struji zasićenja I_{CZ}, vrijeme iščezavanja je približno određeno sa:

$$t_z \approx \tau_\alpha (S - 1), \tag{103}$$

gdje je:

$$\tau_\alpha = \frac{1}{2\pi f_\alpha} = \frac{1}{\omega_\alpha}, \quad \text{a}$$



Slika 61. Valni oblici signala u karakterističnim tačkama multivibratora za vrijeme prelaznog procesa

f_α — granična frekvancija tranzistora u spoju sa zajedničkom bazom;

S — koeficijent zasićenja (karakterizira dubinu zasićenja tranzistora);

$$S = \frac{I_b}{I_{bzas}} = \frac{\beta I_b}{I_{cz}} .$$

t_p **— vrijeme pripreme**

Uz pretpostavku da su komutirajući kapaciteti dovoljno veliki, vrijeme pripreme je određeno sa:

$$t_p = \tau_\alpha \frac{U_{bo}}{I_{u1} R_c} , \tag{104}$$

gdje je:

U_{bo} — stacionarna vrijednost prednapona kočenja tranzistora;

I_{u1} — strujni impuls koji izaziva kočenje.

Vidi se da se sa povećanjem amplitude impulsa koji uzrokuje promjenu stanja smanjuje i trajanje kašnjenja (vezano sa nestajanjem neosnovnih nosilaca iz područja baze tranzistora) i vrijeme pripreme t_p procesa prebacivanja.

t_k — vrijeme kočenja (trajanje procesa prebacivanja)

Ako su komutirajući kapaciteti dovoljno veliki da se može smatrati da im se za vrijeme procesa prebacivanja naboj ne mijenja, trajanje procesa prebacivanja iznosi:

$$t_k \approx (2 - 3)\, \tau_\alpha, \tag{105}$$

a ako je signal koji izaziva promjenu stanja vrlo jak ($I_{u1} \approx I_{cz}$), može se smatrati da je $t_k \approx \tau_\alpha$.

Pri dovoljno velikim komutirajućim kapacitetima, za vrijeme t_k promjena bazne struje tranzistora koji počinje da vodi (ΔI_{b2}) po iznosu je jednaka promjeni kolektorske struje tranzistora koji se koči (ΔI_{c1}). Zato je maksimalna vrijednost bazne struje tranzistora T_2 (koji se otvara) u trenutku završetka prebacivanja t_3:

$$I_{b2}(t_3) = I_{bm} = I_{c1}(t_2) = I_{cz} - \frac{|U_{bo}|}{R_c}. \tag{106}$$

$T_u^{(-)}$ — vrijeme uspostavljanja napona na tranzistoru koji počinje da vodi

U toku vremena $T_u^{(-)}$, zbog nabijanja komutirajućeg kapaciteta C_1, bazna struja tranzistora T_2 se mijenja približno prema relaciji:

$$I_{b2}(t) = I_{bm}\, e^{-\frac{t}{\tau_c}}, \tag{107}$$

gdje je:

$$\tau_c = C_1 \frac{R_{c1} R}{R_{c1} + R}. \tag{108}$$

Pri tome se kao početak računanja vremena uzima trenutak t_3. Pošto prelazna karakteristika tranzistora ima oblik

$$\beta(t) = \beta\,(1 - e^{-\frac{t}{\tau_\beta}}), \tag{109}$$

valni oblik kolektorske struje tranzistora T_2 u intervalu $T_u^{(-)}$ može se izračunati preko Duhamelovog integrala, koji poprima oblik:

$$I_{c2}(t) = \int_0^t I_{b2}(t - x)\, \beta'(x)\, \mathrm{d}x\,. \tag{110}$$

Na osnovu relacija (107), (109) i (110) slijedi:

$$I_{c2}(t) = I_{bm}\frac{\beta}{\tau_\beta}e^{-\frac{t}{\tau_c}}\int_0^t e^{x\left(\frac{1}{\tau_c}-\frac{t}{\tau_\beta}\right)}\,dx$$

$$I_{c2}(t) = I_{bm}\frac{\beta e^{-\frac{t}{\tau_c}}}{\tau_\beta\left(\frac{1}{\tau_c}-\frac{1}{\tau_\beta}\right)}\left[e^{t\left(\frac{1}{\tau_c}-\frac{1}{\tau_\beta}\right)}-1\right]. \tag{111}$$

Uzimajući u obzir da je, obično, $\tau_\beta \gg \tau_c$ i da je $\frac{\tau_\beta}{\beta} \approx \tau_\alpha$, relacija (111) se može pisati u obliku:

$$I_{c2}(t) \approx I_{bm}\frac{\tau_c}{\tau_\alpha}\left(1-e^{-\frac{t}{\tau_c}}\right). \tag{112}$$

Računajući da struja I_{c2} po isteku vremena $T_u^{(-)}$ poprima iznos struje zasićenja:

$$I_{c2}(T_u^-) = I_{cz}$$

i na osnovu relacija (106) i (112) može se odrediti vrijeme uspostavljanja opadajuće ivice $T_u^{(-)}$:

$$T_u^{(-)} = \tau_c \ln\frac{1}{1-\frac{\tau_\alpha}{\tau_c}\,\frac{1}{1-\frac{|U_{b0}|}{E_c}}}. \tag{113}$$

Ako je komutirajući kapacitet dovoljno velik, onda je $\tau_\alpha \ll \tau_c$, pa se relacija (113) svodi na oblik:

$$T_u^{(-)} \approx \tau_\alpha\left(1+\frac{U_{b0}}{E_c}\right). \tag{114}$$

$T_u^{(+)}$ — trajanje uspostavljanja kolektorskog napona na tranzistoru koji se koči

Pretpostavljajući, kao i ranije, da je komutirajući kapacitet dovoljno velik, nakon okidanja u toku vremena $T_u^{(+)}$ napon U_{c1} raste gotovo do vrijednosti E_c, prema relaciji:

$$U_{c1}(t) = E_c - (E_c - |U_{b0}|)\,e^{-\frac{t}{\tau_c}}, \tag{115}$$

gdje je $\tau_c \approx R_{c1}\,C_1$.

Ako vrijeme uspostavljanja $T_u^{(+)}$ definiramo kao vrijeme u toku kaga kolektorski napon dostigne vrijednost 0,9 E_c, slijedi:

$$T_u^{(+)} = \tau_c \ln\frac{E_c - |U_{b0}|}{0{,}1\,E_c} \tag{116}$$

ili

$$T_u^{(+)} \approx \tau_c \ln 10 \left(1 - \frac{|U_{b0}|}{E_c}\right). \tag{117}$$

Pošto je $\frac{|U_{b0}|}{E_c}$ obično mnogo manje od 1, onda je:

$$T_u^{(+)} \approx \tau_c \ln 10 = 2{,}3\, \tau_c. \tag{118}$$

Ako se kao vrijeme uspostavljanja $T_u^{(+)}$ definira trenutak kada napon U_{c1} dostigne iznos $0{,}95\, E_c$, može se pokazati da je

$$T_u^{(+)} \approx 3\tau_c \approx 3\, R_{c1}C_1. \tag{119}$$

Vidi se da je za dobijanje malog vremena uspostavljanja potrebno odabrati mali C (dakle malo τ_c). Nadalje, vidi se da povećanje vremenske konstante τ_c dovodi do povećanja vremena $T_u^{(+)}$ i smanjenja vremena $T_u^{(-)}$. Pošto je brzina multivibratora određena maksimalnim trajnjem prelaznog procesa, optimalna vrijednost vremenske konstante τ_{copt} je ona za koju je:

$$T_u^{(+)} = T_u^{(-)}. \tag{120}$$

Uvrštavajući u relaciju (120) izraze (113) i (117) i umjesto τ_c pišući τ_{copt}, slijedi:

$$\frac{1}{1 - \frac{\tau_\alpha}{\tau_{copt}} \frac{1}{1 - \frac{|U_{b0}|}{E_c}}} = 10\left(1 - \frac{|U_{b0}|}{E_c}\right). \tag{121}$$

Uzimajući da je $\frac{|U_{b0}|}{E_c} = 0{,}2$, što je obično slučaj, iz relacije (112) slijedi vrijednost τ_{copt}:

$$\tau_{copt} \approx 1{,}5\, \tau_\alpha \tag{122}$$

ili

$$(R_cC)_{opt} \approx 1{,}5\, \tau_\alpha \approx \frac{0{,}3}{f_\alpha}. \tag{123}$$

Valni oblici signala u karakterističnim tačkama bistabilnog multivibratora predstavljeni su na slici 61.

MOGUĆNOST RAZLUČIVANJA BISTABILNOG MULTIVIBRATORA

Da bi bistabilni multivibrator mogao da prati komande sa ulaza, minimalni interval između dvaju uzastopnih signala za promjenu stanja ne smije biti kraći od trajanja prelaznih procesa multivibratora.

Ako se zanemari vrijeme iščezavanja t_z i vrijeme pripreme t_p, te ako se stavi $U_{b0} = 0$, minimalno vrijeme razlučivanja iznosi:

$$T_{min} = t_k + T_u^{(+)} \approx \tau_\alpha + 1{,}5\, \tau_\alpha \ln 10 \approx 4{,}5\, \tau_\alpha, \tag{124}$$

pa je maksimalna frekvencija prekljućivanja (promjena stanja):

$$f_{max} = \frac{1}{T_{min}} \approx \frac{1}{4,5\tau_{\alpha}} \approx 1,3\, f_{\alpha}. \tag{125}$$

Pri izvođenju ove relacije zanemarena je zavisnost dinamičkih parametara tranzistora od temperature i od kolektorskog napona. Zato je maksimalna frekvencija, praktično, znatno niža, pa se može smatrati da je maksimalna frekvencija prekljućivanja (uz zadovoljeno razlučivanje):

$$f_{max} \approx 0,7\, f_{\alpha}. \tag{126}$$

Ova relacija može da posluži kao kriterij za izbor tranzistora multivibratora.

Faktori koji utiču na sposobnost razlučivanja multivibratora (i njegovu graničnu frekvenciju) su:

a) režim rada tranzistora (linearni ili prekidački),

b) veličina prednapona kočenja tranzistora,

c) komutirajući kapacitet C,

d) izvori impulsa za promjenu stanja.

a) Ako je tranzistor koji vodi u zasićenju, vrijeme rezolucije T_{min} se povećava za interval t_z, i f_{max} se smanjuje. Vrijeme iščezavanja t_z može se smanjiti dovođenjem jačeg zapornog napona ili korištenjem multivibratora kod koga tranzistori rade u linearnom režimu.

b) Povećanje prednapona kočenja povećava vrijeme t_p i smanjuje brzinu multivibratora. Povećanje napona kočenja takođe povećava vrijeme uspostavljanja kolektorskog napona tranzistora koji se otvara, $T_u^{(-)}$, jer će se njegovo otvaranje i prelazak u zasićenje dešavati pri manjim vrijednostima početne struje I_{bm}. Treba napomenuti da se $I_{c0} = -I_{b0}$ uz zakočen tranzistor znatno mijenja sa temperaturom, pa se zato mijenja i prednapon U_{b0} i trajanje prelaznih procesa. Da bi se povećala brzina multivibratora, potrebno je svesti prednapon kočenja na minimum, ali tako da tranzistor i pri maksimalnoj temperaturi (zbog I_{c0}) ostane zakočen. Zato se bira mali napon E_b i takođe mali bazni otpor R_b.

c) Komutirajući kondenzator priključen na kolektor zakočenog tranzistora u stacionarnom stanju nabijen je veoma približno na napon izvora E_c. Nakon promjene stanja, kraj kondenzatora koji je vezan za kolektor nađe se približno na potencijalu mase i kondenzator se prazni sa vremenskom konstantom:

$$\tau_p = C \frac{R \cdot R_b}{R + R_b}. \tag{127}$$

Ako je period ponavljanja ulaznih (komandnih) signala manji od vremena potrebnog da se kondenzator C isprazni, onda je potencijal baze zakočenog tranzistora u trenutku nailaska komandnog impulsa niži od statičkog negativnog prednapona U_{b0}. Pošto se komutirajući kapacitet C nabija i prazni sa različitim vremenskim konstantama (nabija sa CR_c, a prazni sa $C \frac{R_b R}{R_b + R}$), te ako je frekvencija ulaznih impulsa visoka, na kondenzatoru će se pojaviti „dinamički prednapon". Uticaj ovoga „dinamičkog prednapona" na rad multivibratora je istovjetan uticaju statičkog prednapona. Da se eliminira „dinamički prednapon", potrebno je smanjiti τ_p.

Ovo se može postići smanjenjem ili R, ili R_b ili C. Pri tome treba voditi računa da se C ne smije smanjiti ispod 100 pF (da kapaciteti vodova ne postanu značajni) i da se R ne smije znatno smanjiti, jer pri tome raste koeficijent zasićenja tranzistora koji vodi (S), te se povećava vrijeme t_z i smanjuje amplituda izlaznog signala (zbog naponskog djelitelja).

Na brzinu multivibratora utiče također kapacitet kolektora C_c i kapacitet opterećenja C_0. Pošto C_c iznosi $(10 \div 50)$ pF, on dovodi do dodatnog rastezanja frontova implusa, te vremensku konstantu u izrazima za $T_u^{(+)}$ i $T_u^{(-)}$ treba računati kao: $\tau_c = R_c(C + C_c)$, dok kapacitet opterećenja povećava $T_u^{(+)}$ na:

$$T_u^{(+)} \approx 3\,R_c(C + C_0),$$

što, opet, smanjuje brzinu multivibratora.

d) Duže trajanje ulaznog impulsa povećava dinamički prednapon i smanjuje brzinu multivibratora. Zgodno je da trajanje ulaznog impulsa bude

$$t_{u1} = t_z + t_p + t_k. \qquad (128)$$

Ako je unutarnji otpor generatora impulsa mnogo veći od ulaznog otpora tranzistora u zasićenju, ovaj neće uticati na prelazni proces. Ulazni otpor tranzistora (u zasićenju) ostaje mali (manji od 100 Ω) sve do promjene stanja. Nakon kočenja tranzistora, unutarnji otpor gnereratora postaje paralelno vezan otporu R_b u krugu baze.

NAČINI OKIDANJA BISTABILNIH MULTIVIBRATORA

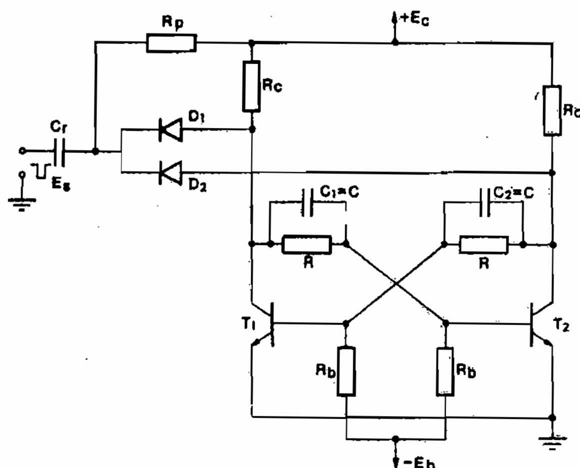
Promjena stanja multivibratora vrši se dovođenjem okidnih impulsa bilo u baze bilo u kolektore, a u nekim konfiguracijama i u emitere tranzistora. Prema načinu izvođenja, okidanje može biti simetrično i nesimetrično. Okidanje je simetrično ukoliko se impulsi za promjenu stanja dovode iz istog izvora i djeluju istovremeno na oba tranzistora. Tipičan primjer ovakvog okidanja prikazan je na sici 63. Ukoliko se impulsi za promjenu stanja dovode iz posebnih izvora ili iz tome ekvivalentne strukture i djeluju samo na jedan tranzistor, okidanje je nesimetrično.

Jedan od načina simetričnog okidanja multivibratora predstavljen je slikom 62.

Neka tranzistor T_1 vodi, a T_2 je zakočen. Onda je dioda D_1 zakočena, a D_2 je na granici vođenja.

Ako se na ulaz dovede negativan impuls, on će proći preko diode D_2 na kolektor tranzistora T_2 (zakočen) i preko komutirajućeg kapaciteta C_2 u bazu tranzistora T_1 (koji vodi). Pošto je tranzistor T_1 u zasićenju, impuls koji se dovede u njegovu bazu (da ga zakoči) mora imati dovoljno veliku amplitudu i dovoljno dugo trajanje. Ovo, sa svoje strane, zahtijeva velike komutirajuće kapacitete, što je osnovni nedostatak ove sheme.

Ako se T_1 zakoči ovim impulsom, napon u njegovom kolektoru poraste do napona $E_c - E_s$, gdje je E_s napon signala. Dioda D_1 tada provede i za svo vrijeme trajanja ulaznog impulsa napon kolektora T_1 je $E_c - E_s$. Ako je amplituda ulaznog signala velika (npr. veća od 0,5 Ec), napon u kolektoru zakočenog tranzistora (T_1) nije



Slika 62. Dovođenje impulsa za promjenu stanja u kolektore multivibratora

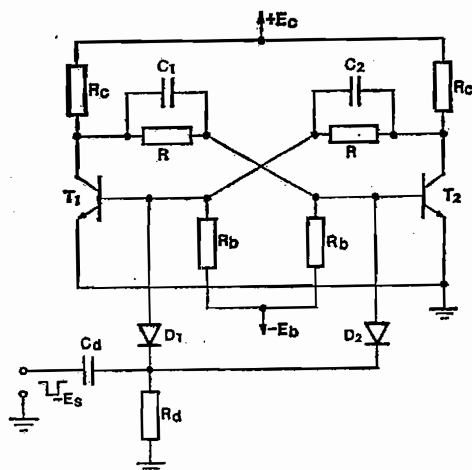
dovoljno velik da obezbijedi impuls bazne struje tranzistora T_2, potreban za njegovo brzo otvaranje. Po završetku impulsa, stacionarni napon kolektora T_1 iznosi približno E_c, a u kolektoru T_2 — približno nula volta.

Multivibratori se mogu simetrično okidati dovođenjem signala u baze tranzistora, prema sl. 63. Pretpostavićemo da T_1 vodi, da T_2 ne vodi, da je unutarnji otpor generatora R_g veliki u odnosu na ulazni otpor tranzistora kada vodi i da je R_g mnogo manji od R_c, kao što je obično slučaj. Pošto T_1 vodi, dioda D_2 je zakočena, a dioda D_1 je na pragu vođenja, te je negativan ulazni signal otvara i prenosi se u bazu. Nakon izvjesnog vremena napon u bazi tranzistora T_1 iznosi $-E_s$.

Ako je prednapon kočenja tranzistora T_2 po apsolutnoj vrijednosti manji od napona signala, $|U_{b2}| < |E_s|$, dioda D_2 će se otvoriti. Ako to nije slučaj, dioda D_2 će se otvoriti kada, zbog porasta napona u kolektoru T_1, postane $|U_{b2}| < |E_s|$. U obje baze sada djeluje negativan impuls, koji koči tranzistore, te su za vrijeme djelovanja ulaznog signala oba tranzistora zakočena.

Kondenzator C_1 je vezan između kolektora tranzistora koji se koči (T_1) i generatora ulaznih impulsa. Pošto je $R_g \ll R_c$, može se smatrati da se nabijanje kondenzatora C_1 i promjena napona na kolektoru T_1 vrši sa vremenskom konstantom $R_c C_1$. Pošto je T_2 zakočen, C_1 se nabija preko D_2 i generatora ulaznih impulsa. Pošto po završetku ulaznog impulsa diode D_1 i D_2 prestaju da vode, nabijanje kondenzatora C_1 se sada vrši kroz bazu tranzistora T_2. Kako je kapacitet C_2 u stacionarnom stanju bio nabijen gotovo do napona izvora E_c, a kapacitet C_1 se za vrijeme trajanja ulaznog impulsa nije uspio nabiti na taj nivo, struja kroz C_1 (I_{b2} tranzistora T_2) je veća od struje baze tranzistora T_1, te će tranzistor T_2 provesti, a T_1 se zakočiti.

Odavde slijedi da u ovakvom spoju trajanje ulaznih impulsa ne treba biti bitno duže od vremena kočenja tranzistora koji vodi, jer je pri dužem ulaznom impulsu dioda D_2 duže otvorena. Duže otvaranje diode D_2 dozvoljava kondenzatoru C_1 da se nabije na znatno viši napon, pa početne vrijednosti bazne struje (I_{b2}) pri



Slika 63. Dovođenje impulsa za promjenu stanja u baze multivibratora

nestajanju impulsa mogu biti male, što povećava vrijeme provođenja tranzistora i smanjuje brzinu multivibratora.

Ako se još uzme u obzir da promjene stanja multivibratora, u navedenoj shemi, nastaju tek po završetku ulaznog impulsa, vidi se da je maksimalna frekvencija najmanje dva puta niža od maksimalne frekvencije pri nesimetričnom okidanju. Dakle, treba računati da je:

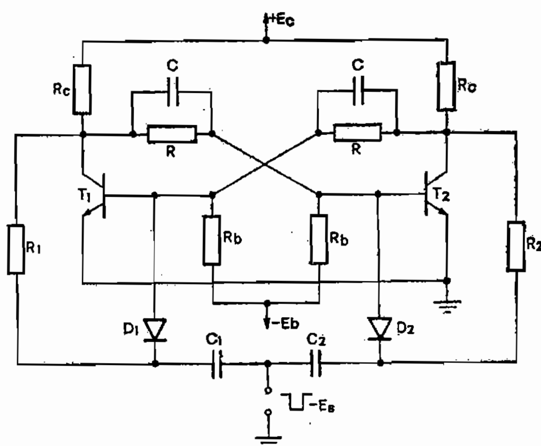
$$f_{max} \approx 0{,}35 f_{\alpha}. \tag{129}$$

Odavde se može zaključiti da je, radi podizanja frekvencije multivibratora, bolje koristiti nesimetrično okidanje.

Ako već nemamo izvor bipolarnih impulsa, onda se logičkim shemama unipolarni impulsi raspoređuju tako da impuls dolazi uvijek u bazu samo jednog tranzistora i tako izazove željenu promjenu stanja. Multivibrator tada radi u uslovima nesimetričnog okidanja. Multivibrator u ovakvom spoju predstavljen je slikom 64. Ovdje logički krug čine otpori R_1, R_2 i diode D_1 i D_2.

Ako tranzistor T_1 vodi, a T_2 je zakočen, dioda D_2 je zakočena velikim inverznim naponom, a dioda D_1 je ili na početku vođenja ili neznatno direktno polarizirana. Negativni ulazni impuls će proći samo u bazu tranzistora T_1 i zakočiti ga, dok će slijedeći negativni impuls proći samo u bazu tranzistora T_2 (jer je dotle ovaj promijenio stanje).

Vremensku konstantu $R_1 C_1 = R_2 C_2$ treba izabrati znatno manjom od perioda ponavljanja ulaznih impulsa. Ovo je potrebno zato da bi u tome vremenu kondenzatori C_1 i C_2 mogli da se nabiju na nove nivoe i da se uspostave naponi na diodama. S druge strane, kondenzatori C_1 i C_2 moraju biti dovoljno veliki da bi se pri nailasku impulsa napon na njima malo mijenjao. Ako to ne bi bio slučaj, pri nailasku ulaznog signala bazna struja tranzistora koji se koči bi se smanjivala, te bi uslovi prekljućivanja bili pogoršani.



Slika 64. Bistabilni multivibrator sa logičkom mrežom za usmjeravanje ulaznih signala

PRORAČUN BISTABILNOG MULTIVIBRATORA

Izabrati tip tranzistora. Dopustivi napon kolektora mora biti viši od napona E_c. Napon izvora E_c se određuje na osnovu tražene amplitude izlaznog signala U_m. Uz poznato U_m, E_c je obično u granicama:

$$E_c \approx (1{,}05 \div 1{,}4)\, U_m.$$

Frekventne osobine tranzistora moraju obezbijediti željenu brzinu multivibratora. Ako je zadana frekvencija ulaznih impulsa (period ponavljanja), tj. ako je zadana zahtijevana rezolucija, onda tranzistor mora imati takvu graničnu frekvenciju f_α da je frekvencija ulaznih impulsa f:

$$f \leqslant 0{,}7\, f_\alpha$$

za slučaj nesimetričnog okidanja, odnosno:

$$f \leqslant 0{,}35\, f_\alpha$$

za slučaj simetričnog okidanja.

Nakon toga se bira napon izvora kočenja E_b i kolektorski otpor R_c, a onda, na osnovu relacija: (85), (90) i (94):

$$R_b \leqslant \frac{E_b}{I_{co}},$$

$$R \leqslant \left[\frac{\beta}{1 + \beta \dfrac{E_b}{E_c} \cdot \dfrac{R_c}{R_b}} - 1\right] R_c,$$

$$U_m \approx \frac{R}{R + R_c} \cdot E_c$$

odredimo veličine R_b, R i željenu amplitudu U_m.

Pri tome se za najnižu vrijednost napona E_b obično uzima 1 V, jer se pri manjim vrijednostima E_b i E_c zasićeni tranzistor ne može smatrati ekvipotencijalnom tačkom, te za njega ne bi vrijedile izračunate relacije. Nadalje, male vrijednosti E_b ne bi obezbijedile dovoljnu stabilnost multivibratora. Pošto veće vrijednosti E_b negativno utiču na brzinu sklopa, za E_b se obično uzima napon od (1—2) V.

Otpor R_c je sa donje strane ograničen vrijednošću dopustive kolektorske struje I_{cd}:

$$R_c \geqslant \frac{E_c}{I_{cd}} . \tag{130}$$

Otpor R_c je, međutim, ograničen i sa gornje strane.

Da temperatura ne bi uticala na amplitudu izlaznog signala, R_c mora biti tako odabran da je

$$R_c I_{c0\max} \ll E_c; \tag{131}$$

obično je $R_c I_{c0\max} \leqslant (0{,}05 + 0{,}08)\, E_c$.

Ne treba zaboraviti da od veličine R_c zavisi trajanje prelaznih procesa multivibratora, te da za najbrži multivibrator mora biti zadovoljena relacija (122):

$$R_c C \approx 1{,}5\, \tau_\alpha$$

pri nesimetričnom okidanju i

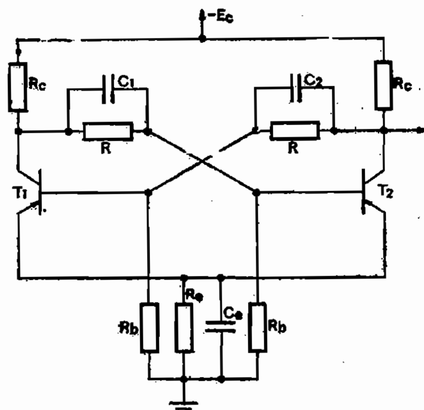
$$R_c C \approx 3\, \tau_\alpha$$

pri simetričnom okidanju.

Ako se na osnovu $R_c \geqslant \frac{E_c}{I_{cd}}$ odredi R_c, iz gornjih relacija se može odrediti C.

OSTALE SHEME BISTABILNIH MULTIVIBRATORA

Osim razmotrene konfiguracije bistabilnog multivibratora, ovakvo okidno kolo se najčešće susreće u konfiguraciji predstavljenoj na slici 65. To je bistabilni multivibrator sa automatskim prednaponom.

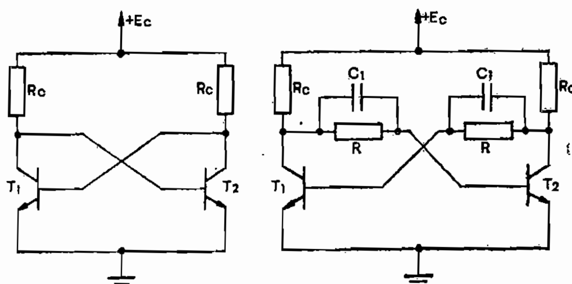


Slika 65. Bistabilni multivibrator sa automatskim prednaponom

Ako su tranzistori u režimu prekidača, onda je napon

$$E_b \approx \frac{-R_e}{R_e + R_c} E_c \, .$$

Kapacitet C_e se pri tome bira teko da pri promjeni stanja sklopa, prednapon ostane, praktično, nepromijenjen. Vrijednost ovoga kondenzatora je obično od (1000 — — 5000) pF. Osnovna prednost ovoga sklopa je u tome što ne zahtijeva poseban izvor za prednapon. Nedostatak mu je što se prednapon formira proticanjem kolektorske struje kroz otpor R_e, te se gubi znatna snaga, a amplituda izlaznog signala opada jer se napon u kolektoru ne mijenja od $-E_c$ do 0, nego od $-E_c$ do $-E_b$ volta. Što se tiče brzine, ovaj multivibrator ne zaostaje za već razmotrenom konfiguracijom bistabilnog multivibratora. Dakle, ako se koristi više bistabilnih multivibratora, zgodno je koristiti poseban izvor za prednapone, jer je snaga koja se crpi iz ovog izvora mnogo manja nego ako se koristi spoj sa zajedničkim emiterskim otporom.



Slika 66. Bistabilni multivibratori koji ne koriste napon za inverznu polarizaciju spoja baza-emiter

Slika 66. pokazuje dvije konfiguracije bistabilnog multivibratora koji ne koristi prednapon.

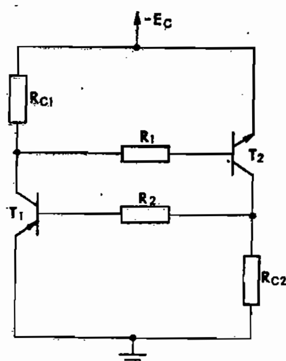
Kolektori i baze su direktno spregnuti, veza kakva se ne bi dala zamisliti u spoju sa elektronskim cijevima. Ako jedan tranzistor vodi, napon u njegovom kolektoru je veoma približno na potencijalu mase, te je drugi tranzistor zakočen.

Bistabilni multivibrator predstavljen na sl. 67. je pogodan u spojevima gdje se zahtijeva minimalna potrošnja energije. Koristi *PNP* i *NPN* tranzistor i u jednom stabilnom stanju oba tranzistora vode, dok su u drugom stabilnom stanju oba zakočena. Naime, ako tranzistor T_1 vodi, njegov kolektor je približno na potencijalu mase, što preko otpora R_1 obezbjeđuje dovoljno bazne struje da i tranzistor T_2 provede. Ako je tranzistor T_1 zakočen, napon u njegovom kolektoru je jednak $-E_c$, kolektor i baza tranzistora T_2 su na istom potencijalu, te je i tranzistor T_2 zakočen.

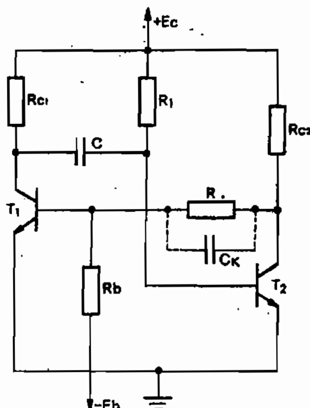
MONOSTABILNI MULTIVIBRATOR

Monostabilni multivibrator je sklop koji ima samo jedno stabilno stanje. Osnovna shema ovoga multivibratora data je na slici 68. U stabilnom stanju tranzistor T_2 vodi, njegov kolektor je približno na potencijalu mase i tranzistor T_1 je zakočen.

Nailaskom impulsa koji otvara tranzistor T_1, T_1 provede i napon u njegovom kolektoru padne skoro do nule. Kondenzator C, koji je u stabilnom stanju bio nabijen skoro na napon izvora E_c sada je prepolariziran: pad napona u kolektoru T_1 prenio se preko kondenzatora C u bazu tranzistora T_2 i zakočio T_2, pa je lijevi



Slika 67. Bistabilni multivibrator sa PNP i NPN tranzistorom



Slika 68. Monostabilni multivibrator

kraj kondenzatora C sada na masi, a desni (koji je ranije bio na masi) na naponu izvora E_c. Tranzistor T_2 je zakočen; ovo je kvazistabilno stanje, koje traje sve dok napon na kondenzatoru C ne postane približno jednak nuli, kada tranzistor T_2 provede i zbog pozitivne povratne sprege zakoči tranzistor T_1, te sklop opet dospije u stabilno stanje.

Treba napomenuti da se kod velikog broja monostabilnih multivibratora, paralelno sa otporom R veže komutirajući kapacitet C_k (radi poboljšanja valnog oblika).

U analizi koju ćemo izvesti nećemo računati vremena porasta (trajanje frontova) određena prelaznim procesima, pošto su ovi procesi isti kao i u već razmotrenom slučaju bistabilnog multivibratora. Rečeno je da je u stabilnom stanju tranzistor T_1 zakočen, a T_2 u zasićenju (radi poboljšanja stabilnosti). Napon u kolektoru zakočenog tranzistora (T_1) je:

$$U_{c1} = E_c - I_{c0}R_{c1} \approx E_c. \tag{132}$$

Napone na kolektoru i bazi tranzistora koji vodi ćemo zanemariti i smatrati ih jednakim nuli.

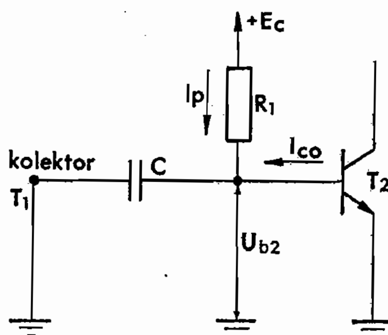
Napon u bazi zakočenog tranzistora T_1, U_{b1}, iznosi:

$$U_{b1} = -E_b \frac{R}{R + R_b} + I_{c0} \frac{R_b R}{R_b + R}. \tag{133}$$

Napon na kondenzatoru C iznosi:

$$U_c \approx E_c.$$

Pozitivan impuls u bazi T_1 uzrokuje da tranzistor T_1 provede. (U sklopu sa *PNP* tranzistorima, to je negativan impuls.) Tranzistor T_1 provede, T_2 se zakoči, pa se pražnjenje i nabijanje kondenzatora C vrši prema ekvivalentnoj shemi, koja je predstavljena slikom 69.



Slika 69. Ekvivalentna shema za nalaženje trajanja nestabilnog stanja monostabilnog multivibratora

U času promjene stanja, napon U_{b2} se mijenja skokovito do vrijednosti $-E_c$ (jer napon u kolektoru tranzistora T_1 pada od $+E_c$ na 0 volta). Zbog pražnjenja kondenzatora C i njegovog nabijanja prema E_c preko otpora R_1, napon u bazi tranzistora T_2, U_{b2}, raste. U trenutku $t = t_i$ ovaj napon postaje približno jednak nuli i tranzistor T_2 opet provede.

Trajanje kvazistabilnog stanja je završeno, pa se dužina (trajanje) tako formiranog impulsa može naći polazeći od zakona promjene napona u bazi tranzistora T_2 u kvazistabilnom stanju.

$$U_{b2}(t) = U_{b2}(\infty) - [U_{b2}(\infty) - U_{b2}(0)]\, e^{-\frac{t}{\tau}} \tag{134}$$

gdje je

$$\tau = CR_1.$$

Zna se da je:

$$U_{b2}(0) = -E_c$$

$$U_{b2}(\infty) = E_c + I_{c0}R_1. \tag{135}$$

Pri tome je baza zakočenog tranzistora tretirana kao strujni izvor. Ako se ove vrijednosti uvrste u jednadžbu (134), slijedi:

$$U_{b2}(t) = E_c + I_{c0}R_1 - [E_c + I_{c0}R_1 + E_c]\, e^{-\frac{t}{\tau}},$$

odnosno

$$U_{b2}(t) = E_c + I_{c0}R_1 - [2E_c + I_{c0}R_1]\, e^{-\frac{t}{\tau}}. \tag{136}$$

Za $t = t_i$, $U_{b2}(t_i) = 0$, pa se trajanje izlaznog impulsa nalazi na osnovu relacije:

$$(E_c + I_{c0}R_1)\, e^{-\frac{t_i}{\tau}} = 2E_c + I_{c0}R_1$$

odnosno:

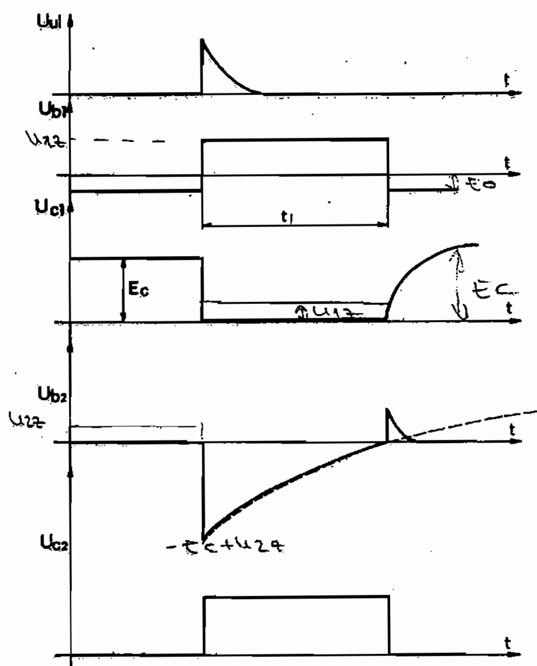
$$t_i = \tau \ln \frac{2E_c + I_{c0} R_1}{E_c + I_{c0} R_1}, \tag{137}$$

koja, preuređena, glasi:

$$t_i = R_1 C \ln \frac{2 + \frac{I_{c0} R_1}{E_c}}{1 + \frac{I_{c0} R_1}{E_c}}. \tag{138}$$

Ako je u relaciji (138) $I_{c0} R_1 \ll E_c$, što je obično slučaj, dolazi se do opće poznate približne relacije za određivanje trajanja kvazistabilnog stanja:

$$t_i \approx R_1 C \ln 2 \approx 0{,}7\, R_1 C. \tag{139}$$



Slika 70. Valni oblici signala u karakterističnim tačkama monostabilnog multivibratora

Ako se ne računaju trajanja frontova, vidi se da trajanje impulsa ne zavisi od parametara tranzistora.

Trajanje impulsa, međutim, zavisi od temperature, odnosno od I_{c0}. Pošto se nazivnik jednadžbe (138) mijenja brže nego brojnik, a promjene I_{c0} sa temperaturom

su znatne (kod G_e tranzistora udvostruči se za svakih 8—10 °C), vidi se da porast temperature skraćuje trajanje impulsa.

Uz: $E_c = 10$ V; $R_1 = 80$ kΩ i $I_{c0/20°C} = 5\mu A$ (za G_e tranzistor),

$$I_{c0/60°C} = 5 \cdot 2^4 = 80\ \mu A,$$

trajanje impulsa na 60°C je za oko 30% kraće nego trajanje impulsa na 20°C. Ova nestabilnost je najbitniji nedostatak promatrane sheme.

U trenutku $t = t_i$ sklop se vraća u stabilno stanje. Ovaj proces je relativno brz jer se kondenzator nabija samo na napon E_c (u bazi T_2 napon je približno 0 volta, u kolektoru T_1 približno E_c volta) sa vremenskom konstantom

$$\tau_s = R_{c1}C,$$

pa se trajanje ovoga procesa uspostavljanja može uzeti kao:

$$t_u \approx (3 - 5)\, R_{c1}C. \qquad (140)$$

Valni oblici signala u karakterističnim tačkama monostabilnog multivibratora predstavljeni su slikom 70.

REDOSLIJED PRORAČUNA

Pri konstrukciji ovakvog multivibratora, naponi E_c i E_b kao i otpori R_{c2}, R i R_b biraju se po istim kriterijima kao i za bistabilne multivibratore.

Pri izboru tranzistora mora se voditi računa o dozvoljenom naponu između baze i kolektora. Naime, u trenutku $t = 0$ napon u bazi T_2 iznosi približno $-E_c$, pa je spoj baza-kolektor „razapet" između $-E_c$ i $+E_c$. Zato dopušteni napon baza-kolektor mora biti najmanje $2E_c$. U slučaju da je apsolutna vrijednost napona E_c veća od maksimalnog napona inverzne polarizacije spoja baza-emiter, potrebno je preduzeti mjere da u trenutku promjene stanja ne dođe do oštećenja ovoga spoja.

Trajanje frontova impulsa je reda nekoliko τ_α, gdje je $\tau_\alpha = \dfrac{1}{2\pi f_\alpha}$. Ako se postavljaju zahtjevi na trajanje frontova, mora se odabrati tranzistor sa odgovarajućim τ_α.

Otpor R_1 je ograničen odozgo zahtjevom za $R_1 I_{c0max} \ll E_c$, a mora takođe zadovoljiti i uslov:

$$R_1 \leqslant \beta R_{c2},$$

što je uslov da tranzistor T_2 bude u zasićenju.

Dokaz: $I_{c2} = \dfrac{E_c}{R_{c2}}$; $I_{b2} = \dfrac{E_c}{R_1}$; $I_{c2} \leqslant \beta I_{b2}$, pa je

$$\frac{E_c}{R_{c2}} \leqslant \beta \frac{E_c}{R_1} \text{ i } R_1 \leqslant \beta R_{c2}.$$

Nakon izbora R_1, kapacitet C se bira shodno potrebnom trajanju impulsa.

R_{c1} se bira na osnovu dopustivih trajanja vremena uspostavljanja multivibratora.

Treba napomenuti da se za vrijeme gubljenja neosnovnih nosilaca iz baze tranzistora T_2, t_z i za vrijeme promjene stanja t_k, napon na kondenzatoru C može promijeniti. Zato bi se početni skok napona u bazi T_2 smanjio, a smanjilo bi se takođe i trajanje impulsa t_i. Stoga se mora provjeriti da li je zadovoljen uslov

$$R_{c1}C \gg t_z + t_k. \tag{141}$$

Pošto je $t_z + t_k$ reda nekoliko τ_a, mora biti zadovoljena relacija:

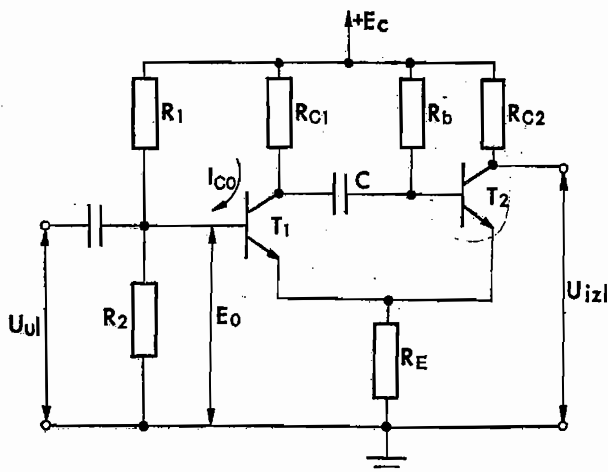
$$R_{c1}C \gg (3 - 5)\,\tau_a. \tag{142}$$

Nadvišenje u dijagramu $U_{b2}(t)$ (slika 70) uzrokovano je nabijanjem kondenzatora C. Nabijanje kondenzatora C takođe uzrokuje i eksponencijalan (a ne momentalan) porast zadnje ivice impulsa u kolektoru tranzistora T_1.

MONOSTABILNI MULTIVIBRATOR SA EMITERSKOM SPREGOM

Monostabilni multivibrator sa emiterskom spregom je prikazan na slici 71.

U stabilnom stanju tranzistor T_2 vodi, zbog čega se na emiterskom otporu javlja neki pad napona. Ovaj pad napona, skupa sa naponom na djelitelju R_1, R_2 drži tranzistor T_1 zakočenim. Vanjski pozitivan impuls (u slučaju NPN tranzistora) otvara tranzistor T_1; T_1 provede i napon u njegovom kolektoru pada do iznosa napona na emiterskom otporu. Ovaj negativni skok se preko kondenzatora C prenosi u bazu tranzistora T_2. T_2 se koči, a kondenzator C prepolarizira i nabija prema naponu E_c. Kada napon između baze i emitera tranzistora T_2 dostigne vrijednost napona provođenja, T_2 provede, napon na R_E (zbog proticanja kolektorske struje tranzistora T_2) poraste, tranzistor T_1 se koči i sklop se vrati u svoje stabilno stanje. Izlazni signal se može uzimati ili iz kolektora ili sa emiterskog otpora R_E.



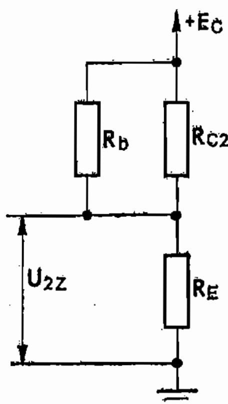
Slika 71. Monostabilni multivibrator sa emiterskom spregom

Razmotrićemo fizikalne procese i dati osnovne elemente za proračun ovakvog sklopa. Neka je tranzistor T_1 zakočen, a T_2 vodi (u zasićenju).

Da bi tranzistor T_2 bio u zasićenju, mora biti zadovoljen uvjet:

$$R_b \leqslant \beta_{min} R_{c2}. \tag{143}$$

Ako je tranzistor T_2 u zasićenju, možemo ga promatrati kao ekvipotencijalnu tačku, pa je napon u njegovom kolektoru jednak naponu u emiteru. Ovaj napon je određen paralelnim spojem otpora R_b i R_{c2} kojima je serijski vezan R_E, (sl. 72). Ako je R_b mnogo veće od R_{c2} (što je obično slučaj), napon na tranzistoru u zasićenju:



Slika 72. Ekvivalentna shema za određivanje napona U_{2z} monostabilnog multivibratora sa emiterskom spregom

$$U_{2z} \approx E_c \frac{R_E}{R_{c2} + R_E}. \tag{144}$$

Da bi tranzistor T_1 pri tome bio zakočen, napon između njegove baze i emitera, U_{be1}, mora zadovoljavati relaciju:

$$U_{be1} = E_0 - U_{2z} \leqslant 0, \tag{145}$$

odnosno:

$$E_0 \leqslant U_{2z}.$$

E_0 je napon između baze tranzistora T_1 i mase i, uz pretpostavku da je T_1 zakočen, iznosi:

$$E_0 = E_c \frac{R_2}{R_1 + R_2} + I_{c0} \frac{R_1 R_2}{R_1 + R_2}. \tag{146}$$

Pošto je obično:

$$I_{c0} \frac{R_1 R_2}{R_1 + R_2} \ll E_c \frac{R_2}{R_1 + R_2},$$

ova relacija postaje:

$$E_0 \approx E_C \frac{R_2}{R_1 + R_2}.$$

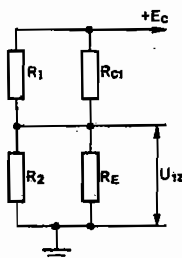
Dovođenjem impulsa za promjenu stanja, tranzistor T_2 se koči, a tranzistor T_1 dolazi u zasićenje. Uslov zasićenja se može izraziti u obliku

$$\alpha I_{E1z} > I_{c1z}, \tag{147}$$

pri čemu je kolektorska struja zasićenja određena sa:

$$I_{c1z} = \frac{E_c - U_{1z}}{R_{c1}}. \tag{148}$$

Napon zasićenja u kolektoru tranzistora T_1 je sada određen spojem prema slici 73. i može se napisati u obliku:



Slika 73. Ekvivalentna shema za određivanje napona U_{1z} monostabilnog multivibratora sa emiterskom spregom

$$U_{1z} = \frac{(G_{c1} + G_1) \cdot (G_2 + G_E)}{G_{c1} + G_1 + G_2 + G_E} E_c \frac{1}{G_2 + G_E}$$

$$U_{1z} = E_c \frac{G_{c1} + G_1}{G_{c1} + G_1 + G_2 + G_E}, \tag{149}$$

gdje su simbolima G označene vodljivosti.

Lako je vidjeti da je, kada tranzistor T_1 vodi, njegov napon $U_{1z} < E_0$. Pošto bazna struja teče kroz otpor R_1 u bazu tranzistora T_1, onda kroz otpor R_2 teče struja manja od one određene relacijom $\frac{E_c}{R_1 + R_2}$, pa je i napon U_{1z} manji od napona

$$E_0 = \frac{E_c}{R_1 + R_2} R_2.$$

Što su otpori R_1 i R_2 manji, bazna struja predstavlja manji dio ukupne struje kroz otpore i napon U_{1z} je bliži naponu E_0.

Promatranjem sklopa predstavljenog na slici 71. vidi se da je i relacija (148) samo približna, jer kada tranzistor T_1 provede, osim struje koja teče kroz R_{c1}, kroz T_1 teče i struja pražnjenja kondenzatora C.

Pošto je emiterska struja tranzistora T_1 (u zasićenju) $I_{E1z} = \frac{U_{1z}}{R_E}$, onda relacija (147) postaje:

$$\alpha \frac{U_{1z}}{R_E} > \frac{E_c - U_{1z}}{R_{c1}}. \tag{150}$$

Kvazistacionarno stanje traje sve dok napon između baze i emitera tranzistora T_2 ne postane približno 0 volta. Tranzistor T_2 tada počinje da vodi, dolazi do promjene stanja, a kondenzator C se sada nabije u toku vremena:

$$t_u \approx (3 - 5)(R_{c1} + R_E)\,C. \qquad (151)$$

Po isteku toga vremena, stabilno stanje multivibratora je uspostavljeno. Trajanje nestabilnog stanja se može odrediti polazeći od:

$$U_{be2}(t) = U_{be2}(\infty) - [U_{be2}(\infty) - U_{be2}(0)]\, e^{\frac{-t}{\tau}}$$

Pošto u $t = 0$ nastupa nestabilno stanje (skok napona na kondenzatoru):

$$U_{be2}(0) = -[E_c - U_{2z}], \qquad (152)$$

dok je:

$$U_{be2}(\infty) = E_c - U_{1z} + I_{c0} R_b. \qquad (153)$$

(Pretpostavlja se da T_2 ne provede, pa se gleda koliki bi bio napon U_{be2} za $t = \infty$, prema sl. 71.) Pošto je trajanje nestabilnog stanja određeno trenutkom prolaska U_{be2} kroz nulu:

$$0 = E_c - U_{1z} + I_{c0} R_b - [E_c - U_{1z} + I_{c0} R_b + E_c - U_{2z}]\, e^{-\frac{t_i}{\tau}}, \qquad (154)$$

gdje je τ vremenska konstanta promjene napona na kondenzatoru:

$$\tau \approx R_b C. \qquad (155)$$

Otuda je:

$$(E_c - U_{1z} + I_{c0} R_b)\, e^{\frac{t_i}{\tau}} = 2E_c - (U_{1z} + U_{2z}) + I_{c0} R_b,$$

odnosno:

$$t_i = \tau \ln \frac{2E_c - (U_{1z} + U_{2z}) + I_{c0} R_b}{E_c - U_{1z} + I_{c0} R_b}. \qquad (156)$$

Samo ako se U_{1z}, U_{2z} i $I_{c0}R_b$ mogu zanemariti u poređenju sa E_c, relacija (156) se svodi na poznatu približnu relaciju:

$$t_i \approx \tau \ln 2 \approx 0{,}7\, R_b C.$$

REDOSLIJED PRORAČUNA

Proračun monostabilnog multivibratora sa emiterskom spregom može se vršiti slijedećim redoslijedom:

Neka je zadana amplituda izlaznih impulsa U_m, trajanje impulsa t_i i period ponavljanja komandnih impulsa T.

1. Odabraćemo E_c, kao $E_c = U_m + U_{2z} \approx (1{,}1 \div 1{,}2)\, U_m$.
2. Odabraćemo tranzistor čiji je $U_{cdop} > 2\, E_c$.
3. Odabraćemo R_{c2} kao i za ostale multivibratore.
4. Odredićemo R_b prema: $R_b \leqslant \beta_{min} R_{c2}$.

5. Odredićemo R_E prema relaciji: $R_E = \frac{U_{2z}}{E_c - U_{2z}} R_{c2}$.

6. Odabraćemo $U_{1z} < E_0 < U_{2z}$ i odrediti djelitelj R_1, R_2, prema:

$$\frac{R_2}{R_1 + R_2} = \frac{E_0}{E_c} < \frac{R_E}{R_{c2} + R_E}$$

7. Odredićemo R_{c1} iz relacije (150):

$$\alpha \frac{U_{1z}}{R_E} > \frac{E_c - U_{1z}}{R_{c1}}.$$

Ako se U_{1z} može zanemariti u odnosu na E_c, relacija (150) se može napisati u obliku:

$$R_{c1} > E_c \frac{R_E}{\alpha U_{1z}}.$$

Pošto je $U_{1z} < E_0$, a $E_0 < U_{2z}$, slijedi da je i $R_{c1} > R_{c2}$. Iako ne treba uzimati kao pravilo, često se uzima:

$$R_{c1} \approx (2 - 3) R_{c2}.$$

Da bi vrijeme uspostavljanja bilo kraće, R_{c1} treba biti manji.

8. Sada se kapacitet C bira na osnovu zadanog trajanja impulsa.

9. Trajanje vremena uspostavljanja određuje se prema jednačini (151), pa ako ona ne zadovoljava relaciju

$$t_u \leqslant T - t_i,$$

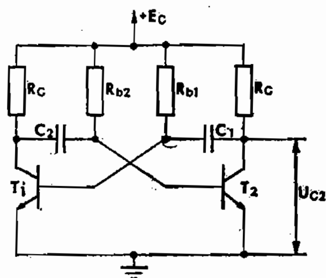
treba smanjiti R_{c1} i R_{c2} i ponoviti proračun.

ASTABILNI MULTIVIBRATOR

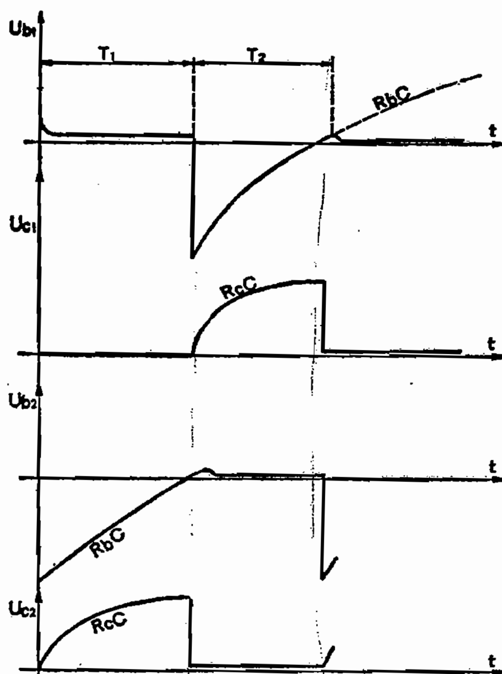
Astabilni multivibrator je sklop koji nema nijednog stabilnog stanja; to je generator relaksacionih oscilacija. Izlazni signal se može uzimati iz jednog ili drugog kolektora. Predstavljen je slikom 74. Za razliku od monostabilnog multivibratora, on nema nikakvog fiksnog prednapona, a povratne sprege su izvedene kondenzatorima. Zato se promjene napona iz kolektora prenose upravo kao kod monostabilnog multivibratora, u baze, a do ponovne promjene stanja dolazi kada napon u bazi tranzistora poprimi vrijednost približno jednaku nuli. Početak oscilacija je uzrokovan nesimetrijom kruga ili slučajnim vanjskim dejstvima.

Neka je tranzistor T_1 bio zakočen i sada provede. Napon u njegovom kolektoru pada sa $+ E_c$ približno na nula volta. Ovaj negativni skok se prenosi u bazu tranzistora T_2 i T_2 se koči. Napon u kolektoru tranzistora T_2 skače sa 0 na $+ E_c$ volta, a ova pozitivna promjena se prenosi preko kondenzatora C_1 u bazu tranzistora T_1 i uzrokuje da T_1 još bolje provede. Kondenzator C_1 se nabija prema naponu E_c sa vremenskom konstantom $C_1 (R_c + r_b)$, gdje je r_b otpor otvorenog spoja baza-emiter. Kondenzator C_2 se pri tome prazni i nabija prema naponu E_c. Kada napon u bazi tranzistora T_2 postane jednak nuli, T_2 provede i napon u njegovom kolektoru pada.

Ova negativna promjena se prenosi na bazu tranzistora T_1. T_1 se koči i dalje se ponavlja isti proces koji je već opisan. Valni oblici napona u bazama i kolektorima astabilnog multivibratora predstavljeni su slikom 75.



Slika 74. Astabilni multivibrator



Slika 75. Valni oblici signala u karakterističnim tačkama astabilnog multivibratora

T1 VODI T2 VODI

Period sopstvenih oscilacija određuje se na osnovu istih relacija kao i za trajanje nestabilnog stanja monostabilnog multivibratora.

$$T = T_1 + T_2$$

$$T = C_1 R_{b1} \ln \frac{2 + \dfrac{I_{c01} R_{b1}}{E_c}}{1 + \dfrac{I_{c01} R_{b1}}{E_c}} + C_2 R_{b2} \ln \frac{2 + \dfrac{I_{c02} R_{b2}}{E_c}}{1 + \dfrac{I_{c02} R_{b2}}{E_c}}. \tag{157}$$

Uz uslov da je $I_{c0} R_b \ll E_c$, ovo postaje:

$$T = T_1 + T_2 \approx (C_1 R_{b1} + C_2 R_{b2}) \ln 2 \approx 0{,}7\,(C_1 R_{b1} + C_2 R_{b2}), \tag{158}$$

a za simetrični astabilni multivibrator ($R_{b1} = R_{b2}$ i $C_1 = C_2$)

$$T \approx 2 \cdot 0{,}7\, R_b C = 1{,}4\, R_b C. \tag{159}$$

Temperaturna stabilnost frekvencije je opet određena strujom I_{c0}, koja teče iz baze zakočenog tranzistora.

Maksimalna frekvencija multivibratora se može odrediti na osnovu

$$T_{\min} \approx 1{,}4\,(C\,R_b)\min. \tag{160}$$

Da bi tranzistor bio zasićen, mora vrijediti:

$$R_{b\max} = \beta_{\min} R_c$$

i istovremeno vremenska konstanta ne smije biti manja od:

$$(CR_c)_{\min} = 3\,\tau_\alpha.$$

Zato je

$$T_{\min} \approx 1{,}4\, CR_c \cdot \beta_{\min} = 1{,}4 \cdot 3\tau_\alpha \beta_{\min} = 4{,}2\,\tau_\beta \tag{161}$$

i:

$$f_{\max} = \frac{1}{T_{\min}} \approx \frac{1}{4{,}2\,\tau_\beta} \approx 1{,}5\, f_\beta,$$

gdje je:

f_β — frekvencija na kojoj β pada za 3db u odnosu na vrijednost kod $f = 1$ kHz;

$$f_\beta = (1 - \alpha) f_\alpha \approx \frac{f_\alpha}{\beta};\ \beta = \frac{\alpha}{1 - \alpha}.$$

U toku formiranja impulsa kondenzator C_2 se nabija sa vremenskom konstantom $R_c C_2$. Da bi napon na kolektoru tranzistora T_1 (i kondenzatoru C_2) dostigao vrijednost E_c, mora vrijediti:

$$3\,R_c C_2 \leqslant 0{,}7\, R_{b1} C_1,$$

odnosno:

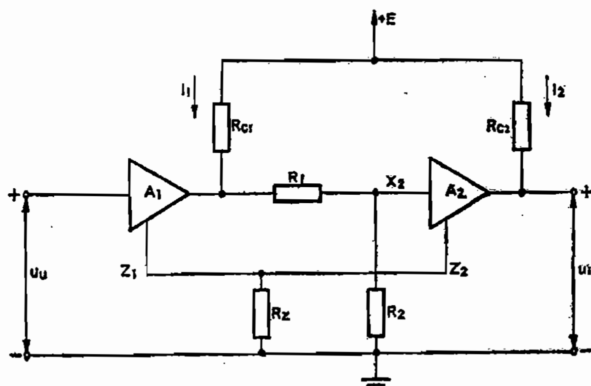
$$C_2 \leqslant 0{,}23\,\frac{R_{b1}}{R_c}\,C_1.$$

TEMPERATURNA STABILIZACIJA MULTIVIBRATORA

Iz relacije koja određuje trajanje impulsa vidi se da je uticaj temperature veći što je veća vrijednost otpora R_b u krugu zakočenog tranzistora. Da bi krug bio temperaturno stabilniji, R_b mora biti manje ($R_b I_{c0max} \ll E_c$), pa se za R_b obično uzima vrijednost od (10—20) kΩ. Da bi se dobila odgovarajuća trajanja impulsa, trebalo bi povećati kapacitet kondenzatora C. Ovo, međutim, izaziva povećanje vremena nabijanja kondenzatora C (preko R_c), pa da se vrijeme nabijanja kondenzatora smanji, trebalo bi smanjiti i R_c. Smanjenje R_c bi dovelo do povećanja kolektorske struje tranzistora. Korisna posljedica smanjenja R_c bilo bi smanjenje trajanja fronta kolektorskog napona (povećala se početna vrijednost bazne struje tranzistora koji se otvara), ali je kroz tranzistore, zbog njihove prirode, nemoguće propustiti jake struje. Stoga se ili nalazi kompromisno rješenje ili se za oštrije zahtjeve konstruiraju modificirani sklopovi.

SCHMITTOVO KOLO

Schmittovo (Šmit) kolo ili Schmittov triger predstavlja bistabilni sklop, koji se od bistabilnog multivibratora razlikuje time što ne postoji povratna sprega sa drugog stepena na prvi. Općenito predstavljen slikom 76, Schmittov triger realizuje povratnu spregu preko otpora R_z. Stepeni, označeni sa A_1 i A_2, (sl. 76) predstavljaju pojačala. Tačke Z_1 i Z_2 predstavljaju emitere (izvorno: katode cijevi) Schmittova trigera.



Slika 76. Schmittovo kolo

Postojanje dvaju stabilnih stanja je posljedica pozitivne povratne sprege i činjenice da je pojačanje otvorenog kola veće od 1 ($AH > 1$).

Radi lakšeg razumijevanja, pretpostavimo da je pojačanje otvorenog kola manje od jedan ($AH < 1$): sistem je stabilan i sklop radi kao pojačalo. Ulazni signal označen je sa u_u, a izlazni sa u_i.

Ako stepen A_2 vodi, na otporu R_z se javlja pad napona, koji podiže nivo tačaka Z_1 i Z_2. Zbog toga će, ako je ulazni signal u_u mali, stepen A_1 biti u odrezu (zakočen). Ako u_u počne da raste, izlazni signal iz sklopa u_i, neće se mijenjati sve dok stepen A_1 ne dođe na početak vođenja.

Do toga trenutka izlaz u_i će biti:

$$u_i = E - I_2 R_{c2}, \tag{162}$$

gdje je I_2 struja kroz R_{c2} pri A_1 zakočenom.

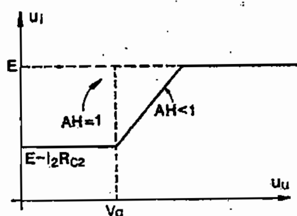
Ako je stepen A_1 počeo da vodi, a ulazni napon u_u još uvijek raste, napon na R_z takođe raste, a napon tačke X_2 pada. Zbog toga će, pri nekoj vrijednosti ulaznog signala, stepen A_2 postati zakočen.

Izlazni napon u tome slučaju iznosi:

$$u_i = E \tag{163}$$

i u_i se ne mijenja sa daljnjim povećanjem ulaznog napona u_u. Dijagram ovisnosti izlaznog napona o ulaznom naponu, za ovaj slučaj ($AH < 1$) dat je na slici 77.

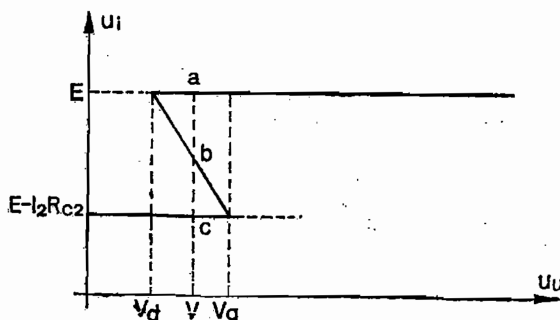
Ako povećamo pojačanje otvorenog kola, $\frac{\Delta u_i}{\Delta u_u}$ postaje sve veće i za $AH = 1$ ovaj kvocijent postaje beskonačan (crtkana kriva na sl. 77). To odgovara granici stabilnosti. Sklop je postao regenerativan.



Slika 77. Ovisnost izlaznog napona Schmittovog kola o ulaznom naponu pri $AH < 1$

Daljnjim povećanjem pojačanja otvorenog kola ($AH > 1$) nagib $\frac{\Delta u_i}{\Delta u_u}$ mijenja znak i rezultira „S" kriva, prema slici 78.

Vidi se da se ponašanje sklopa sada izmijenilo. Ako se ulazni signal mijenja, polazeći od 0 volta, vidi se da će izlazni signal biti $u_i = E - I_2R_{c2}$ sve dok ulazni signal ne dostigne vrijednost V_g. U tome času izlazni signal se naglo mijenja, poprimajući vrijednost E. Ako ulazni signal sada počne da opada, izlazni signal će zadržati



Slika 78. Ovisnost izlaznog napona Schmittova kola o ulaznom naponu pri $AH > 1$

vrijednost E, čak i ako je ulazni napon manji od napona V_g, sve dok u_u ne siđe do vrijednosti V_d. Kada u_u dostigne vrijednost V_d, izlazni signal se opet skokovito i naglo mijenja na vrijednost $u_i = E - I_2R_{C2}$.

Očigledno je da se sada u sklopu pojavila histereza. Ako je ulazni signal intenziteta V, iz slike 78. slijedi da njemu odgovaraju tri moguća stanja uređaja: vertikalna prava povučena kroz V siječe karakteristiku sklopa u tri tačke. Treba, međutim, napomenuti da tačka b predstavlja položaj nestabilne ravnoteže, te se ne može dobiti eksperimentalno. Pri ulaznom naponu $u_u = V$, sklop se nalazi ili u radnoj tački a ili u c, zavisno od prethistorije sklopa. Zato Schmittovo kolo i jeste bistabilni krug.

U principu Schmittov triger se može koristiti na mjestima gdje se koristi bistabilni multivibrator.

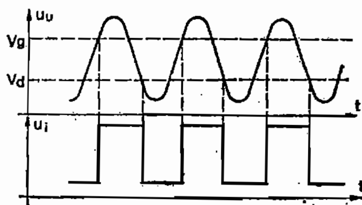
S praktične tačke gledišta, ako je potrebno prebacivanje iz jednog stabilnog stanja u drugo, naprijed i nazad, onda je bistabilni multivibrator pogodniji, zbog svoje simetrije. Prednost Schmittova kola je u tome što ima jedan slobodan završetak. Naime, dok se kod bistabilnog multivibratora povratne sprege vode u obje baze, kod Schmittovog trigera ukoliko je on realiziran pomoću tranzistora, povratna sprega se vodi samo u jednu bazu. Treba takođe napomenuti da za rad Schmittovog trigera nije neophodan otpor R_{c2}, te se taj otpor može mijenjati u širokim granicama (za dobivanje raznih amplituda izlaznog signala). Nadalje, kapacitivno opterećenje Schmittovog trigera neće usporiti proces prebacivanja sklopa iz jednog stanja u drugo, nego će samo usporiti vrijeme porasta i vrijeme pada izlaznog signala.

Najznačajnija, međutim, primjena Schmittovog trigera je ona u svojstvu amplitudnog komparatora. Prednost Schmittovog trigera kao komparatora je u tome što on pri dostizanju određenog nivoa daje naglu i vidljivu promjenu izlaznog signala.

Brzina odziva ovoga trigera se može povećati već uobičajenim tehnikama: minimiziranjem shuntirajućih kapaciteta ili upotrebom brzih tranzistora, ali je osnovno da strmina odziva komparatora (brzina odziva) nije vezana za brzinu promjene ulaznog signala (osim u slučaju veoma brzo promjenljivih signala). Još jedna prednost Schmittovog trigera kao komparatora je u tome što je nivo poređenja dovoljno definiran: to je jedan određen napona, a ne oblast napona (kakav je slučaj kod diodnih komparatora).

Ako se Schmittov krug koristi kao generator četvrtki, jedini uslov koji se postavlja na ulazni signal je da njegova promjena bude veća od širine histereze V_H:

$$V_H = V_g - V_d. \tag{164}$$



Slika 79. Valni oblik ulaznog i izlaznog signala ako se Schmittov krug koristi kao generator četvrtki

Iz slike 79. vidi se da je amplituda četvrtki nezavisna od amplitude ulaznog signala. Vrijeme porasta i vrijeme pada izlaznog impulsa su takođe znatno kraći nego kod ulaznog signala.

Schmittov triger se takođe može okidati i impulsima suprotnog polariteta — kao i bistabilni multivibrator. Pri tome, ulaz treba pretpolarizirati nekim naponom V, prema slici 78, tako da pri nailasku negativnog impulsa na ulaz, rezultujući ulazni napon bude manji ili jednak naponu donjeg praga Schmittova kola ($V - u_u \leqslant V_d$), a pri nailasku pozitivnog impulsa na ulaz sklopa, da rezultujući ulazni napon bude veći ili jednak naponu gornjeg praga ($V + u_u \geqslant V_g$). Izlazni signal se tada mijenja od vrijednosti $E - I_2R_{c2}$ do E volta i nazad i triger se ponaša kao bistabilni multivibrator, zadržavajući prednost slobodnog izlaznog kraja.

HISTEREZA

U velikom broju slučajeva histereza Schmittovog kola nas ne interesuje. Primjer za to je korištenje Schmittovog trigera kao komparatora jednog nivoa, sa periodičkim signalom na ulazu, čija je amplituda veća od širine petlje histereze. Ukoliko bi amplituda ulaznog signala bila manja od širine petlje histereze, Schmittov triger nakon prebacivanja u jedno stanje nikada se ne bi vratio nazad. Ako želimo smanjiti histerezu, onda, prema sl. 77. i 78, treba smanjiti pojačanje otvorenog kola i podesiti ga da bude što bliže jedinici. To se postiže ili promjenom otpora R_{e1} ili dodavanjem otpora R_{z1} ili R_{z2} između tačaka Z_1 i Z_2 i pripadnih krajeva A_1 odnosno A_2 (sl. 76). Kada je A_1 zakočen, ovi otpori neće djelovati na sklop; neće promijeniti V_g. Njihov uticaj dolazi do izražaja tek kada A_1 provede, te se mogu birati tako da V_d približe ka V_g.

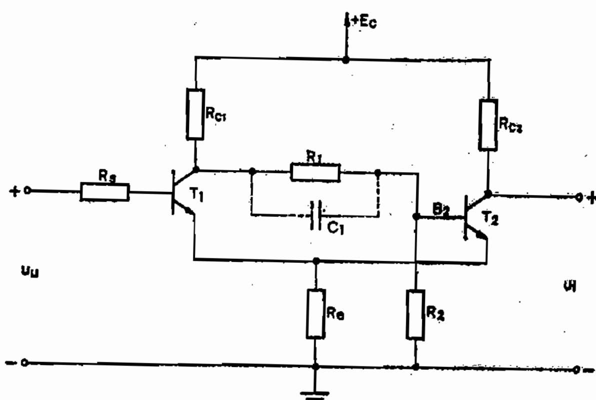
Pojačanje otvorenog kola može se takođe podešavati mijenjanjem odnosa $R_1/(R_1 + R_2)$. Takvo podešavanje mijenja i V_g i V_d.

Tačno podešavanje pojačanja otvorenog kola na jedinicu nije moguće i zbog toga što se parametri i pojačanje sklopa mijenjaju sa promjenom signala. Nadalje, sklop nije dovoljno stabilan da bi održavao pojačanje otvorenog kola jednako 1 za duži period vremena, bez čestih podešavanja. Zato, ako je histereza u sklopu nepoželjna, mi moramo biti zadovoljni svođenjem te histereze na takvu mjeru da ona bude neznatna u odnosu na amplitudu ulaznog signala. Veoma uskom petljom histereze Schmittovog kola smatra se npr. histereza od 10 mV.

SCHMITTOVO KOLO SA TRANZISTORIMA KOJI RADE U LINEARNOM REŽIMU

Tranzistorski Schmittov triger je predstavljen na slici 80. Pri radu, tranzistori T_1 i T_2 mogu da budu ili u prekidačkom ili u linearnom režimu.

Pretpostavićemo stoga da su tranzistori T_1 i T_2 kada vode u linearnom režimu. Ako je ulazni signal 0 volta, tranzistor T_1 je zakočen, a T_2 vodi. Da nađemo napon gornjeg praga V_g, pretpostavićemo da tranzistor T_2 vodi, a da je napon u_u toliki da tranzistor T_1 počinje da vodi. Da nađemo, dakle, napon pri kome tranzistor T_1 počinje da vodi, nacrtaćemo shemu koja odgovara tome stanju sklopa, zamjenjujući E_c, R_{c1} i R_2 sa E' i R_b, prema Theveninovoj (Tevénen) teoremi.

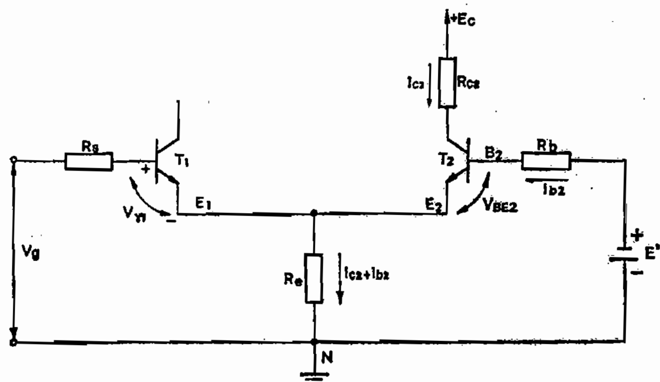


Slika 80. Tranzistorski Schmittov triger

Sklop koji odgovara tome stanju predstavljen je slikom 81.

$$E' = E_c \frac{R_2}{R_{c1} + R_1 + R_2} \tag{165}$$

$$R_b = \frac{R_2 (R_1 + R_{c1})}{R_1 + R_{c1} + R_2} \,. \tag{166}$$



Slika 81. Ekvivalentna shema za nalaženje napona gornjeg praga Schmittova trigera

Pretpostavljajući da je T_2 dok vodi u linearnom režimu

$$i_{c2} = \beta i_{b2} \tag{167}$$

$$i_{c2} + i_{b2} = i_{b2} (\beta + 1). \tag{168}$$

Primjenjujući II Kirchoffov zakon na krug baze tranzistora T_2, slijedi:

$$E' - V_{BE2} = R_b i_{b2} + (i_{c2} + i_{b2}) R_e, \tag{169}$$

odnosno:

$$E' - V_{BE2} = [R_b + (\beta + 1) R_e] i_{b2}.$$

Iz slike 81. slijedi da je napon V_g:

$$V_g = V_{E1N} + V_{\gamma 1}, \tag{170}$$

gdje je $V_{\gamma 1}$ napon prorade (engl. cutt-in voltage) tranzistora T_1, a

$$V_{E1N} = (i_{c2} + i_{b2}) R_e = R_e (\beta + 1) i_{b2}. \tag{171}$$

Uvrštavajući u jednačinu (171) struju i_{b2} iz jednačine (169), slijedi:

$$V_{E1N} = (E' - V_{BE2}) \frac{(\beta + 1) R_e}{R_b + (\beta + 1) R_e}, \tag{172}$$

pa je:

$$V_g = V_{E1N} + V_{\gamma 1}.$$

Ako je $(\beta + 1) R_e \gg R_b$, što je veoma čest slučaj, R_b u relaciji (172) se može zanemariti, pa je:

$$V_{E1N} \approx E' - V_{BE2} \tag{173}$$

i

$$V_g \approx E' - V_{BE2} + V_{\gamma 1}. \tag{174}$$

Pošto se napon između baze i emitera tranzistora u trenutku prorade, V_γ, razlikuje od napona V_{BE2} u aktivnom području za oko 0,1 V:

$$V_{BE} \approx V_\gamma + 0{,}1 \text{ V}, \tag{175}$$

to je napon gornjeg praga za *Ge* ili *Si* tranzistore određen kao:

$$V_g \approx E' - 0{,}1 \text{ V}. \tag{176}$$

Ovaj rezultat pokazuje da napon gornjeg praga može biti praktično nezavisan od pojačanja tranzistora β, otpora R_e, temperature i vrste korištenih tranzistora (*Ge* ili *Si*).

Otuda je V_g stabilan i ne mijenja se pri zamjeni tranzistora, starenju ili temperaturnim promjenama, uz uslov da je:

$$(\beta + 1) R_e \gg R_b \tag{177}$$

i

$$E' \gg 0{,}1 \text{ V}.$$

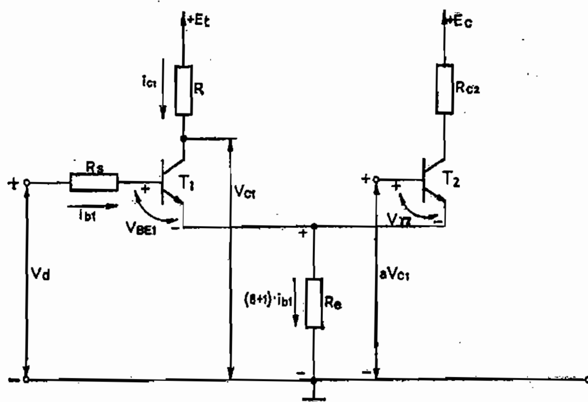
Treba, međutim, uzeti u obzir da E' zavisi od E_c, R_{c1}, R_1 i R_2, i tamo gdje se zahtijeva stabilnost gornjeg praga, treba obezbijediti stabilnost nabrojanih veličina, sa vremenom, temperaturom i naponom mreže.

Već je napomenuto da kada je tranzistor T_1 zakočen, tranzistor T_2 može biti u zasićenju. U tome slučaju proces regeneracije (dejstvo povratne sprege) neće početi kada tranzistor T_1 počne da vodi, nego kada tranzistor T_2 izađe dovoljno iz zasićenja, tako da pojačanje otvorenog kola postane veće od 1. Ukoliko postoji komutirajući kapacitet C_1, momenat početka regeneracije će zavisiti od brzine promjene

ulaznog signala, pošto će napon u tački B_2 (sl. 80) biti veći za brže promjene ulaznog signala nego za spore.

Ako zahtijevamo fiksan napon poređenja, onda rad tranzistora T_2 u zasićenju nije poželjan. Otuda kolektorski otpor R_{c2} mora biti dovoljno mali da bi se izbjeglo zasićenje. Zbog toga, a i zbog činjenice da R_e može biti uporediv sa R_{c2}, amplituda izlaznog signala može biti znatno manja od E_c.

V_d — napon donjeg praga uzima se kao napon pri kome tranzistor T_2 ponovno počinje da vodi. Ekvivalentna shema u tome slučaju data je na slici 82. Opterećenje kolektorskog kruga tranzistora T_1 otporima R_1' i R_2 uzeto je u obzir naponom E_t i otporom R, izračunatim primjenjujući Theveninov teorem.



Slika 82. Ekvivalentna shema za nalaženje napona donjeg praga Schmittova kola

Kad ulazni napon opadne do napona donjeg praga, tranzistor T_1 se koči, pa se za E_t i R može pisati:

$$E_t = E_c \frac{R_1 + R_2}{R_{c1} + R_1 + R_2}, \tag{178}$$

$$R = \frac{R_{c1}(R_1 + R_2)}{R_{c1} + R_1 + R_2}. \tag{179}$$

Ako odnos napona u kolektoru tranzistora T_1 i bazi tranzistora T_2 označimo sa a, onda je:

$$a = \frac{R_2}{R_1 + R_2}. \tag{180}$$

Kada ulazni signal padne na vrijednost napona donjeg praga V_d, tranzistor T_2 izlazi iz odreza. Primjenjujući II Kirchoffov zakon na krug baze tranzistora T_2, slijedi:

$$-aV_{c1} + (\beta + 1)\, i_{b1} R_e + V_{\gamma 2} = 0. \tag{181}$$

Ovdje je:

$$V_{c1} = E_t - i_{c1} R \qquad (182)$$

i

$$i_{c1} = \beta i_{b1} \qquad (183)$$

ako je radna tačka tranzistora T_1 u aktivnom području.

Uvrštavanjem (182) i (183) u (181),

$$-a(E_t - i_{c1} R) + (\beta + 1)\frac{i_{c1}}{\beta} R_e + V_{\gamma 2} = 0 \, ,$$

nalazimo:

$$i_{c1}\left(aR + R_e + \frac{R_e}{\beta}\right) + V_{\gamma 2} - aE_t = 0 \, , \qquad (184)$$

odakle je:

$$i_{c1} = \frac{aE_t - V_{\gamma 2}}{aR + R_e\left(1 + \frac{1}{\beta}\right)} \, . \qquad (185)$$

Pošto je:

$$aE_t = \frac{R_2}{R_1 + R_2} E_c \frac{R_1 + R_2}{R_{c1} + R_1 + R_2} = E' \, , \qquad (186)$$

to je:

$$i_{c1} = \frac{E' - V_{\gamma 2}}{aR + R_e\left(1 + \frac{1}{\beta}\right)} \, . \qquad (187)$$

Iz slike 82. slijedi:

$$V_d = i_{b1} R_s + V_{BE1} + i_{b1}(\beta + 1) R_e \qquad (188)$$

$$V_d = V_{BE1} + i_{c1}\left(R_e + \frac{R_e}{\beta} + \frac{R_s}{\beta}\right)$$

$$V_d = V_{BE1} + \frac{E' - V_{\gamma 2}}{aR + R_e\left(1 + \frac{1}{\beta}\right)}\left[R_e + \frac{R_e}{\beta} + \frac{R_s}{\beta}\right] . \qquad (189)$$

Treba obratiti pažnju da je V_d za nekoliko stotina milivolta viši ako se u Schmittovom kolu koriste *Si* tranzistori negoli je to slučaj ako se koriste *Ge* tranzistori. Razlika proističe iz razlike u V_{BE} kod *Si* i *Ge* tranzistora.

Pošto je obično β veliko, to je i

$$\frac{R_e}{\beta} \ll R_e \qquad (190)$$

i

$$\frac{R_s}{\beta} \ll R_e \, ,$$

pa je:

$$V_d \approx V_{BE1} + \frac{E' - V_{\gamma 2}}{aR + R_e} R_e \, . \qquad (191)$$

Odavde slijedi da je V_d malo osjetljiv na promjene R_s i β, naravno ukoliko je β veće od nekog minimalnog, na primjer 50. Ispostavlja se da je V_d manje osjetljiv na promjene β nego V_g.

RAZMATRANJE HISTEREZE

Već je napomenuto da je radi smanjenja histereze moguće između jednog emitera i otpora R_e uvrstiti neki otpor R_{e1}, odnosno R_{e2}. Ukoliko je ovaj otpor veći od onoga koji je potreban za dobivanje histereze jednake nuli, pojačanje otvorenog kola (AH) će biti jednako 1 i sklop neće promijeniti stanje. Zato se R_{e1} ili R_{e2} biraju tako da obezbijede još toliku širinu petlje histereze da drift (uslijed temperature, starenja, napona napajanja itd.) ne mogne smanjiti pojačanje otvorenog kola ispod 1. Obično se paralelno otporima R_{e1} i R_{e2} veže manji kondenzator. U trenucima promjene stanja on smanjuje povratnu spregu (degeneraciju) uzrokovanu otporima R_{e1} ili R_{e2} i smanjuje vrijeme porasta izlaznog impulsa.

Ako su R_{e1} ili R_{e2} veći nego je to potrebno za nulu histereze ili su premošteni kondenzatorima, tako da je izmjenično pojačanje otvorenog kola veće od 1, promjena stanja kruga je moguća. U tome je slučaju $|V_g| < |V_d|$, te je histereza — negativna! Ukoliko je pri tome ulazni napon između vrijednosti V_d i V_g, sklop stvara visokofrekventne oscilacije. Ovo je još jedan razlog da se R_{e1} ili R_{e2} odaberu tako da bude zadovoljen uslov $|V_g| > |V_d|$.

Vidjeli smo da je uticaj otpora R_s na V_g i V_d zanemariv ako je $R_s \ll \beta R_e$. Ako je, međutim, R_s premalen, onda veliki ulazni signal može potjerati tranzistor T_1 duboko u zasićenje. U tome slučaju, minoritetni nosioci struje u području baze tranzistora T_1 mogu ograničiti brzinu prebacivanja sklopa. Ako je R_s veoma velik, pojačanje otvorenog kola sklopa može pasti ispod 1, pa je sklop nemoguće prebaciti. Pošto V_d raste sa povećanjem R_s, a napon V_g se ne mijenja sa promjenom R_s, onda je R_s moguće odabrati tako da V_g postane jednako V_d. Histereza je na taj način eliminirana, a pojačanje otvorenog kola sklopa jednako je 1. Ako bi R_s bio veći od ovoga R_s kritično, pojačanje otvorenog kola sklopa pada ispod 1, i krug je nemoguće okinuti.

SCHMITTOVO KOLO SA TRANZISTORIMA KOJI RADE U PREKIDAČKOM REŽIMU

Ovaj sklop je predstavljen na slici 83. Shema spajanja se očigledno ne razlikuje od one u slučaju kada se radna tačka tranzistora nalazi u aktivnoj oblasti. Iako je napomenuto da je za komparatorske primjene pogodnije Schmittovo kolo sa tranzistorima čija se radna tačka nalazi u aktivnoj oblasti, Schmittov triger sa tranzistorima u prekidačkom režimu se veoma često susreće.

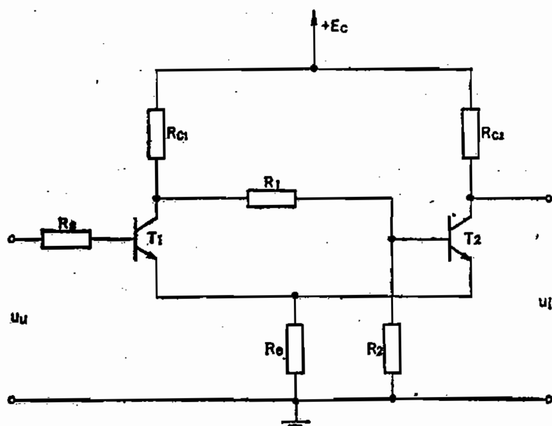
Egzaktna analiza sklopa bi zahtijevala da se pri izvođenju izraza za napone pragova uzmu u obzir i veličine kao što su inverzna kolektorska struja zasićenja I_{c0}, bazne struje tranzistora, off-set napon, kao i naponi između baze i emitera tranzistora. Ovakva analiza dovodi do dosta složenih relacija, iz kojih se tek nakon mnogo zanemarenja dolazi do fizikalno jasnih izraza.

Mi ćemo stoga pri razmatranju Schmittovog trigera sa tranzistorima u prekidačkom režimu tretirati tranzistore koji vode kao ekvipotencijalne tačke. Na taj način analiza se znatno pojednostavnjuje, a greška koju unosimo u proračun je praktično zanemariva.

Preći ćemo na računanje napona pragova.

Napon gornjeg praga V_g je onaj napon pri kome tranzistor T_1 upravo počinje da vodi.

Iz ekvivalentne sheme za računanje napona gornjeg praga, date na sl. 84, slijedi da je:



Slika 83. Schmittovo kolo sa tranzistorima u prekidačkom režimu

$$V_g = U_{e2z} + V_{\gamma 1}, \tag{192}$$

gdje je U_{e2z} napon na otporu Re kada tranzistor T_2 vodi, a $V_{\gamma 1}$ napon provođenja (između baze i emitera) tranzistora T_1.

Pošto je:

$$U_{e2z} = I_3 R, \tag{193}$$

gdje je:

$$R = \frac{R_e R_2}{R_e + R_2}, \tag{194}$$

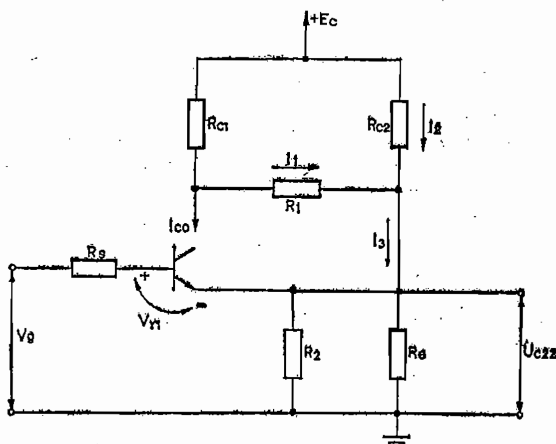
za nalaženje U_{e2z} neophodno je odrediti struju I_3. Iz slike 84. slijedi:

$$I_3 = I_1 + I_2 \tag{195}$$

i

$$I_1 = \frac{E_c - U_{c2z} - I_{c0} R_{c1}}{R_{c1} + R_1}, \tag{196}$$

$$I_2 = \frac{E_c - U_{c2z}}{R_{c2}}. \tag{197}$$



Slika 84. Ekvivalentna shema za nalaženje napona gornjeg praga Scmittovog kola sa tranzistorima u prekidačkom režimu

Uvrštavajući vrijednosti date jednačinama (195), (196) i (199) u jednačinu (193), slijedi:

$$U_{c2z} = \left[\frac{E_c - U_{e2z} - I_{c0} R_{c1}}{R_{c1} + R_1} + \frac{E_c - U_{e2z}}{R_{c2}} \right] R_e \tag{198}$$

odnosno:

$$U_{e2z} = \frac{E_c (R_1 + R_{c1} + R_{c2}) - I_{c0} R_{c1} R_{c2}}{R_1 + R_{c1} + R_{c2} + \dfrac{R_{c2} (R_2 + R_e)}{R_2 R_e} (R_1 + R_{c1})} . \tag{199}$$

Da se dobije jasniji uvid kojim parametrima sklopa je uglavnom određen napon gornjeg praga, relaciju (199) je zgodno pojednostaviti uvodeći pretpostavke koje su zadovoljene praktično kod svih sklopova ove vrste.

Pretpostavljajući da je:

$$I_{c0} \frac{R_{c1} R_{c2}}{R_1} \ll E_c$$

$$R_1 \gg R_{c1} + R_{c2}$$

$$R_2 \gg R_e, \tag{200}$$

relacija (199) postaje:

$$U_{e2z} \approx \frac{E_c R_1}{R_1 + \dfrac{R_1 R_{c2}}{R_e}} , \tag{201}$$

odnosno:

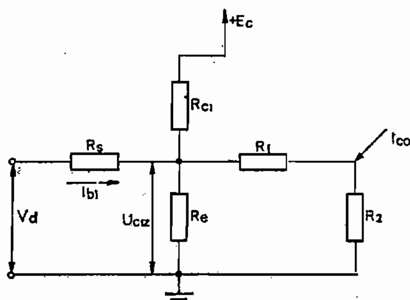
$$U_{e2z} \approx E_c \frac{R_e}{R_{c2} + R_e} , \tag{202}$$

te je napon gornjeg praga približno određen relacijom:

$$V_g \approx E_c \frac{R_e}{R_{c2} + R_e} + V_{\gamma 1}. \tag{203}$$

Vidi se da je napon gornjeg praga određen uglavnom naponom izvora i djeliteljem R_{c2}, R_e, te se, za razliku od Schmittovog kola sa tranzistorima koji rade u aktivnoj oblasti, otpor R_{c2} ne može mijenjati u širokim granicama a da se napon gornjeg praga pri tome ne mijenja.

Izraz za napon donjeg praga V_d može se dobiti polazeći od ekvivalentne sheme, predstavljene na slici 85. Pošto je napon donjeg praga definiran kao onaj napon pri kome tranzistor T_2 počinje da vodi, uz pretpostavke uvedene na početku ovih razmatranja, slijedi da ćemo izraz za napon donjeg praga dobiti ukoliko nađemo pri kome naponu tranzistor T_1 koji je vodio počinje da se koči.



Slika 85. Ekvivalentna shema za nalaženje napona donjeg praga Schmittovog kola sa tranzistorima u prekidačkom režimu

Tranzistor T_1 će početi da se koči onda kada napon na njegovom ulazu, smanjujući se prema nuli, dospije do vrijednosti napona na otporu R_e u slučaju kada je tranzistor T_1 u zasićenju, tj. do napona U_{c1z}. Otuda je napon donjeg praga:

$$V_d \approx U_{c1z} + I_{b1} R_s$$

$$V_d \approx U_{c1z} \left(1 + \frac{R_s}{\beta R_e}\right). \tag{204}$$

Zanemarujući uticaj struje I_{c0}, koja teče iz baze zakočenog tranzistora, izraz za U_{c1z}, prema slici 85, postaje:

$$U_{c1z} = \frac{E_c \dfrac{R_e (R_1 + R_2)}{R_e + R_1 + R_2}}{R_{c1} + \dfrac{R_e (R_1 + R_2)}{R_e + R_1 + R_2}}, \tag{205}$$

što se može svesti na izraz:

$$U_{c1z} = \frac{E_c}{1 + \dfrac{R_{c1}}{R_e (R_1 + R_2)} (R_e + R_1 + R_2)}. \tag{206}$$

Uvodeći pretpostavke koje su zadovoljene, praktično, kod svih sklopova ove vrste, tj.:

$$R_1 + R_2 \gg R_e, \tag{207}$$

slijedi:

$$U_{c1z} \approx \frac{E_c}{1 + \frac{R_{c1}}{R_e}}, \tag{208}$$

odnosno:

$$U_{c1z} \approx E_c \frac{R_e}{R_{c1} + R_e}, \tag{209}$$

te je, prema relaciji (204):

$$V_d \approx E_c \frac{R_e}{R_{c1} + R_e} \left(1 + \frac{R_s}{\beta R_e}\right). \tag{210}$$

Treba primijetiti da je napon donjeg praga određen uglavnom naponom izvora i djeliteljem R_{c1}, R_e.

Izlazni signal iz Schmittovog kola mijenja se od vrijednosti E_c (ukoliko je sklop neopterećen) do vrijednosti U_{c2z}, pa je amplituda izlaznog signala, U_m, određena sa:

$$U_m \approx E_c - U_{c2z}, \tag{211}$$

$$U_m \approx E_c \frac{R_{c2}}{R_{c2} + R_e}. \tag{212}$$

Histereza sklopa je određena sa:

$$V_H = V_g - V_d, \tag{213}$$

te na osnovu relacija (203) i (210) iznosi:

$$V_H \approx E_c \frac{R_e}{R_{c2} + R_e} + V_{\gamma 1} - E_c \frac{R_e}{R_{c1} + R_e} \left(1 + \frac{R_s}{\beta R_e}\right) \tag{214}$$

ili:

$$V_H \approx E_c \frac{(R_{c1} - R_{c2}) R_e}{(R_{c1} + R_e)(R_{c2} + R_e)} + V_{\gamma 1} - E_c \frac{R_e}{(R_{c1} + R_e)} \cdot \frac{R_s}{\beta R_e}. \tag{215}$$

UPUTSTVO ZA PRORAČUN

Približan proračun Schmittovog kola može se izvršiti na osnovu izvedenih relacija. Pri tome se obično zadaje napon gornjeg praga, napon donjeg praga i amplituda izlaznog signala:

$$V_d$$

$$V_g \tag{216}$$

$$U_m.$$

Na osnovu zadanog V_g, iz relacije (192) računa se U_{c2z} kao:

$$U_{c2z} \approx V_g - V_{\gamma 1}, \tag{217}$$

a na osnovu poznatog U_{c2z} i U_m iz relacije (211) računa se iznos napona napajanja:

$$E_c \approx U_m + U_{c2z}. \tag{218}$$

- AKO JE SKLOP NEOPTEREĆEN

Da se odrede otpori R_{c2} i R_e, potrebno je odabrati kolektorsku struju tranzistora T_2, I_{c2z}, tako da je:

$$I_{c0} \ll I_{c2z} < I_{c\max\,\text{dop}}. \tag{219}$$

Pošto je I_{c2z} određeno uglavnom kao:

$$I_{c2z} \approx \frac{E_c}{R_{c2} + R_e}, \tag{220}$$

to se vrijednosti otpora R_{c2} i R_e mogu naći na osnovu relacije (220) i relacije (202). Otuda je npr.:

$$R_e \approx \frac{U_{c2z}}{I_{c2z}}, \tag{221}$$

a R_{c2} onda neposredno slijedi iz jednačine (220):

$$R_{c2} \approx \frac{E_c - I_{c2z} R_e}{I_{c2z}}. \tag{222}$$

Uz izračunato R_e, vrijednost otpora u kolektoru tranzistora T_1 slijedi iz relacije (210) kao:

$$R_{c1} \approx R_c \frac{E_c - V_d}{V_d}. \tag{223}$$

Za korektan rad sklopa još je neophodno izračunati otpore R_1 i R_2. Ovi otpori moraju biti tako odabrani da napon na otporu R_2, U_{R2}, određen naponom E_c i djeliteljem R_{c1}, R_1, R_2, bude:

$$U_{R2} \geqslant U_{c2z}, \tag{224}$$

odnosno:

$$E_c \frac{R_2}{R_{c1} + R_1 + R_2} \geqslant U_{c2z} \tag{225}$$

i istovremeno da baza tranzistora T_2 dobije dovoljno struje za održavanje kolektorske struje zasićenja. Ovaj uslov se približno svodi na:

$$\frac{E_c - U_{e2z}}{R_{c1} + R_1} \geqslant \frac{I_{c2z}}{\beta_2}, \tag{226}$$

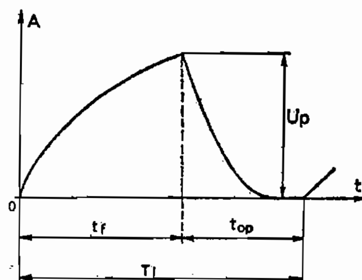
gdje β_2 označava pojačanje tranzistora T_2. Iz relacije (226) slijedi izraz za R_1:

$$R_1 \leqslant \frac{E_c - U_{e2z}}{I_{c2z}} \cdot \beta_2 - R_{c1}. \tag{227}$$

GENERATORI PILASTOG NAPONA

OSNOVNE KARAKTERISTIKE PILASTOG SIGNALA

Zbog veoma širokog područja primjene pilasto oblikovanih strujnih i naponskih impulsa, pozabavićemo se promatranjem generatora ovih signala. Pilasti napon i struja se danas najviše koriste za formiranje vremenske baze u osciloskopima, za „razvlačenje" linija u katodnim cijevima televizora, za stvaranje vremenske zadrške proizvoljnog trajanja, kao i za formiranje referentnog signala u analogno-digitalnim konvertorima itd.



Slika 86. Valni oblik pilastog signala

Osnovne karakteristike impulsa pilastog napona ili struje predstavljenog slikom 86. su:

1. trajanje radnog hoda (trajanje fronta impulsa):
   (u toku vremena t_f, napon $u(t)$ mijenja se po zadanom zakonu; ovaj zakon obično treba da je što bliži linearnom);
2. vrijeme opadanja: t_{0p};
   (vrijeme opadanja u biti karakterizira vrijeme potrebno za uspostavljanje početnog stanja generatora impulsa);
3. amplituda impulsa pilastog napona: U_p;
4. srednja brzina promjene napona za vrijeme trajanja radnog hoda:

$$v = \frac{U_p}{t_f};$$

5. koeficijent nelinearnosti: ε
(govori koliko promjena signala na radnom dijelu impulsa odstupa od linearnog zakona);
6. koeficijent iskorištenja napona napajanja E_c:

$$\xi = \frac{U_p}{E_c}$$

(više karakterizira shemu generatora, jer je za različite spojeve, pri istim vrijednostima E_c, moguće postići različite amplitude pilastog napona).
Jasno je da sve ove veličine moraju biti manje od nekih određenih vrijednosti za različite namjene sklopa.

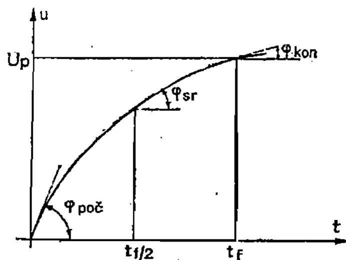
Pri definiciji linearnosti, uobičajene su dvije mogućnosti:

— da se linearnost definira u odnosu na nagib početnog dijela krive i

— da se linearnost definira u odnosu na zakrivljenost u srednjoj tački.

Ako se promjena zakrivljenosti promatra u odnosu na zakrivljenost na početku radnog dijela impulsa (sl. 87), onda je koeficijent nelinearnosti određen kao:

$$\varepsilon = \frac{\left.\frac{du}{dt}\right|_{\text{poč}} - \left.\frac{du}{dt}\right|_{\text{kon}}}{\left.\frac{du}{dt}\right|_{\text{poč}}}. \tag{228}$$



Slika 87. Karakteristične veličine pilastog signala, potrebne za nalaženje koeficijenta nelinearnosti

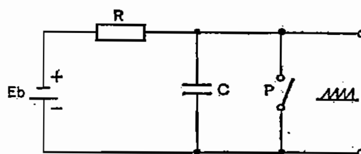
Ako se promjena zakrivljenosti promatra u odnosu na zakrivljenost u srednjoj tački, koeficijent nelinearnosti se definira kao:

$$\varepsilon = \frac{\left.\frac{du}{dt}\right|_{\text{poč}} - \left.\frac{du}{dt}\right|_{\text{kon}}}{\left.\frac{du}{dt}\right|_{\text{sr}}}. \tag{229}$$

Očigledno je da ovakva ocjena linearnosti ima smisla jedino ako se zakrivljenost promatranog signala na radnom dijelu mijenja monotono. U većini praktičnih slučajeva, posebno kod nabijanja i pražnjenja kondenzatora, ovaj uslov je ispunjen.

SKLOPOVI ZA FORMIRANJE PILASTOG NAPONA

Osnovni sklop koji bi generirao pilasti napon prikazan je na slici 88. Ako se prekidač P zatvori, kondenzator C se prazni do napona jednakog nuli. Po otvaranju prekidača, kondenzator C se preko otpora R nabija prema naponu baterije E_b.



Slika 88. Osnovna shema generatora pilastog napona

Ako je napon E_b dovoljno visok i RC konstanta povoljno odabrana i usklađena sa frekvencijom zatvaranja prekidača, na izlazu iz sklopa će se pojaviti dovoljno linearan pilasti napon. Pri tome je linearnost izlaznog napona veća što je veća frekvencija prekidanja ili što je viši napon E_b. Ako to nije slučaj, doći će do izražaja eksponencijalni karakter nabijanja kondenzatora.

GENERATOR PILASTOG NAPONA SA IZVOROM KONSTANTNE STRUJE

Ako se kondenzator nabija (ili prazni) momentalno, a prazni (ili/nabija) iz izvora konstantne struje, napon na njemu će se mijenjati linearno. Sklop koji obezbjeđuje ovakav režim predstavljen je slikom 89. Kada nema impulsa na ulazu, i tranzistor T_1 i tranzistor T_2 vode, pri čemu je radna tačka tranzistora T_1 u području zasićenja, a tranzistora T_2 u aktivnom području. Zato je kondenzator C nabijen na napon U_c, koji vlada i na kolektoru tranzistora T_2 i na izlazu kruga takođe.

Ako se u bazu tranzistora T_1 dovede pozitivan impuls, tranzistor T_1 se zakoči i napon na kondenzatoru ostaje kao jedini aktivni napon u krugu kolektora tranzistora T_2. Kondenzator C se prazni preko tranzistora T_2. Pošto je potencijal u bazi tranzistora T_2 konstantan (određen naponom E_c i djeliteljem R_1, R_2), a emiterska struja određena, uglavnom, naponom u bazi i emiterskim otporom, struja kroz tranzistor

T_2 će biti konstantna, pa će se kondenzator C prazniti konstantnom strujom i napon na njemu će se mijenjati linearno.

Nestankom ulaznog impulsa, tranzistor T_1 provede i kondenzator C se nabije. Generator se vratio u prvobitno stanje.

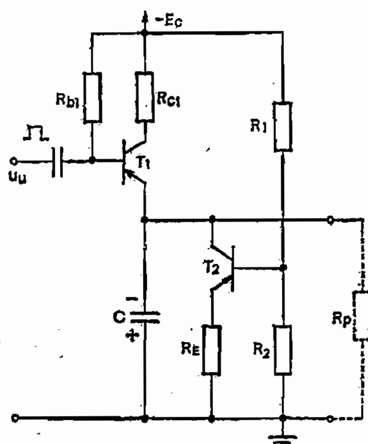
Valni oblik ulaznog i rezultujućeg izlaznog signala dat je slikom 90.

Preći ćemo na analizu ovoga sklopa.

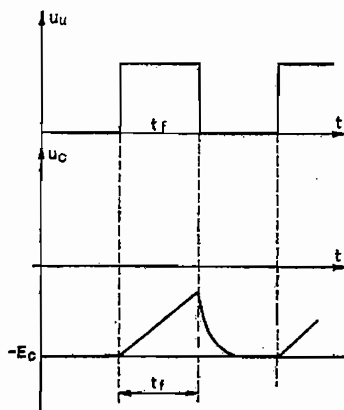
U početnom stanju, u bazama tranzistora su negativni naponi. Oba tranzistora vode, a T_1 je u zasićenju.

Da T_1 bude u zasićenju, mora biti:

$$I_{b1} \geqslant \frac{I_{c1z}}{\beta_1},$$



Slika 89. Generator pilastog napona sa izvorom konstantne struje



Slika 90. Valni oblik ulaznog i izlaznog signala generatora iz slike 89.

odnosno:

$$I_{b1} = \frac{SI_{c1z}}{\beta_1},$$

gdje su indeksom 1 označene veličine koje se odnose na tranzistor T_1.

Da se ne bi povećavalo vrijeme potrebno da tranzistor T_1 izađe iz zasićenja, zasićenje tranzistora T_1 nije duboko, pa je:

$$S \approx 1 \div 1{,}5.$$

Ako T_1 ne bi bio u zasićenju, njegov napon između kolektora i emitera, U_{ce}, bi bio veći, pa bi to smanjivalo faktor iskorištenja napona napajanja ξ. T_1 je u zasićenju, pa mu je napon između kolektora i emitera V_{ce} mali. Da bi tranzistor T_1 bio u zasićenju, otpor R_{b1} mora biti odabran u skladu sa relacijom:

$$R_{b1} \leqslant \frac{U_{cb1z}}{I_{b1}}.$$

Kondenzator C je nabijen na napon:

$$U_c = -E_c + V_{ce} \approx -E_c. \tag{230}$$

Tranzistor T_2 je u linearnom režimu, i napon u njegovom emiteru iznosi:

$$U_e = -I_{E2}R_E = -(U_{b2} - V_{BE}), \tag{231}$$

gdje je U_{b2} napon u bazi tranzistora T_2.

Pošto je obično $|V_{BE}| \ll |U_{b2}|$,
onda je:

$$I_{E2} \approx \frac{U_{b2}}{R_E}. \tag{232}$$

Radna tačka je, dakle, određena strujom I_{E2} i zavisi od napona u bazi i otpora R_E. Ako je djelitelj R_1, R_2 odabran tako da je njegova struja znatno veća od struje baze tranzistora T_2:

$$\frac{|E_c|}{R_1 + R_2} \gg |I_{b2}|,$$

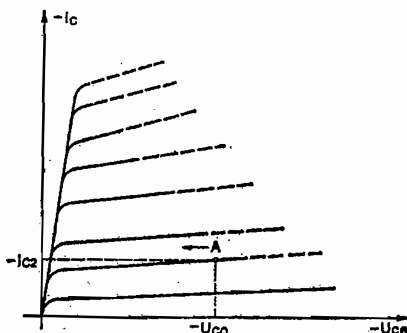
onda je napon u bazi tranzistora T_2, U_{b2}, konstantan.

Pošto je emiterska struja tranzistora T_1 (u stacionarnom stanju, bez opterećenja) ujedno i kolektorska struja tranzistora T_2, vrijedi da je:

$$I_{c2} = I_{E1} = I_{c1s} + I_{b1} = I_{c1s}\left(1 + \frac{S}{\beta}\right). \tag{233}$$

Ako u bazu tranzistora T_1 naiđe pozitivan impuls, tranzistor T_1 se koči i počinje formiranje pilastog napona. Strujni krug tranzistora T_2 se zatvara preko kondenzatora C i on se prazni.

Napon na kondenzatoru C i kolektoru tranzistora T_2 opada i radna tačka tranzistora T_2 se pomjera u području kolektorskih karakteristika nalijevo, prema slici 91. Pošto je napon U_{b2} konstantan, emiterska struja je konstantna i radna tačka se pomjera ulijevo po pravcu konstantne struje. Zbog položenosti karakteristika tran-



Slika 91. Pomjeranje radne tačke tranzistora T_2 u toku formiranja izlaznog signala

zistora, struja I_{c2} se takođe, praktički, ne mijenja, te se kondenzator prazni konstantnom strujom i napon na njemu opada linearno.

Jasno je da je linearnost pilastog napona određena izlaznim (unutarnjim) otporom tranzistora T_2. Što je ovo R_{iz1} veće, karakteristike su položenije, te je linearnost pile bolja.

Da se kolektorska struja tranzistora T_2 pri pražnjenju kondenzatora C ne bi mijenjala, izlazni otpor treba da je jednak izlaznom otporu strujnog izvora.

Ovako veliki izlazni otpori se ne mogu realizirati pošto je emiterska struja data sa:

$$I_{E2} = \frac{U_{b2}}{R_E} - \frac{V_{BE2}}{R_E},$$

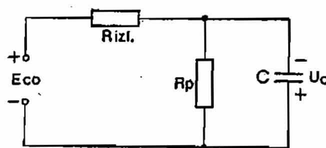
a V_{BE2} zavisi od kolektorskog napona (smanjuje se sa smanjenjem napona kolektora). Ovo dovodi do pojave nelinearnosti pilastog napona. Da bi se održala emiterska struja konstantnom, potrebno je mijenjati R_E. Vidi se da je emiterska struja konstantnija što je veći napon U_{b2}, ili otpor R_E i što je unutrašnji otpor tranzistora veći.

Ako se na izlaz generatora predstavljenog slikom 89. spoji otpor opterećenja, jedan dio struje će teći i kroz ovaj R_p, te je nelinearnost povećana. Da se odredi koeficijent nelinearnosti, ε, potrebno je napraviti ekvivalentnu shemu kruga, u kojoj će se uzeti u obzir i uticaj opterećenja.

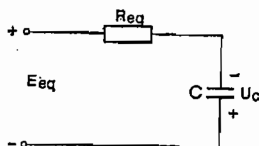
Ova ekvivalentna shema je predstavljena slikom 92.

Tranzistor koji djeluje kao strujni izvor zamijenjen je naponskim izvorom E_{c0} i unutarnjim otporom R_{iz1}, tako da je:

$$E_{c0} \approx I_{c2} R_{iz1},$$



Slika 92. Ekvivalentna shema za nalaženje valnog oblika izlaznog signala, gdje je uzet u obzir uticaj opterećenja



Slika 93. Transformirana shema iz slike 92.

gdje je I_{c2} kolektorska struja tranzistora T_2. Jasno je da se shema sa slike 92. može pojednostaviti (koristeći Theveninov teorem) na shemu predstavljenu slikom 93, gdje je:

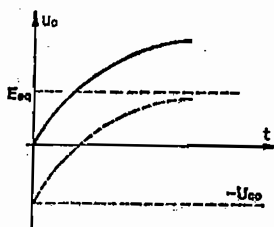
$$R_{eq} = \frac{R_{iz1}\, R_p}{R_{iz1} + R_p}, \tag{234}$$

$$E_{eq} = E_{c0} \frac{R_p}{R_{iz1} + R_p}.$$

Pošto je krug prikazan slikom 93. običan RC krug, napon na kondenzatoru se mijenja po zakonu:

$$u_c = (E_{eq} + U_{c0}) \left(1 - e^{-\frac{t}{R_{eq} C}}\right) - U_{c0}, \tag{235}$$

gdje je U_{c0} početna vrijednost napona na kondenzatoru C. Treba obratiti pažnju na to da je kondenzator C polariziran suprotno od izvora E_{eq}, te bi se kondenzator C nabijao prema naponu E_{eq} polazeći od $-U_{c0}$ i prolazeći kroz nulu, prema slici 94. Relacija (235) se može napisati i u drugačijem obliku:



Slika 94. Valni oblik napona na kondenzatoru

$$-(E_{eq}+U_{c0})\,e^{-\frac{t}{R_{eq}C}}+E_{eq}=u_c, \tag{236}$$

odakle je lako provjeriti da je u početnom trenutku, $t=0$, napon na kondenzatoru $U_c=-U_{c0}$, a u stacionarnom stanju, za $t=\infty$, $u_c=E_{eq}$.

Amplituda izlaznog pilastog napona se dobije kao razlika između konačne i početne vrijednosti napona na kondenzatoru. Početna vrijednost iznosi $-U_{c0}$, a konačna vrijednost slijedi iz relacije (236), stavljajući $t=t_f$ (vrijeme fronta):

$$U_{ckon}=-(E_{eq}+U_{c0})\,e^{-\frac{t_f}{R_{eq}C}}+E_{eq},$$

pa je amplituda pilastog napona:

$$U_p=U_{ckon}-U_{cpoč},$$

$$U_p=-(E_{eq}+U_{c0})\,e^{-\frac{t_f}{R_{eq}C}}+E_{eq}-(-U_{c0}),$$

$$U_p=(E_{eq}+U_{c0})\left(1-e^{-\frac{t_f}{R_{eq}C}}\right). \tag{237}$$

Sada se koeficijent nelinearnosti ε može naći polazeći od definicije:

$$\varepsilon=\frac{\left.\frac{du}{dt}\right|_{poč}-\left.\frac{du}{dt}\right|_{kon}}{\left.\frac{du}{dt}\right|_{poč}}.$$

U našem slučaju, $u_c(t)$ je oblika:

$$u_c(t)=A\left(1-e^{-\frac{t}{\tau}}\right),$$

pa je:

$$\frac{du_o}{dt}=\frac{A}{\tau}e^{-\frac{t}{\tau}},$$

$$\left.\frac{du_c}{dt}\right|_{poč}=\left.\frac{du_c}{dt}\right|_{t=0}=\frac{A}{\tau}$$

$$\left.\frac{du_c}{dt}\right|_{kon}=\left.\frac{du_c}{dt}\right|_{t=t_f}=\frac{A}{\tau}e^{-\frac{t_f}{\tau}},$$

pa je:

$$\varepsilon=\frac{\frac{A}{\tau}-\frac{A}{\tau}e^{-\frac{t_f}{\tau}}}{\frac{A}{\tau}}=1-e^{-\frac{t_f}{\tau}} \tag{238}$$

te se jednadžba (237) može pisati kao:

$$U_p=(E_{eq}+U_{c0})\,\varepsilon, \tag{239}$$

Odavde je

$$\varepsilon=\frac{U_p}{E_{eq}+U_{c0}}=\frac{U_p}{E_{c0}\dfrac{R_p}{R_{iz1}+R_p}+U_{c0}}. \tag{240}$$

Nakon nestajanja pozitivnog impulsa u bazi tranzistora T_1, tranzistor T_1 počinje da vodi i kondenzator C se nabija na vrijednost početnog napona. Vremenska konstanta nabijanja kondenzatora je:

$$\tau=R_{c1}C, \tag{241}$$

gdje R_{c1} predstavlja otpor u kolektoru tranzistora T_1. Ukoliko vanjski otpor nije korišten, vremenska konstanta je određena kao $R_{ces}\,C$. R_{ces} označava otpor između kolektora i emitera tranzistora u zasićenju. Vrijeme potrebno da se kondenzator C nabije na početnu vrijednost napona, U_{c0}, iznosi:

$$t_{nab}\approx(3\div5)\,CR_{c1}.$$

PRORAČUN GENERATORA PILASTOG NAPONA SA IZVOROM KONSTANTNE STRUJE

Pošto je taško predvidjeti sve kombinacije zahtjeva koji se mogu postaviti prilikom pristupanja proračunu generatora pilastog signala, umjesto navođenja postupka proračuna konkretnog sklopa, biće ukazano na neke specifičnosti na koje treba obratiti pažnju.

— Izbor napona U_{b2}

Napon U_{b2} je određen naponom izvora napajanja i djeliteljem R_1, R_2. Napon U_{b2} određuje ne samo struju strujnog izvora (kolektorsku struju tranzistora T_2)

nego i amplitudu izlaznog signala. Otuda, da bi V_{BE2} što manje uticao na struju pražnjenja kondenzatora C, poželjno je da U_{b2} bude, po apsolutnoj vrijednosti, što veći.

S druge strane, da bi amplituda izlaznog signala, uz određeni napon napajanja, bila što veća, poželjno je da U_{b2} bude po apsolutnoj vrijednosti što manji. Pri tome treba voditi računa da uvijek bude zadovoljena relacija:

$$|E_c| - |U_p| > |U_{b2}|,$$

jer bi u suprotnom slučaju spoj baza-kolektor tranzistora T_2 postao propusno polariziran i tranzistor T_2 više ne bi predstavljao strujni izvor.
Stoga se napon U_{b2} obično bira tako da njegova apsolutna vrijednost iznosi oko 2 V.

— **Izbor napona napajanja** E_c

Napon napajanja E_c određen je odabranim naponom U_{b2} i zahtijevanom amplitudom izlaznog signala, U_p. Pri tome treba voditi računa ne samo da se ne prekorači maksimalni dopušteni napon između kolektora i emitera tranzistora T_2, nego i da radna tačka ni u kome trenutku ne uđe u oblast zakrivljenosti kolektorskih karakteristika tranzistora (u okolini ishodišta). Iako „širina" područja zakrivljenosti kolektorskih karakteristika zavisi od konkretnog tipa tranzistora, općenito se može smatrati da ova zakrivljenost iščezava pri naponima između kolektora i emitera, po apsolutnim vrijednostima većim od 2 V.
Otuda je napon napajanja, E_c, potrebno birati u skladu sa relacijom:

$$|E_c| = |U_p| + |U_{RE}| + 2\text{V},$$

gdje U_{RE} predstavlja pad napona na otporu R_E pri odabranom naponu U_{b2}.

— **Izbor otpora** R_{b1}

Ukoliko u sklopu predstavljenom na slici 89. postoji otpor R_{c1}, otpor R_{b1} se bira tako da bude zadovoljen uslov zasićenja tranzistora T_1.

Ukoliko otpor R_{c1} ne postoji, otpor R_{b1} treba odabrati tako da ni u najgorem slučaju (uključenje generatora pilastog napona na napon napajanja, uz kondenzator C potpuno prazan) kroz tranzistor T_1 ne poteče struja veća od iznosa maksimalne dopuštene struje za konkretni tranzistor. Očigledno je da će u ovome slučaju, pri nabijanju kondenzatora C prema naponu napajanja, postojati interval vremena, u toku koga će se radna tačka tranzistora T_1 nalaziti u aktivnoj oblasti.

— **Izbor ostalih vrijednosti**

Izbor ostalih vrijednosti je dovoljno jasan iz prethodnih razmatranja.

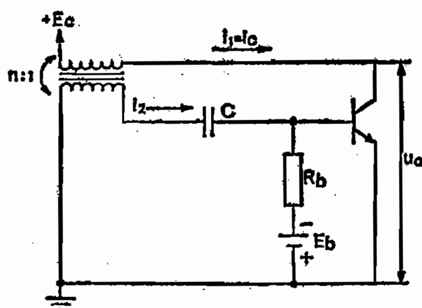
BLOKING-GENERATORI

OPĆENITO O BLOKING-GENERATORIMA

BLOKING GENERATOR

Bloking-generatori služe za dobijanje vrlo uskih (kratkotrajnih) impulsa. Ovo, međutim, ne znači da se pomoću bloking-generatora ne mogu formirati i impulsi koji liče na one kod multivibratora. Posebna prednost bloking-generatora je u tome što se za njihovo formiranje koristi samo jedan tranzistor.

Bloking-generatori mogu biti monostabilni (bloking-generatori) i astabilni (bloking-oscilatori). Otuda je za promjenu stanja bloking-generatora potrebno dovesti vanjski komandni impuls, dok za rad bloking-oscilatora nije potrebna nikakva vanjska pobuda.



Slika 95. Bloking-generator

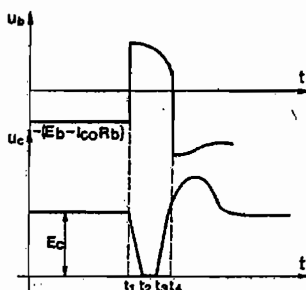
Između mnogo različitih spojeva bloking-generatora, razmotrićemo sklop prema slici 95.

U stacionarnom stanju, u bazi tranzistora djeluje negativni napon izvora, $-E_b$, tranzistor je zakočen, te ne teče nikakva kolektorska struja.

Ako se u bazu tranzistora dovede takav impuls da tranzistor provede, poteći će neka kolektorska struja, pa će se na sekundaru transformatora (u krugu baze) po-

javiti takav inducirani napon koji će nastojati da tranzistor drži otvorenim. Zato je transformator za spregu motan tako da porastu kolektorske struje odgovara porast napona u krugu baze. Ova pozitivna povratna sprega će dovesti tranzistor u zasićenje: poteći će kolektorska struja zasićenja. Kolektorska struja zasićenja održava se zahvaljujući baznoj struji, koja zapravo predstavlja struju kroz kondenzator C. Ova struja opada po eksponencijalnom zakonu, sa vremenskom konstantom $r_b C$ (r_b je otpor baze tranzistora u vođenju), a uzrokovana je skokom napona u bazi (nastalog provođenjem tranzistora). Čim bazna struja dostigne vrijednost I_{cz}/β, kolektorska struja počinje da opada. Opadanje kolektorske struje se posredstvom transformatorske pozitivne povratne sprege prenosi u bazu, nastaje lavinasti proces kočenja tranzistora i bloking se vraća u prvobitno stanje.

Izlazni signal se vadi ili iz kolektora direktno ili posredstvom dodatnog sekundara. Valni oblik signala na izlazu bloking-generatora dat je na slici 96.



Slika 96. Valni oblik signala u bazi i kolektoru blocking-generatora

U intervalu od t_1 do t_2 i od t_3 do t_4 dešavaju se kumulativni procesi promjene stanja. Interval od t_2 do t_3 je interval formiranja vrha impulsa: u tome vremenu tranzistor je u zasićenju. Nakon trenutka t_4 sklop se vraća u stacionarno stanje. Primjećuje se prebačaj (nadvišenje) kolektorskog i baznog napona, uzrokovan samoindukcijom.

Razmotrimo kvantitativno procese u bloking-generatoru. U stacionarnom stanju napon između baze i emitera tranzistora iznosi:

$$U_b(\infty) = -E_b + I_{c0} R_b. \tag{242}$$

Naponi na namotajima transformatora su jednaki nuli: struja magnećenja transformatora također je jednaka nuli.

Dovođenjem pozitivnog impulsa u bazu tranzistora, tranzistor provede. Zbog pozitivne povratne sprege (preko transformatora) kolektorska i bazna struja počinju da rastu.

Kumulativni proces porasta kolektorske i bazne struje će trajati sve dok kolektorska struja ne dostigne vrijednost struje zasićenja. U tome trenutku potencijal kolektora je, praktično, jednak nuli. Daljnje promjene kolektorske struje nema, i dejstvo pozitivne povratne sprege je zaustavljeno. Trajanje fronta impulsa je vrijeme potrebno da tranzistor prođe kroz aktivnu oblast: od stanja odreza do zasićenja. Pošto su parazitni kapaciteti i induktiviteti gubitaka u ovome sklopu mali, mogu se

zanemariti. Ako se još pretpostavi da se za vrijeme formiranja fronta impulsa napon na kondenzatoru C i struja magnećenja transformatora ne mijenjaju (što je dopušteno), onda je trajanje fronta određeno samo karakteristikama tranzistora. Pošto je prelazna karakteristika tranzistora eksponencijalna $\Delta i_c(t) = \beta \Delta i_b (1 - e^{-\frac{t}{\tau\beta}})$ može se pokazati da se trajanje fronta može odrediti približnom relacijom:

$$t_f \approx 3\tau_f \approx 3\tau_\alpha \frac{R + n^2 R_{ul}}{nR}, \tag{243}$$

gdje je:

R — otpor opterećenja preračunat na kolektorski krug;

R_{ul} — ulazni otpor otvorenog tranzistora u aktivnoj oblasti:

$$R_{ul} \approx r_b + \beta r_e \tag{244}$$

r_e — otpor emitera;

r_b — volumni otpor baze.

Pošto je pri velikim strujama (više od 10 mA) r_e mali, praktično je $R_{ul} \approx r_b$ (između 20 Ω i 200 Ω).

Kako je trajanje fronta ovisno o odnosu transformacije, odnos transformacije za minimalno trajanje fronta slijedi iz relacije: $\frac{dt_f}{dn} = 0$.

Na osnovu relacije (243) postaje:

$$\frac{dt_f}{dn} = \frac{2n R_{ul} nR - R(R + n^2 R_{ul})}{(nR)^2} = 0$$

odnosno:

$$2n^2 R R_{ul} - R^2 - n^2 R_{ul} R = 0,$$

pa je optimalna vrijednost odnosa transformacije:

$$n_0 = \sqrt{\frac{R}{R_{ul}}}. \tag{245}$$

Pri ovoj optimalnoj vrijednosti odnosa transformacije trajanje fronta t_f iznosi (iz relacije (243)):

$$t_f \approx 3\tau_\alpha \frac{R + \frac{R}{R_{ul}} \cdot R_{ul}}{\sqrt{\frac{R}{R_{ul}}} \cdot R} = \frac{6}{n_0}\tau_\alpha. \tag{246}$$

Pošto minimum funkcije $t_f(n)$ nije oštar, nije potrebno tačno ostvariti optimalni odnos n_0 da bi rezultati bili zadovoljavajući. S obzirom da je, u shemama sa zajedničkim emiterom, n_0 obično: $n_0 \approx 4 \div 6$, to je i trajanje fronta reda τ_α.

Za vrijeme trajanja fronta, promjena napona na kolektoru je $U_m \approx E_c$, a promjena napona u_2 u krugu baze iznosi približno $\frac{E_c}{n}$.

Formiranje vrha impulsa se vrši kada je tranzistor u zasićenju. Zato je moguće formirati jake strujne impulse sa tranzistorima male snage ($V_{ce} \approx 0$), a da se dozvoljena disipacija ne prekorači.

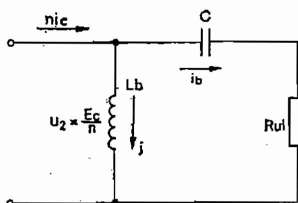
Trajanje vrha impulsa određeno je vremenom u toku koga se tranzistor nalazi u zasićenju. Treba napomenuti da pozitivna povratna sprega postoji samo dok se ne dostigne kolektorska struja zasićenja (period formiranja vrha), a trajanje ravnog dijela impulsa je određeno energijom nagomilanom u krugu baze. Zato se trajanje vrha može odrediti preko promjene naboja kondenzatora.

Alternativno se trajanje vrha može odrediti promatrajući prividnu kolektorsku struju i_p (koja odražava promjenu naboja). Prividna kolektorska struja označava struju za koju se aktivna linearna oblast tranzistorskih karakteristika proteže do proizvoljnih vrijednosti bazne struje.

Tranzistor će biti u zasićenju sve dok njegova bazna struja bude veća od one potrebne za održavanje kolektorske struje zasićenja. Zato se trenutak završetka ravnog dijela impulsa može odrediti iz relacije:

$$i_b(t) = \frac{i_c(t)}{\beta}. \tag{247}$$

Stoga je potrebno naći izraz za kolektorsku struju i_c. Iz nadomjesne sheme kruga baze bloking-generatora, predstavljene slikom 97, slijedi:



Slika 97. Nadomjesna shema za nalaženje trajanja vrha impulsa

$$ni_c = j + i_b,$$

gdje je n odnos transformacije, a j struja magnećenja. Ako se pretpostavi da je za vrijeme trajanja vrha impulsa napon na sekundaru u bazi tranzistora konstantan, onda vrijedi:

$$L_b \frac{dj}{dt} = \frac{E_c}{n}, \tag{248}$$

pa je:

$$j = \frac{E_c}{nL_b} t. \tag{249}$$

Pošto je $u_2 = \frac{E_c}{n} =$ konst., bazna struja i_b se mijenja po zakonu:

$$i_b(t) = \frac{E_c}{n R_{ul}} e^{-\frac{t}{\tau_c}}, \tag{250}$$

gdje je $\tau_c = C R_{ul}$,

pa je:

$$i_c(t) = \frac{E_c}{n^2 L_b} t + \frac{E_b}{n^2 R_{ul}} e^{-\frac{t}{\tau_c}}. \tag{251}$$

Ako bi se na kolektor priključio potrošač, kolektorskoj struji bi trebalo dodati i struju potrošača $\frac{E_c}{R}$ (preračunatu na kolektor). Ako se induktivitet kolektorskog namotaja $n^2 L_b$ označi sa L, jednadžba (251) postaje:

$$i_c(t) = \frac{E_c}{L} t + \frac{E_c}{n^2 R_{ul}} e^{-\frac{t}{\tau_c}}. \tag{252}$$

Pretpostavljajući da je $\tau_c \gg \tau_g$ (da se ne moraju uzimati u obzir prelazne karakteristike tranzistora), prema jednačini (250) slijedi:

$$i_b(t) = \frac{E_c}{n \cdot R_{ul}} e^{-\frac{t}{\tau_c}},$$

pa je trajanje vrha određeno iz relacije (247), uz t zamijenjeno sa t_v:

$$\frac{E_c}{n \cdot R_{ul}} e^{-\frac{t_v}{\tau_c}} = \frac{1}{\beta} \left[\frac{E_c}{L} t_v + \frac{E_c}{n^2 R_{ul}} e^{-\frac{t_v}{\tau_c}} \right], \tag{253}$$

odnosno:

$$\frac{\beta E_c}{n \cdot R_{ul}} e^{-\frac{t_v}{\tau_c}} = \frac{E_c}{L} t_v + \frac{E_c}{n^2 R_{ul}} e^{-\frac{t_v}{\tau_c}}$$

i

$$\frac{t_v}{L} = e^{-\frac{t_v}{\tau_c}} \frac{1}{n \cdot R_{ul}} \left(\beta - \frac{1}{n} \right).$$

Uz

$$\beta \gg \frac{1}{n}, \quad \frac{t_v}{L} \approx \frac{\beta}{n \cdot R_{ul}} e^{-\frac{t_v}{\tau_c}}$$

Razvijajući $e^{-\frac{t_v}{\tau_c}}$ u eksponencijalni red i aproksimirajući red sa njegova prva dva člana (jer je $t_v \ll \tau_c$),

$$e^{-\frac{t_v}{\tau_c}} \approx 1 - \frac{t_v}{\tau_c},$$

slijedi:

$$\frac{t_v}{L} \approx \frac{\beta}{n \cdot R_{ul}} \left(1 - \frac{t_v}{\tau_c} \right),$$

odakle je:

$$t_v \approx \frac{\frac{\beta}{n R_{ul}}}{\frac{1}{L} + \frac{\beta}{\tau_c n \cdot R_{ul}}} = \frac{\frac{\beta \cdot L}{n \cdot R_{ul}}}{1 + \frac{L}{C} \cdot \frac{\beta}{n \cdot R_{ul}^2}}. \tag{254}$$

Ako je C dovoljno veliko, relacija (254) postaje:

$$t_v \approx \frac{\beta L}{n \cdot R_{ul}}. \tag{255}$$

Ako se uzme u obzir opterećenje, izraz za trajanje vrha impulsa poprima oblik:

$$t_v \approx \frac{L\left[\frac{\beta}{n \cdot R_{ul}} - \frac{1}{R}\right]}{1 + \frac{L}{C} \cdot \frac{\beta}{n \cdot R_{ul}^2}}. \tag{256}$$

Da trajanje vrha impulsa ne bi zavisilo od R_{ul} (koji se mijenja od tranzistora do tranzistora), serijski sa kondenzatorom C se veže dodatni otpor $R_1 \gg R_{ul}$. Njegovim mijenjanjem trajanje vrha se može kontinuirano mijenjati.

Za vrijeme trajanja vrha impulsa, napon na kondenzatoru se promijeni za iznos:

$$\Delta u_c = \left[\frac{E_c}{n} - u_c(0)\right](1 - e^{-\frac{t_v}{\tau_c}}), \tag{257}$$

te mu je maksimalna vrijednost:

$$u_{cmax} = u_c(0) + \Delta u_c. \tag{258}$$

Pri tome, $u_c(0)$ predstavlja napon na kondenzatoru C u trenutku t_2, prema slici 96.

Pošto je trajanje fronta t_f veoma malo u odnosu na trajanje ravnog dijela impulsa, može se smatrati da se u intervalu od t_1 do t_2 napon na kondenzatoru C nije promijenio u odnosu na vrijednost koju je imao u stacionarnom stanju, te je vrijednost $u_c(0)$ veoma približno određena relacijom (242) i iznosi:

$$u_c(0) \approx -E_b + I_{c0}R_b.$$

Za velike vrijednosti t_v, ovo postaje:

$$u_{cmax} \approx \frac{E_c}{n}.$$

Početak procesa obratnog prebacivanja i uspostavljanja stacionarnog stanja nastupa po isteku vremena t_v. Kočenje tranzistora je, opet, zbog pozitivne povratne sprege, kumulativno. Napon u bazi tranzistora postaje negativan i tranzistor se koči. Proces formiranja zadnje ivice je potpuno analogan, samo obrnut od procesa formiranja prednje ivice.

Zbog nestanka struje u kolektoru se javlja napon samoindukcije, što može dovesti do oštećenja tranzistora. Da se ovo spriječi, paralelno sa primarom (u kolektoru tranzistora) ugrađuje se dioda, koja je u normalnom radu inverzno polarizirana, a napon samoindukcije kratko spaja.

Nakon kočenja tranzistora, kondenzator C počinje da se prazni od iznosa u_{cmax} do nivoa $u_c(0)$.

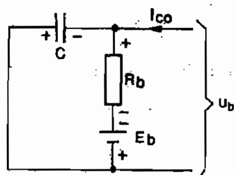
Prema ekvivalentnom krugu predstavljenom na slici 98. napon u bazi tranzistora se mijenja prema relaciji:

$$u_b(t) = -E_b + I_{C0} R_b - [-Eb + I_{C0} R_b + u_{cmax}] e^{-\frac{t}{CR_b}}.$$

Ovdje je:

$$u_b(\infty) = - E_b + I_{C0}R_b,$$

$$u_b(0) = - u_{cmax}.$$



Slika 98. Ekvivalentni krug za nalaženje vremena uspostavljanja stacionarnog stanja blocking-generatora

Odavde slijedi:

$$t = CR_b \ln \frac{- E_b + I_{C0} R_b + u_{cmax}}{- E_b + I_{C0} R_b - u_b(t)}. \tag{259}$$

Ako uzmemo da je stacionarno stanje uspostavljeno onda kada se $u_b(t)$ razlikuje od svoje stacionarne vrijednosti za 10%, vrijeme uspostavljanja stacionarnog stanja t_u je određeno sa:

$$t_u = CR_b \ln \frac{|- E_b + I_{C0} R_b + u_{cmax}|}{0{,}1 \cdot (E_b - I_{C0} R_b)} \tag{260}$$

Radi temperaturne stabilnosti, mora biti zadovoljen uslov:

$$E_b \gg I_{C0} R_b.$$

BLOKING-OSCILATOR

Bloking-oscilator se formira ako se baterija E_b u shemi na slici 95. okrene tako da direktno polarizira spoj baza-emiter tranzistora. U tome slučaju se umjesto posebnog izvora E_b, obično koristi izvor E_c. Režim rada bloking-oscilatora je veoma sličan već razmotrenom režimu monostabilnog blokinga. Po završetku formiranja vrha impulsa, kondenzator C se nabije do nekog maksimalnog napona, u_{cmax} (desna obloga negativna). Pri tome kumulativni obratni proces može biti i završen. Kondenzator C počinje da se prazni, pa se napon u bazi tranzistora diže prema vrijednosti $+E_b$. Kada napon u bazi postane približno 0 volta, tranzistor opet provede i ciklus se ponavlja.

Trajanje pauze između impulsa može biti određeno relacijom (259) ako se stavi $u_b(t) = 0$ i promijeni predznak za E_b.

Trajanje pauze iznosi:

$$tp = CR_b \ln \frac{E_b + I_{C0} R_b + u_{cmax}}{E_b + I_{C0} R_b}$$

$$tp = CR_b \cdot \ln \left(1 + \frac{u_{cmax}}{E_b + I_{C0} Rb}\right). \tag{261}$$

Ovdje je:

$$u_{o\max} = \Delta u_o = \frac{E_c}{n}\left(1 - e^{-\frac{t_v}{\tau_c}}\right), \tag{262}$$

pošto je

$$u_o(0) = 0.$$

Period oscilacija je određen kao: $T_0 \approx t_v + t_p$. (263)

Za temperaturnu stabilnost je, opet, nužno obezbijediti da vrijedi:

$$I_{C0} \cdot R_b \ll E_b. \tag{264}$$

PRORAČUN BLOKING-GENERATORA

Obično se zadaju t_v, t_p, amplituda U_m i otpor opterećenja.

1. Odredi se E_c:

   $E_c \approx (1{,}1 \div 1{,}2)\, U_m$.

2. Odabrati tranzistor.

Zbog kondenzatora u bazi, koji je inverzno polariziran, napon između kolektora i baze stvarno je znatno veći od E_c. Zbog nadvišenja kolektorskog napona takođe je potrebno uzeti tranzistor koji može da izdrži $(1{,}5 \div 2)\, E_c$.

Frekventne osobine tranzistora moraju biti takve da trajanje fronta ne pređe zadanu vrijednost. Da bi se mogla zanemariti inertnost tranzistora za vrijeme formiranja vrha impulsa, treba odabrati tranzistor čije je $\tau_\beta = \frac{1}{2\pi f_\beta}$ mnogo manje od zadanog trajanja impulsa.

3. Odabrati napon E_b.

   Za monostabilni rad: $E_b \approx (1 \div 2)$ V, za oscilovanje $E_b = E_c$.

4. Odrediti R_b prema: $R_b \ll \frac{E_b}{I_{c0\max}}$.

5. Odabrati koeficijent transformacije: $n_0 = \sqrt{\frac{R}{R_{ul}}}$.

6. Odrediti induktivitet magnećenja L na osnovu zadanog trajanja impulsa prema jednačini (255): $t_v \approx \beta \frac{L}{nR_{ul}}$.

7. Odrediti C prema zadanom vremenu uspostavljanja t_u ili trajanju pauze t_p (relacije 260. i 261). Obično se uzima $u_{o\max} \approx \frac{E_c}{n}$.

8. Proračunati transformator.

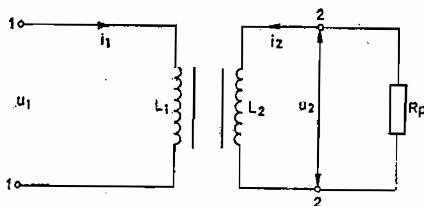
PRENOŠENJE IMPULSA

IMPULSNI TRANSFORMATORI

Impulsni transformatori su transformatori sa željeznom jezgrom namijenjeni za prenos kratkotrajnih impulsa. Trajanje ovih impulsa ide obično od dijela mikrosekunde do nekoliko desetaka milisekundi.

Impulsni transformatori se koriste za: promjenu amplitude impulsa, promjenu polariteta impulsa, prilagođenje impedanci, vezu između stepena impulsnog pojačala ili tamo gdje je potrebno galvanski odvojiti dva uzastopna kruga.

Impulsni transformatori treba da obezbijede: što vjerniji prenos impulsa (što manja izobličenja), visok koeficijent korisnog dejstva (η), posebno kod transformatora snage, i što manje dimenzije. Izobličenja signala pri prolasku kroz impulsni transforamator uzrokovana su: parazitnim kapacitetima, induktivitetom rasipanja i konačnom veličinom induktiviteta magnećenja. Izobličenja impulsa i gubici energije u jezgri rezultuju i zbog jakih vrtložnih struja. Ove se, opet, javljaju zbog velike brzine promjene magnetnog polja u jezgru transformatora (prenose se kratki impulsi). Za potrebe analize, trasformator prikazan na sl. 99. predstavljen je svojom ekvivalentnom shemom na sl. 100.



Slika 99. Impulsni transformator

U shemi datoj na slici 100. nisu uzeti u obzir parazitni kapaciteti i aktivni gubici u namotajima i jezgri transformatora.

Ovdje je:

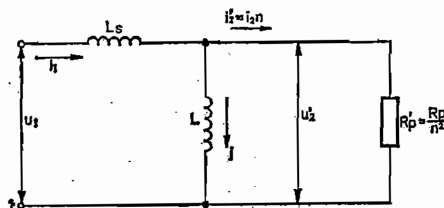
L_s — induktivitet rasipanja,

L — induktivitet magnećenja,

$n = \frac{w_2}{w_1}$ — koeficijent transformacije,

w_1 — broj zavojaka primara,

w_2 — broj zavojaka sekundara.



Slika 100. Ekvivalentna shema impulsnog transformatora

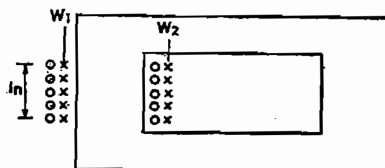
Označavajući crticom sekundarne veličine preračunate na primarni krug, slijedi:

$$u_2' = \frac{u_2}{n}$$

$$i_2' = n i_2 \qquad (265)$$

$$R_p' = \frac{R_p}{n^2}.$$

Vrijednost L_s se može izračunati iz geometrijskih dimenzija transformatora. Magnetski tok gubitaka se gotovo sasvim zatvara kroz vazduh i ne zavisi od magnetnog kruga transformatora. U jednostavnom slučaju transformatora predstavljenog na slici 101, čiji je jednoslojni sekundar namotan preko jednoslojnog primara, može se pokazati da izraz za rasipni induktivitet glasi:



Slika 101. Transformator sa jednim slojem navoja u primaru i jednim slojem navoja u sekundaru

$$L_s = \frac{\mu w_1^2 p}{l_n}\left[d + \frac{d_1 + d_2}{3}\right] H \qquad (266)$$

gdje je:

w_1 — broj zavoja primara,

l_n — širina sloja,

p — srednja dužina zavoja,

d — debljina izolacije među oblogama,

d_1 — dijametar žice u primaru,

d_2 — dijametar žice u sekundaru.

Očigledno je da se rasipni induktivitet L_s smanjuje ako se smanjuju dijametri d_1 i d_2, debljina izolacije između zavoja ili srednja dužina zavoja, odnosno ako se povećava širina sloja l_n.

Induktivni parametri ekvivalentne sheme (sl. 100) mogu se odrediti i metodom praznog hoda i kratkog spoja. Ako se sekundar transformatora kratko spoji, ulazni induktivitet je jednak rasipnom induktivitetu L_s (vidi sliku 100). L_s se sada može izmjeriti.

Na primar se dovodi pravougaoni impuls, pa se oscilografom promatra odziv. Da se eliminira uticaj sopstvenih kapacitivnosti transformatora i ulazne kapacitivnosti oscilografa, vrše se dva mjerenja frekvencije odziva (impulsom pobuđenog) transformatora: sa kondenzatorom C_1, odnosno kondenzatorom C_2, vezanim paralelno sa primarom.

Frekvencije slobodnih oscilacija su određene sa:

$$\omega_1^2 = \frac{1}{L_s(C_1 + C_p)}$$
$$\omega_2^2 = \frac{1}{L_s(C_2 + C_p)}, \tag{267}$$

gdje je:

C_p — parazitni kapacitet transformatora.

Eliminacijom C_p iz jednadžbi (267), slijedi:

$$C_p = \frac{1 - \omega_1^2 L_s C_1}{\omega_1^2 L_s},$$

$$C_p = \frac{1 - \omega_2^2 L_s C_2}{\omega_2^2 L_s},$$

$$\frac{1 - \omega_1^2 L_s C_1}{\omega_1^2 L_s} = \frac{1 - \omega_2^2 L_s C_2}{\omega_2^2 L_s},$$

$$L_s = \frac{f_1^2 - f_2^2}{(C_2 - C_1)(2\pi f_1 f_2)^2}. \tag{268}$$

Na osnovu izmjerenih f_1 i f_2 i poznatih C_1 i C_2, rasipni induktivitet transformatora se računa prema relaciji (268).

Isto mjerenje omogućuje da se, prema gušenju oscilacija, odrede i aktivni gubici u transformatoru (otpori).

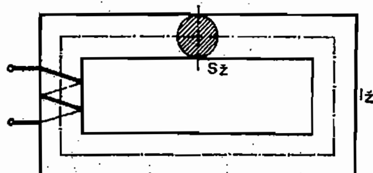
Induktivitet magnećenja L (prema sl. 100) može se izračunati na isti način, uz mjerenja vršena pri otvorenom sekundaru transformatora (prazan hod). Ulazni induktivitet L_1 u tome slučaju iznosi:

$$L_1 = L + L_s, \tag{269}$$

a pošto kod impulsnih transformatora rasipni induktivitet obično nije veći od 5% induktiviteta magnećenja L, to je:

$$L_1 \approx L. \tag{270}$$

Induktivitet L zavisi od geometrije jezgra, broja zavoja i magnetske permeabilnosti, i za magnetski krug predstavljen na slici 102.



Slika 102. Svitak sa žaljeznom jezgrom

iznosi:

$$L \approx L_1 = \frac{\mu_0 \mu' w_1^2 S_ž}{l_ž} H. \tag{271}$$

Ako je na sekundar impulsnog transformatora vezan potrošač (kao na sl. 100), kroz induktivitet magnećenja L, teče struja

$$j = i_1 - i'_2 = i_1 - n i_2. \tag{272}$$

Važno je napomenuti da se pri prenosu impulsa jednog polariteta preko impulsnog transformatora — transformator ponaša kao da ima induktivitet magnećenja L i magnetsku permeabilnost materijala μ znatno manje negoli je to slučaj pri prenosu harmonijskog signala ili signala neke druge, simetrične forme.

Da ovo pokažemo, pretpostavimo da je na primar transformatora, čiji je sekundar otvoren, doveden pravougaoni naponski impuls $u_1(t)$, amplitude U_1 i trajanja t_i.

Prema zakonu elektromagnetne indukcije.:

$$u_1 = w_1 \frac{d\phi}{dt} = w_1 S_ž \frac{dB}{dt}. \tag{273}$$

Za vrijeme trajanja impulsa, magnetska indukcija u jezgri će se promijeniti za iznos ΔB:

$$\Delta B = \frac{1}{w_1 S_ž} \int_0^{ti} u_1 \, dt.$$

Pošto je:

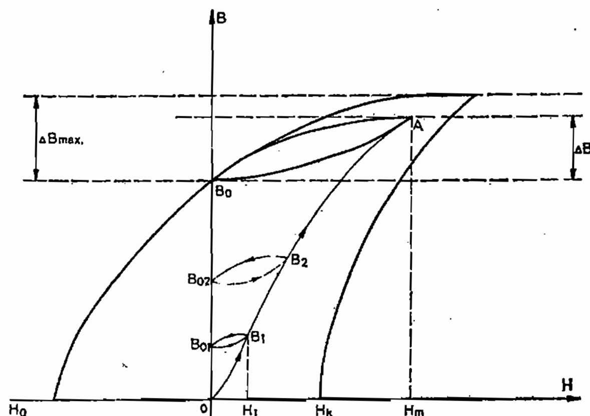
$$u_1(t) = U_1,$$

onda je:

$$\Delta B = \frac{U_1 t_i}{w_1 S_ž} \tag{274}$$

Ako pretpostavimo da je prije nailaska impulsa jezgra bila potpuno razmagnetizirana ($B = 0$), onda po završetku impulsa (za $t = t_i$) radna tačka jezgre će biti u položaju B_1 na krivoj magnećenja: $B_1 = \Delta B$ (sl. 103).

Pri nestajanju impulsa, radna tačka se premješta u tačku B_{01} (trenutni remanentni magnetizam). Nakon nekoliko uzastopnih impulsa radna tačka prolazi kroz tačke B_2, B_{02} i, konačno, dolazi do granične petlje histereze (tačke B_0). Sljedeći



Slika 103. Kriva magnećenja željezne jezgre

impulsi premagnetiziraju jezgru po petlji B_0A. Intenzitet polja se pri tome mijenja od 0 do H_m. Otuda je u stacionarnom stanju impulsna magnetska permeabilnost μ_Δ:

$$\mu_\Delta = \frac{\Delta B}{Hm} \tag{275}$$

znatno manja od obične magnetske permeabilnosti $\mu = \dfrac{Bm}{Hm}$. Zato je i impulsni induktivitet magnećenja L_Δ znatno manji nego u slučaju prenošenja harmonijskog signala.

Da bi izobličenja prenošenog signala bila što manja, potrebno je da su impulsni induktiviteti magnećenja L_Δ i impulsna magnetska permeabilnost μ_Δ što veći.

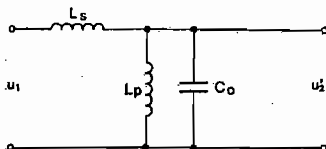
Znatna poboljšanja se mogu postići predmagnetizacijom jezgre (tačka H_0 na sl. 103). Predmagnetizacijom (konstantnom), radna tačka jezgra se smješta u oblast čiji je znak suprotan od polariteta impulsa. Predmagnetizacija je naročito efikasna ako se za jezgra koriste materijali sa pravougaonom petljom histereze i kod kojih zasićenje nastupa pri malim vrijednostima Hm. U takvom slučaju, maksimalno moguće ΔB može dostići vrijednost dvostruke magnetske indukcije zasićenja:

$$\Delta B_{max} = 2\, B_z.$$

Nadalje, treba voditi računa o demagnetizirajućem djelovanju vrtložnih struja. Ono se može uzeti u obzir zamjenom μ_Δ prividnom magnetskom permeabilnošću μ_p ($\mu_p < \mu_\Delta$) i L_Δ sa L_p. U stvari, eksperimentalno se uvijek i određuju μ_p i L_p. Da se smanji uticaj vrtložnih struja, jezgra se prave od tankih izoliranih ploča, od tanko vučene trake ili od ferita. Zbog visokog specifičnog otpora ovih materijala

malo je ne samo demagnetizirajuće djelovanje vrtložnih struja nego i aktivni gubici u jezgru. Na primjer, početna magnetna permeabilnost mangan-cink-ferita iznosi oko 3500.

U transformatoru uvijek postoje parazitni kapaciteti. Iako su oni raspodijeljeni između namotaja i između svakog od namotaja i tijela, mi ćemo ih u ekvivalentnoj shemi predstaviti kao koncentrisane na sekundarnoj strani (sl. 104).

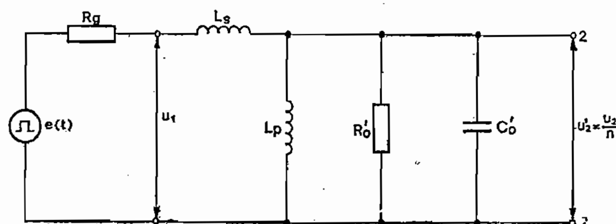


Slika 104. Ekvivalentna shema transformatora sa uzetim u obzir parazitnim kapacitetima

Ispostavilo se da se ovakva ekvivalentna shema jako dobro slaže sa rezultatima dobivenim eksperimentom. Sklop predstavljen na slici 104. pokazuje nadvišenje u amplitudno frekventnim karakteristikama pri visokim frekvencijama, a ako frekvencija teži u neizmjerno $a-f$, karakteristika teži nuli. Upravo je takvog oblika $a-f$ karakteristika realnog transformatora. Vrijednost kapaciteta C_0 mora biti takva da momentalna vrijednost u njemu nagomilane energije bude jednaka momentalnoj vrijednosti energije nagomilane u električnom polju realnog transformatora. Kapacitet C_0 se može računati prema poznatoj konstrukciji transformatora, mjeriti Q metrom ili odrediti kao usputni rezultat pri mjerenju L_s metodom impulsne pobude.

PRENOŠENJE PRAVOUGAONIH IMPULSA

Na ulaz impulsnog transformatora priključen je generator pravougaonih impulsa $e(t)$, amplitude E i trajanja t_i. Unutarnji otpor generatora je R_g, a opterećenje transformatora se sastoji od R_0 i C_0 (npr. ulaz u slijedeći sklop). Ekvivalentna shema u ovom slučaju je predstavljena na slici 105. Da se dobije valni oblik napona na

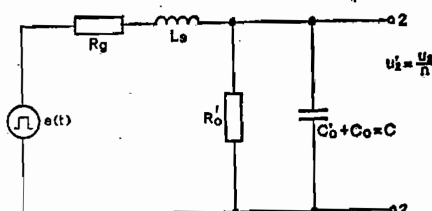


Slika 105. Potpuna nadomjesna shema opterećenog impulsnog transformatora

sekundaru transformatora (u_2 odnosno u'_2), bilo bi potrebno rješavati diferencijalnu jednadžbu trećeg reda. Pošto je to veoma mukotrpan posao, odredićemo oblik izlaznog signala $u_2(t)$ po vremenskim intervalima: formiranje čela impulsa i formiranje vrha impulsa.

Front (čelo) **izlaznog impulsa**

Odziv impulsnog transformatora u vremenu trajanja fronta ulaznog impulsa određen je visokofrekventnom ekvivalentnom shemom transformatora (sl. 106). Za to vrijeme promjena struje j u induktivitetu magnećenja je neznatna, pa se grana L_p može ispustiti.



Slika 106. Visokofrekventna ekvivalentna shema impulsnog transformatora

Rješavajući ovu mrežu i pretpostavljajući rješenje u obliku e^{pt}, nalazimo korijene karakteristične jednadžbe:

$$W(p) = \frac{\dfrac{R'_0 \cdot \dfrac{1}{C \cdot p}}{R'_0 + \dfrac{1}{C \cdot p}}}{R_g + L_s \cdot p + \dfrac{R'_0 \cdot \dfrac{1}{C \cdot p}}{R'_0 + \dfrac{1}{C \cdot p}}}$$

$$p_{1,2} = -\left[\frac{R_g}{2L_s} + \frac{1}{2R'_0 C}\right] \pm \left[\left(\frac{R_g}{2L_s} + \frac{1}{2R'_0 C}\right)^2 - \frac{R_g + R'_0}{L_s S R'_0}\right]^{\frac{1}{2}}. \qquad (276)$$

Uvodeći oznake:

$$a = \frac{R'_0}{R_g + R'_0} \text{ — faktor pojačanja,}$$

$$T = 2\pi \sqrt{L_s Ca} \text{ — period,}$$

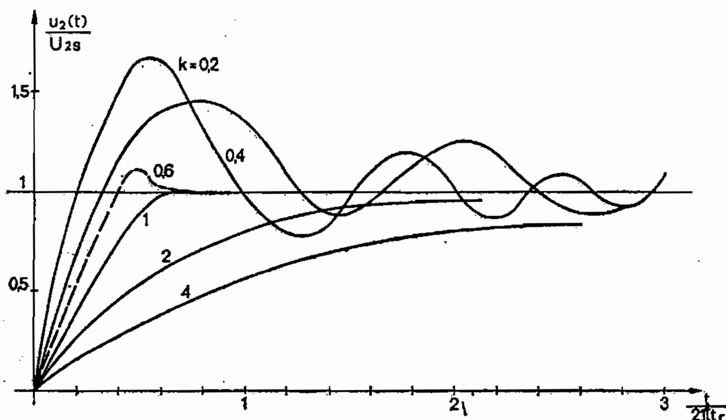
$$k = \left[\frac{R_g}{L_s} - \frac{1}{R'_0 C}\right] \frac{T}{4\pi} \text{ — konstanta prigušenja,}$$

jednadžba (276) postaje:

$$p_{1,2} = -\frac{2\pi}{T} k \pm j \frac{2\pi}{T} (1 - k^2)^{\frac{1}{2}}. \qquad (277)$$

Vidi se da su za $k = 0$ korijeni čisto imaginarni, pa je odziv neprigušena sinusoida perioda T. Za $k = 1$ korijeni su međusobno jednaki: kritički prigušeni slučaj, a za

$k > 1$ proces u krugu ima aperiodski karakter. Za $k < 1$ proces je oscilatoran. Vrijeme porasta t_r (ili vrijeme fronta) direktno zavisi od k i biće manje pri manjim vrijednostima k. (Mjeri se između 0,1 U_{2s} i 0,9 U_{2s}. U_{2s} predstavlja napon na izlazu sklopa u stacionarnom stanju, određen sa a.) Ovisnost vremena porasta i nadvišenja izlaznog signala o faktoru k predstavljena je na slici 107.



Slika 107. Odziv sklopa u ovisnosti od k

Pri malim vrijednostima k oštro raste maksimalna amplituda (nadvišenje, prebačaj), tako da je optimalna vrijednost $k \approx 0,7$. Pri tome je amplituda nadvišenja oko 4% U_{2s}, a vrijeme porasta iznosi:

$$t_r = 2,2 \cdot \sqrt{a\, L_s C}. \tag{278}$$

Pri $k = 1$

$$t_r = 3,35 \cdot \sqrt{a\, L_s\, C}.$$

Pri $k = 0,5$

$$t_r = 1,8 \cdot \sqrt{a\, L_s\, C}, \tag{279}$$

ali zato u posljednjem slučaju nadvišenje iznosi oko 15% U_{2s}.

Iz formula (278) i (279) slijedi da je za dobijanje malog vremena porasta potrebno da proizvod $L_s C$ ima malu vrijednost. Iz formule (278) slijedi da se vrijeme porasta povećava sa povećanjem odnosa transformacije.

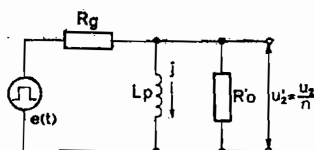
Ako je koeficijent transformacije n, opteretni kapacitet i kapacitet između navoja C_{12} rastu sa n^2. Pošto je vrijeme porasta proporcionalno sa $\sqrt{C}$, a $C \approx (C_{12} + C_0)\, n^2$, to je t_r proporcionalno sa n. Ako se, međutim, pri povećavanju odnosa transformacije mijenja i geometrija transformatora, tako da i L_s raste, onda vrijeme porasta t_r raste još više. Obično je $n < 10$.

Ravni dio impulsa

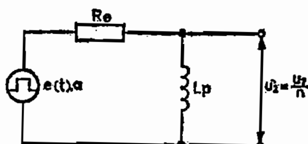
Odziv za ravni dio impulsa (vrh izlaznog impulsa) može se dobiti promatrajući niskofrekventni ekvivalentni krug transformatora, prema slici 108.

Sve promjene u transformatoru su spore, pa se L_s i C mogu zanemariti. Po Theveninovom teoremu, krug dat na slici 108. može se predstaviti kao na sl. 109.

$$R_e = \frac{R_g R'_0}{R_g + R'_0} \qquad a = \frac{R'_0}{R_g + R'^0} \tag{280}$$



Slika 108. Niskofrekventna ekvivalentna shema impulsnog transformatora



Slika 109. Transformirana niskofrekventna ekvivalentna shema impulsnog transformatora

Otuda se, pri skokovitoj promjeni ulaznog napona za E volta, izlazni napon mijenja po zakonu:

$$u_2(t) = \text{na}\, E e^{-\frac{t}{\tau_v}} \tag{281}$$

gdje je:

$$\tau_v = \frac{L_p}{R_e}. \tag{282}$$

Ako je vremenska konstanta dovoljno velika u odnosu na trajanje ulaznog impulsa, onda pri $t_i \ll \tau_v$ eksponencijalni član se može zamijeniti sa prva dva člana reda potencija, pa je:

$$u_2(t) \approx \text{na}\; E\left(1 - \frac{t_i}{\tau_v}\right). \tag{283}$$

Relativno sniženje vrha za vrijeme trajanja ulaznog impulsa će iznositi:

$$\gamma = \frac{u_2(0) - u_2(t_i)}{u_2(0)} = \frac{\Delta u_2}{u_2(0)} \approx \frac{t_i}{\tau_v},$$

odnosno:

$$\gamma \approx \frac{R_e}{L_p} t_i \tag{284}$$

Da bi sniženje vrha bilo malo, potrebno je da prividni induktivitet magnećenja L_p bude što veći.

Na osnovu formule (284) može se lako odrediti prividni induktivitet magnećenja L_p. U tu svrhu je dovoljno izmjeriti sniženje vrha impulsa.

Prethodna razmatranja su provedena uz pretpostavku da je L_p konstantno. Ovo, međutim, vrijedi samo ako jezgra nije u zasićenju (ako je $B < B_{max}$). Napon na sekundaru je određen sa:

$$u_2 = w_2 \frac{d\phi}{dt} = n w_1 S_{\check{z}} \frac{dB}{dt}. \tag{285}$$

Odavde je:

$$B = \int_0^{t_i} \frac{u_2}{n w_1 S_{\check{z}}} dt,$$

i uz pretpostavku da je vrh impulsa ravan i jednak

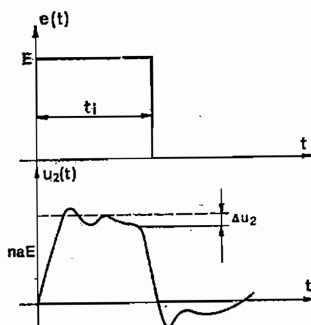
$$u_2 = n\,a\,E,$$

slijedi:

$$B = \frac{a\,E}{w_1\,S_{\check{z}}}\,t_i\,. \qquad (286)$$

Pošto u svakom slučaju moramo biti sigurni da nismo zasitili jezgru, ulazni impuls u transformator nikada ne smije trajati duže nego je to određeno relacijom (286), uz $B = Bm$. U protivnom, izlaz će naglo pasti. Ovo ponašanje rezultira iz činjenice da kada je jezgro zasićeno, induktivitet magnetiziranja pada na vrlo nisku vrijednost.

Napomenimo da proizvod Vs (voltsekunde) određuje maksimalnu gustoću toka. Ako je transformator u zasićenju sa signalom 10 V i 1 μs, on će biti u zasićenju i pri širini impulsa od 0,5 μs i naponu od 20 V.



Slika 110. Valni oblik signala na ulazu i izlazu impulsnog transformatora

Oblik izlaznog impulsa dat je na slici 110. Pretpostavlja se da je transformator linearan i da se parametri R_g, $e(t)$ i opterećenje R_0 ne mijenjaju po završetku impulsa. Onda se dejstvo pravougaonog impulsa može promatrati kao djelovanje pozitivne i negativne step-funkcije, pomaknutih međusobno za t_i i primijeniti princip superpozicije, te oblik zadnje ivice potpuno odgovara obliku prednje ivice impulsa. Ako se, po završetku impulsa navedeni parametri mijenjaju, oblik zadnje ivice se razlikuje od oblika prednje ivice i parametri zadnje ivice se mogu računati isto kao što su računati za prednju ivicu, samo sa promijenjenim vrijednostima parametara sklopa.

UPUTSTVO ZA PRORAČUN IMPULSNOG TRANSFORMATORA

Neka je potrebno napraviti transformator za prenos pravougaonih impulsa istog znaka, trajanja t_i, opterećen sklopom sa R_0 i C_0. Zadana je amplituda impulsa na sekundaru, U_m; dopustivo vrijeme porasta, t_{rdop} i dozvoljeno sniženje vrha izlaznog impulsa, γ.

Vidjeli smo da je izlazni napon:

$$u_2(t) = w_2 S_ž \frac{dB}{dt}$$

i promjena indukcije u jezgru:

$$\Delta B = \frac{1}{w_2 S_ž} \int_0^{t_i} u_2(t)\, dt\,.$$

Uz pretpostavku da je vrijeme porasta malo u odnosu na trajanje impulsa i da je γ malo:

$$u_2(t) \approx U_m,$$

pa je:

$$w_2 S_ž = \frac{U_m t_i}{\Delta B}\,. \qquad (287)$$

Prema relaciji (271), prividni induktivitet magnećenja transformatora je:

$$L_p = \frac{\mu_0 \cdot \mu_p \cdot w_1^2 \cdot S_ž}{l_ž} = \frac{\mu_0 \cdot \mu_p (w_1 \cdot S_ž)^2}{l_ž\, S_ž}\,, \qquad (288)$$

odakle se može dobiti potrebni volumen željezne jezgre $Q_ž$:

$$Q_ž = l_ž\, S_ž = \frac{\mu_0 \mu_p (w_1 \cdot S_ž)^2}{L_p}\,. \qquad (289)$$

L_p slijedi iz relacije (284):

$$L_p \approx \frac{R_e}{\gamma}\, t_i\,, \qquad (290)$$

a $w_1 \cdot S_ž$ iz:

$$w_1 S_ž = \frac{1}{n}\, w_2 S_ž\,.$$

Pomoću jednačine (287) može se odrediti $w_1 S_ž$ kao:

$$w_1 S_ž = \frac{1}{n} \cdot \frac{U_m \cdot t_i}{\Delta B} = \frac{aE}{\Delta B}\, t_i\,, \qquad (291)$$

jer je $\frac{U_m}{n} = aE$, gdje je E amplituda impulsa koji daje generator na primar. Sto je ΔB veće, potrebni volumen jezgra je manji. Jednadžba (289) sada postaje:

$$Q_ž \approx \frac{\mu_0 \mu_p (w_1 \cdot S_ž)^2 \gamma}{R_e \cdot t_i}\,. \qquad (292)$$

REDOSLIJED PRORAČUNA IMPULSNOG TRANSFORMATORA

1. Bira se materijal jezgra. Potrebno je da ima veliku magnetsku permeabilnost i veliki specifični otpor (Si-čelik, Ni-Mo, permaloy: $\mu_{max} = 10^4$; $\varrho = 6{,}10^5\ \Omega$ cm).

2. Bira se radni režim jezgra, tako da ΔB bude što veći, ali da jezgra za vrijeme dejstva impulsa nije u zasićenju. (Zasićenje rezultuje izobličenjima.) Maksimalno dopustivo ΔB za impulse jednog polariteta je:

$$\Delta B_{max} = B_z - B_0,$$

gdje je:

B_z — B zasićenja, a

B_0 — B remanentno.

Impulsna magnetska permeabilnost, μ_Δ, iznosi:

$$\mu_\Delta = \frac{\Delta B}{H_m}.$$

Prividna magnetska permeabilnost, μ_p, za impulse trajanja $t_i > 1\ \mu$s iznosi $\mu_p \approx \mu_\Delta$, a za impulse trajanja $t_i = (0{,}2 \div 1)\ \mu$s: $\mu_p \approx (0{,}3 \div 0{,}5)\ \mu_\Delta$.

3. Određuje se odnos transformacije, da bi postojalo prilagođenje na generator ulaznih impulsa:

$$\frac{R_0}{n^2} = R_g\,, \tag{293}$$

$$n = \sqrt{\frac{R_0}{R_g}} \tag{294}$$

Da t_r bude malo, treba birati $n \leqslant 3 \div 5$.

4. Određuje se $w_1 \cdot S_g$ po relaciji (291).

5. Određuje se volumen jezgre po relaciji (292).

6. Bira se standardna jezgra, čiji Q nije manji od izračunatog, uzimajući u obzir koeficijent ispune (0,5 ÷ 0,9) zbog izolacije limova. U slučaju korištenja feritne jezgre, njen volumen treba biti približno jednak izračunatom.

7. Određuje se potrebni broj primarnih zavoja na osnovu izračunatog S_g i $w_1 S_g$ i broj zavoja sekundara kao $w_2 = n w_1$.

8. Bira se tip namotaja da bi se obezbijedili minimalni parazitni kapaciteti (jednoslojni u više namotaja). Materijal za izolaciju između slojeva mora imati malu dielektričnu konstantu ε (da parazitni kapacitet bude što manji) i veliki probojni napon.

Širina sloja l_n bira se tako da karakteristični otpor transformatora

$$\varrho = \sqrt{\frac{L_s}{C}} \tag{295}$$

u slučaju prilagođenja opterećenja bude

$$\varrho = R_g = R'_0,$$

dok je

$$C = C_0 + C_{opt} \cdot n^2.$$

Presjek žice određuje se na osnovu:

$$I_1 = nI_2$$

$$I_2 = \frac{U_m}{R_0} t_i \cdot f, \qquad (296)$$

gdje je f — frekvencija impulsa.

Cijeli proračun je orijentacioni, te po napravljenom primjerku treba vršiti korekcije radi postizanja željenih performansi. Ako se projektuje impulsni transformator snage, treba voditi računa i o toplotnom režimu.

SKLOPOVI NA BAZI LINEARNIH INTEGRIRANIH POJAČALA

RELAKSACIONI SKLOPOVI NA BAZI LINEARNIH INTEGRIRANIH POJAČALA

Da se poboljša konstantnost širine impulsa ili perioda generiranih valnih oblika neophodno je povećati tačnost sa kojom su diskriminacioni naponski nivoi određeni. U do sada razmotrenim sklopovima naponski diskriminacioni nivoi (nivoi pragova) bili su obično određeni naponom između baze i emitera (odnosno, odgovarajućih elemenata) tranzistora koji počinje da vodi. Ako je potrebno obezbijediti veću tačnost trajanja generiranih signala za relativno širok opseg promjena temperatura ambijenta, onda je detekciju nivoa napona neophodno vršiti specijalnim sklopovima za kompariranje napona. U ove svrhe zgodno je koristiti linearna integrirana pojačala, koja su, zahvaljujući visokom pojačanju direktne grane, velikom ulaznom otporu i dobroj temperaturnoj stabilnosti nivoa poređenja, naišla na vrlo široku primjenu svugdje gdje je potrebno generirati veoma tačne i stabilne valne oblike, vršiti tačna poređenja ili formirati određene prenosne funkcije.

Zajednička osobina svih sklopova formiranih na bazi linearnih integriranih pojačala je da su im karakteristike određene samo vrstom i elementima povratne sprege, dok parametri samog pojačala praktički ne utiču na rad sklopa. Kod relaksacionih sklopova na bazi linearnih integriranih pojaćala, povratna sprega je uvijek pozitivna, a konfiguracija povratne sprege određuje tip relaksacionog sklopa.

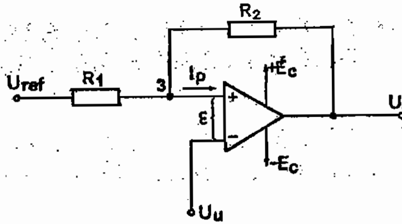
Zahvaljujući progresu tehnologije poluvodičkih integriranih krugova, njihovom visokom kvalitetu i pristupačnoj cijeni, došlo je do širokog prodora linearnih integriranih pojačala u elektroničke sklopove, pa čak i tamo gdje to nije uvjetovano postavljenim tehničkim zahtjevima.

Razmotrićemo nekoliko karakterističnih struktura relaksacionih sklopova formiranih na bazi linearnih integriranih pojačala. Pošto su neki od relaksacionih sklopova formirani korištenjem Schmittovog kola, zgodno je prvo razmotriti Schmittovo kolo formirano na bazi linearnog integriranog pojačala.

SCHMITTOVO KOLO

Schmittovo kolo formirano korištenjem linearnog integriranog pojačala predstavljeno je slikom 111.

Ako se pojačalo napaja naponima $+E_c$ i $-E_c$, zahvaljujući postojanju pozitivne povratne sprege, izlazni napon, U_{izl}, biće približno jednak naponu $+E_c$ ukoliko je $\varepsilon > 0$, odnosno približno jednak naponu $-E_c$ ukoliko je $\varepsilon < 0$.



Slika 111. Schmittovo kolo

Ako je ulazni napon U_u jednak nuli, vidi se da je potencijal tačke 3 u odnosu na masu (u ovom slučaju napon ε_1) određen kao:

$$\varepsilon_1 = U_{ref}\frac{R_2}{R_1 + R_2} + U_i\frac{R_1}{R_1 + R_2}. \tag{297}$$

Pri tome je zanemaren uticaj struje I_p, koja teče u samo pojačalo, što je dopustivo zahvaljujući visokoj impedanci ulaznog kruga pojačala.

Povećanjem ulaznog napona U_u (od 0 V prema $+E_c$), izlazni napon će ostati nepromijenjen sve dok ulazni napon ne dostigne iznos napona ε_1, određen relacijom (297). Kada ulazni napon postane veći od ovoga iznosa, napon na ulazu pojačala postaje manji od nule ($\varepsilon < 0$) i izlazni napon naglo pada na vrijednost $-U_i$. Daljnje povećanje ulaznog napona neće imati nikakvog uticaja na izlazni napon; on ostaje konstantan i jednak $-U_i$.

Promjena izlaznog napona, međutim, mijenja potencijal tačke 3 u odnosu na masu, koji sada postaje:

$$\varepsilon_2 = U_{ref}\frac{R_2}{R_1 + R_2} - U_i\frac{R_1}{R_1 + R_2}. \tag{298}$$

Ako se sada ulazni napon U_u počne smanjivati, izlazni napon će ostati nepromijenjen i jednak $-U_i$ sve dok ulazni napon ne poprimi vrijednost određenu relacijom (298).

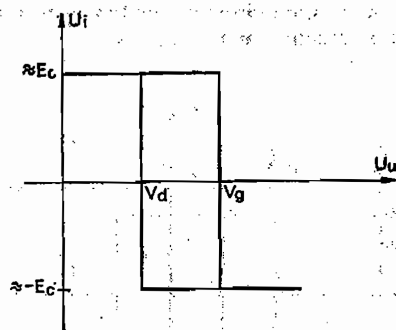
Pošto je $\varepsilon_2 < \varepsilon_1$, vidi se da sklop dat slikom 111. ima histerezu prema karakteristici na slici 112.

Sklop prikazan na slici 111. predstavlja Schmittovo kolo, a relacije (297) i (298) određuju napon gornjeg praga (V_g), odnosno napon donjeg praga (V_d):

$$V_g = U_{ref}\frac{R_2}{R_1 + R_2} + U_i\frac{R_1}{R_1 + R_2},$$

$$V_d = U_{ref}\frac{R_2}{R_1 + R_2} - U_i\frac{R_1}{R_1 + R_2}. \tag{299}$$

Vidi se da je jednostavnim izborom napona U_{ref}, otpora R_1 i R_2 i napona napajanja, moguće formirati željenu karakteristiku Schmittovog kola.

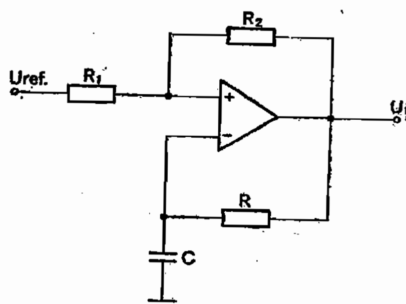


Slika 112. Karakteristika sklopa prikazanog na slici 111.

ASTABILNI MULTIVIBRATOR

Astabilni multivibrator koji koristi linearno integrirano pojačalo moguće je formirati prema slici 113.

Treba konstatovati da bez RC povratne sprege sklop prikazan na slici 113. predstavlja Schmittovo kolo, čiji su naponi pragova određeni relacijama (299).

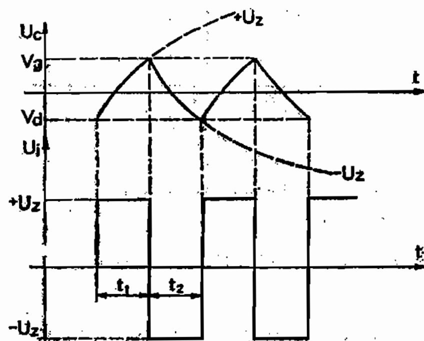


Slika 113. Astabilni multivibrator

Ako pretpostavimo da je kondenzator C prazan, onda će po uključenju napajanja integrirano pojačalo doći u zasićenje, na njegovom izlazu će se pojaviti pozitivni napon zasićenja $+U_z$ i kondenzator C će početi da se nabija prema ovome naponu. Kada napon na kondenzatoru dostigne vrijednost napona gornjeg praga V_g, izlaz iz integriranog pojačala se mijenja i skače na vrijednost njegovog napona zasićenja $-U_z$. Kondenzator C se sada prazni od vrijednosti V_g prema naponu $-U_z$. Kada napon na kondenzatoru dostigne vrijednost napona donjeg praga V_d, izlaz iz inte-

griranog pojačala skače na pozitivni napon zasićenja $+U_z$, kondenzator C se počinje nabijati od iznosa napona V_d prema $+U_z$ i ciklus se ponavlja.

Valni oblici signala na kondenzatoru C (na invertirajućem ulazu integriranog pojačala) i na izlazu astabilnog multivibratora predstavljeni su slikom 114, pri čemu je pretpostavljeno da je referentni napon $U_{ref} = 0$.



Slika 114. Valni oblici signala na kondenzatoru i na izlazu astabilnog multivibratora iz slike 113.

Pošto je valni oblik signala na invertirajućem ulazu simetričan u odnosu na apscisnu osu, izlazni signal predstavlja četvrtke jednakog trajanja. Treba primijetiti da se izlazni signal mijenja od vrijednosti $+U_z$ do vrijednosti $-U_z$.

Odnos trajanja pozitivne i negativne četvrtke moguće je mijenjati izborom referentnog napona U_{ref}. U tome slučaju, valni oblik signala na invertirajućem ulazu dat je slikom 115, a trajanje pozitivne i negativne četvrtke se određuje na osnovu relacija:

$$V_d + (U_z - V_d)(1 - e^{-\frac{t_1}{\tau}}) = V_g \,, \tag{300}$$

$$V_g - (V_g + U_z)(1 - e^{-\frac{t_2}{\tau}}) = V_d \,, \tag{301}$$

pri čemu je vremenska konstanta τ određena kao:

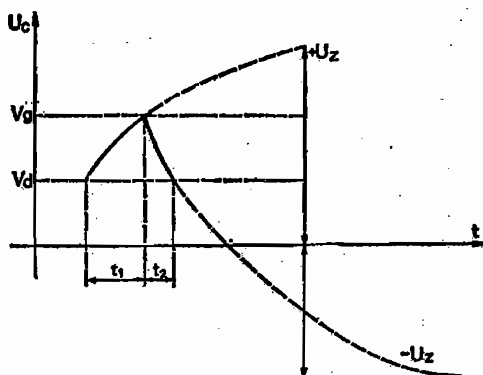
$$\tau = RC.$$

Rješavanjem jednadžbi (300) i (301), slijede izrazi za trajanja pozitivne i negativne četvrtke izlaznog signala t_1, odnosno t_2:

$$t_1 = \tau \ln \frac{U_z - V_d}{U_z - V_g} \,, \tag{302}$$

$$t_2 = \tau \ln \frac{U_z + V_g}{U_z + V_d} \,. \tag{303}$$

Pošto su V_g i V_d funkcije referentnog napona, vidi se da iznos referentnog napona direktno određuje trajanje izlaznih četvrtki.



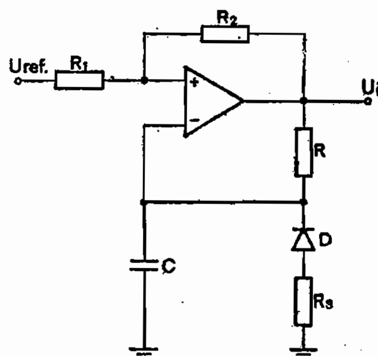
Slika 115. Valni oblik signala na kondenzatoru ukoliko je $U_{ref} \neq 0$

Otuda je izborom napona pragova i vremenske konstante τ moguće u širokim granicama podešavati odnos trajanja nestabilnih stanja t_1 i t_2 astabilnog multivibratora, predstavljenog slikom 113.

Veoma dobra tačnost i repetibilnost vremena t_1 i t_2 postignuta je zahvaljujući visokom pojačanju i veoma niskom (milivoltnom) diskriminacionom nivou linearnog integriranog pojačala.

MONOSTABILNI MULTIVIBRATOR

Monostabilni multivibrator je moguće formirati modificirajući sklop prikazan na slici 113. tako da asimptotska vrijednost napona na invertirajućem ulazu bude manja ili od napona gornjeg ili od napona donjeg praga. Takav sklop je predstavljen slikom 116.



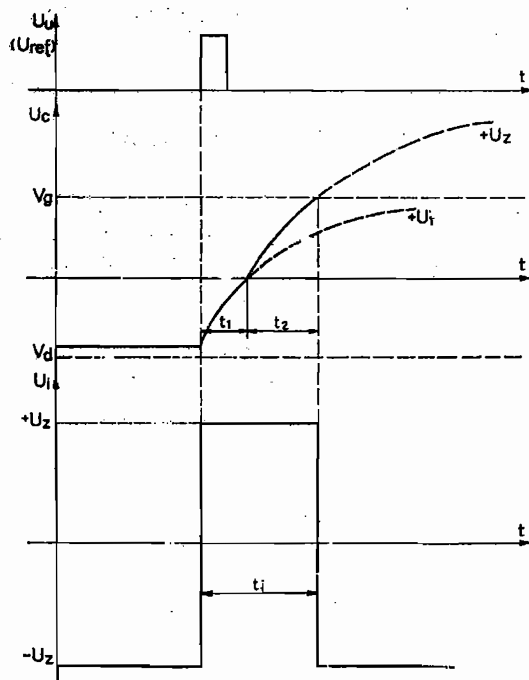
Slika 116. Monostabilni multivibrator

Neka je u stacionarnom stanju referentni napon jednak nuli, izlazni napon $U_i = -U_z$ i napon na kondenzatoru, određen djeliteljem R, R_3, odabran tako da je

$$|U_c| < |V_d|. \tag{304}$$

Ukoliko se na ulaz (U_{ref}) dovede pozitivan impuls, amplitude dovoljne da izazove promjenu stanja, napon na izlazu će skočiti na iznos $+U_z$ i kondenzator C počinje da se nabija. Kada napon na invertirajućem ulazu dostigne vrijednost napona gornjeg praga V_g, izlazni napon poprima vrijednost $-U_z$, a kondenzator C počinje da se od vrijednosti V_g nabija prema iznosu napona određenog naponom $-U_z$ i djeliteljem R, R_3 (jer tada dioda D vodi). Pošto je ovaj napon odabran u skladu sa relacijom (304), napon na kondenzatoru C neće nikada dostići vrijednost napona donjeg praga i daljnjih promjena stanja sklopa neće biti; na izlazu sklopa pojaviće se samo jedan pozitivan impuls. Valni oblik signala na kondenzatoru i na ulazu sklopa predstavljenog slikom 116. prikazan je na slici 117.

Da se dobiju kvantitativne relacije koje određuju trajanje kvazistabilnog stanja monostabilnog multivibratora, treba konstatovati da je uz $U_{ref} = 0$ napon donjeg praga, V_d uvijek negativan. Zbog toga će dioda D da vodi ne samo kad je napon na izlazu integriranog pojačala negativan (i jednak $-U_z$) nego i u slučaju kada je napon na izlazu integriranog pojačala pozitivan (i jednak $+U_z$) sve dok napon na kondenzatoru C ne dostigne vrijednost $u_c = 0$.



Slika 117. Valni oblici signala u karakterističnim tačkama monostabilnog multivibratora iz slike 116.

Otuda je trajanje kvazistabilnog stanja t_i određeno kao:

$$t_i = t_1 + t_2. \tag{305}$$

Iz slika 116. i 117. vidi se da je u toku intervala t_1 napon na kondenzatoru C negativan, zbog čega dioda D vodi i kondenzator se nabija od iznosa napona koji vlada na njemu, U_c, prema naponu U_1, sa vremenskom konstantom τ_1. Zato se vremenski interval t_1 može izračunati na osnovu relacije:

$$-U_c + (U_c + U_1)\left(1 - e^{-\frac{t_1}{\tau_1}}\right) = 0, \tag{306}$$

gdje je:

$$U_1 = U_z \frac{R_3}{R + R_3}, \tag{307}$$

a

$$\tau_1 = \frac{R R_3}{R + R_3} C. \tag{308}$$

Odavde slijedi:

$$t_1 = \tau_1 \ln\left(1 + \frac{U_c}{U_1}\right). \tag{309}$$

U toku vremenskog intervala t_2 dioda D je zakočena, te se kondenzator C nabija prema naponu $+U_z$, sa vremenskom konstantom τ_2.

Vremenski interval t_2 se onda može odrediti na osnovu relacije:

$$U_z\left(1 - e^{-\frac{t_2}{\tau_2}}\right) = V_g, \tag{310}$$

gdje je:

$$\tau_2 = RC. \tag{311}$$

Odavde slijedi:

$$t_2 = \tau_2 \ln \frac{U_z}{U_z - V_g}, \tag{312}$$

pa trajanje kvazistabilnog stanja, prema relacijama (305), (309) i (312), iznosi:

$$t_i = \tau_1 \ln\left(1 + \frac{U_c}{U_1}\right) + \tau_2 \ln \frac{U_z}{U_z - V_g}. \tag{313}$$

Treba primijetiti da će sklop raditi korektno samo ako razmak između dvaju uzastopnih impulsa za promjenu stanja bude toliki da se na kondenzatoru uspostavi stacionarna vrijednost napona. U protivnom, trajanje impulsa će zavisiti od stanja u kome se zatekao kondenzator C.

Povoljnija konfiguracija monostabilnog multivibratora predstavljena je slikom 118.

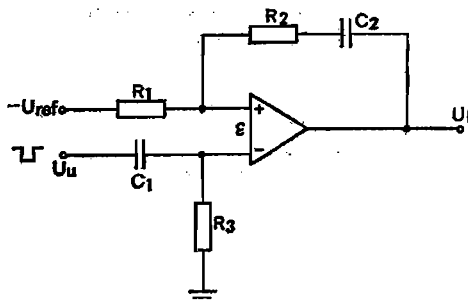
Ovdje je signal za izvođenje promjene stanja negativan, a njegova amplituda mora biti veća od $|U_{ref}|$. Invertirajući ulaz integriranog pojačala je preko otpora R_3 vezan na masu. U stacionarnom stanju ulazni napon ε je određen iznosom referentnog napona:

$$\varepsilon = -U_{ref}, \tag{314}$$

pa izlazni napon U_i iznosi:

$$U_i = -U_z. \tag{315}$$

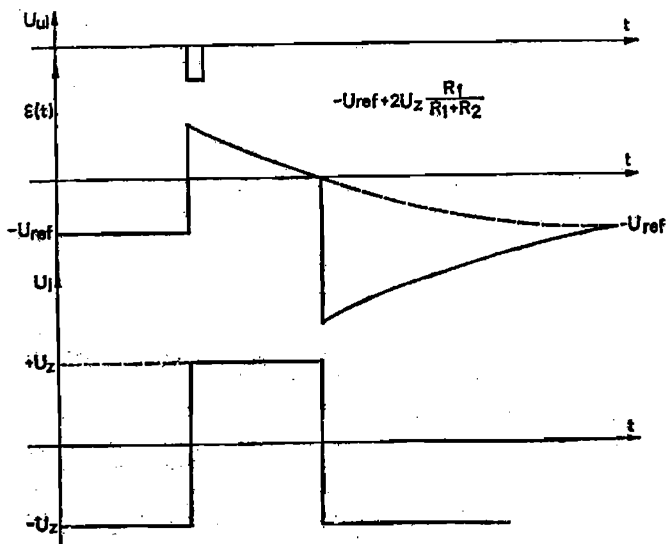
Dovođenje negativnog impulsa na ulaz uzrokuje skok izlaznog napona sa vrijednosti $-U_z$ na vrijednost $+U_z$. Ovaj pozitivan skok, intenziteta $2U_z$, pre-



Slika 118. Monostabilni multivibrator

nosi se na ulaz posredstvom kapaciteta C_2 i otporne mreže R_1, R_2, te se ulazni signal ε mijenja u skladu sa relacijom:

$$\varepsilon = -U_{ref} + 2U_z \frac{R_1}{R_1 + R_2} e^{-\frac{t}{(R_1 + R_2)C_2}}, \tag{316}$$



Slika 119. Valni oblici signala u karakterističnim tačkama sklopa iz slike 118.

Vidi se da se nakon početnog skoka napon na ulazu smanjuje sa vremenskom konstantom $(R_1 + R_2) C_2$, težeći vrijednosti $-U_{ref}$. Kada $\varepsilon(t)$ postane jednako nuli, izlazni napon se skokovito mijenja na iznos $-U_z$. Ovo je negativan skok intenziteta $2 U_z$, koji se preko kondenzatora C_2 i otporne mreže R_1, R_2 prenosi na ulaz i djeluje kao pozitivna povratna sprega. $\varepsilon(t)$ se dalje mijenja sa vremenskom konstantom $(R_1 + R_2)$. C_2, težeći vrijednosti $-U_{ref}$. Valni oblici signala u karakterističnim tačkama sklopa iz slike 118. predstavljeni su slikom 119.

Trajanje kvazistabilnog stanja se nalazi na osnovu relacije (316), stavljajući:

$$\varepsilon(t_i) = 0. \tag{317}$$

Otuda je:

$$e^{-\frac{t_i}{(R_1 + R_2) C_2}} = \frac{U_{ref}}{2U_z \dfrac{R_1}{R_1 + R_2}}, \tag{318}$$

te je:

$$t_i = (R_1 + R_2) C_2 \ln \frac{2U_z R_1}{U_{ref} (R_1 + R_2)}. \tag{319}$$

Treba primijetiti da, pored otpora R_1, R_2 i kondenzatora C_2, u određivanju trajanja kvazistabilnog stanja učestvuju i veličine kao U_{ref} i U_z, te je za stabilan rad sklopa u određenom temperaturnom dijapazonu potrebno obezbijediti i stabilnost ovih veličina.

LOGIČKI ELEMENTI I SKLOPOVI

LOGIČKI ELEMENTI

Logički elementi čine osnovu digitalnih računskih mašina, sekvencijalnih i logičkih sistema. Logički element obično ima nekoliko ulaza i jedan izlaz i realizuje određenu logičku funkciju.

Ulazni signali su ili impulsi ili konstantni naponi. Naravno, moguće su kombinacije i jednih i drugih ulaza. Pošto su ovo digitalni elementi, ulazni i izlazni signal kod njih ili postoji (A) ili ne postoji ($\bar{A}$). Zato se za analizu logičkih krugova koristi Boolova algebra. Postojanje signala (A) označava se stanjem 1, a nepostojanje ($\bar{A}$) stanjem 0. Ulazni i izlazni signal su tako predstavljeni binarnim brojevima.

Osnovni logički elementi su *I* kolo, *NE* kolo i *ILI* kolo.

I kolo ili koincidentno kolo (engl. AND) predstavljeno slikom 120. može da ima dva ili više ulaza. Ulazni signali mogu biti konstantni naponi ili impulsi, a izlazni signal se javlja samo ako se na svim ulazima istovremeno pojavi signal. Tablica ulaza i izlaza *I* kola data je na istoj slici.

Pretpostavljena su samo dva ulaza, pa slijedi:

$$C = AB. \tag{320}$$

NE kolo (engl. NOT) predstavlja invertor. Zato *NE* kolo vrši operaciju logičke negacije. Ako se ulaz u *NE* kolo označi sa A, a izlaz sa P, onda je funkcija *NE* kola opisana relacijom:

$$P = \bar{A}, \tag{321}$$

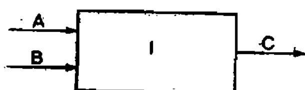
odnosno tablicom na slici 121.

ILI kolo (engl. OR) predstavljeno je slikom 122. i tabelom na istoj slici. Ima više ulaza, a samo jedan izlaz. Izlazni signal se javlja ukoliko se na bilo kome od ulaza pojavi signal. Dakle, za slučaj slike 122. (*ILI* kolo sa dva ulaza) vrijedi:

$$C = AB + \bar{A}B + A\bar{B}. \tag{322}$$

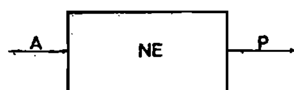
Ovo su osnovna logička kola, a koji će signal biti označen sa „1" ili sa „0" ovisi od tipa usvojene logike. Pozitivna logika označava kao „1" najpozitivniji signal u sistemu (Za signale npr. +10 V, i 0 V, +10 V označava se sa „1", a 0V sa „0"). Negativna logika „jedinicom" označava najnegativniji signal u sistemu.

Tako bi, uz signale 10 V i 0 V, „1" označavala 0 V, a „0" bi označavala + 10 V, uz usvojenu negativnu logiku.



A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

Slika 120. *I* kolo i pripadna tablica ulaza i izlaza

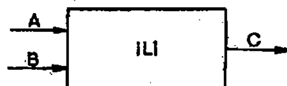


A	P
0	1
1	0

Slika 121. *NE* kolo i pripadna tablica ulaza i izlaza

Osnovna logička kola mogu se realizirati korištenjem niza različitih elemenata: dioda, tranzistora, magnetskih jezgri, kriotrona i drugih. Kriotroni koriste pojavu supervodljivosti materijala: na vrlo niskim temperaturama dejstvo magnetnog polja može da uništi osobinu supervodljivosti supervodiča i pretvori ga u neki konačan otpor. Ovo se koristi pri konstrukciji logičkih elemenata sa kritronima.

Razmotrićemo osnovne konstrukcije logičkih elemenata sa diodama i tranzistorima.



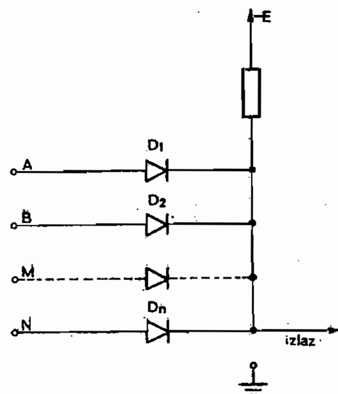
A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

Slika 122. *ILI* kolo i pripadna tablica ulaza i izlaza

I kolo sa diodama predstavljeno je slikom 123. Ulazi (diode D_1 do D_n) mogu biti vezani ili na masu ili na napon U, koji je $|U| \geqslant E$.

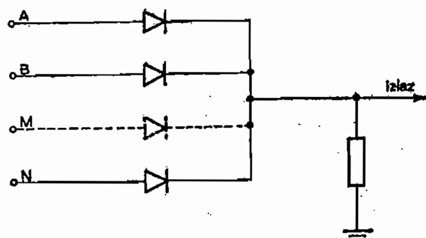
Ako je bilo koji od ulaza vezan na masu, odgovarajuća dioda provede, te je napon na izlazu 0 V (zanemarujući pad napona na diodi). Samo ako su svi ulazi

vezani na napon $-U$, diode su zakočene, pa je izlazni napon jednak naponu $-E$. Vidi se, da uz usvojenu negativnu logiku, struktura prikazana na slici 123. realizira logičku *I* funkciju.



Slika 123. *I* kolo sa diodama

ILI kolo sa diodama predstavljeno je slikom 124. Ako se na bilo kome od ulaza pojavi signal $+E$, taj signal će se pojaviti i na izlazu. Povratno djelovanje izlaznog signala na ostale ulaze onemogućeno je postojanjem dioda. Vidi se da, uz usvojenu pozitivnu logiku, struktura predstavljena na slici 124. realizira logičku *ILI* funkciju.

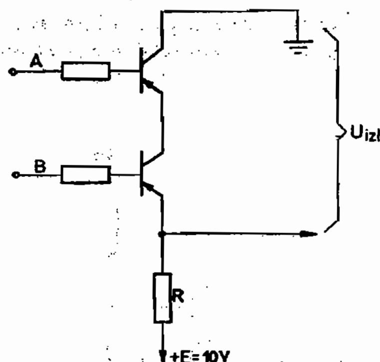


Slika 124. *ILI* kolo sa diodama

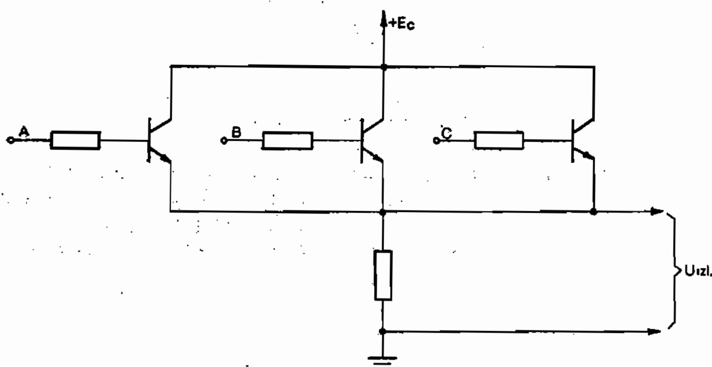
I kolo sa tranzistorima predstavljeno je slikom 125. Ako su oba ulaza na 0 V (ulazni signal „1”, uz korištenu negativnu logiku), izlaz je takođe „1”. (Spojevi baza emiter-tranzistora direktno su polarizirani; oba tranzistora vode.) Ako se na bilo koji od ulaza ili na oba ulaza dovede + 10 V (signal „0”), jedan ili oba tranzistora su zakočeni, pa je na izlazu takođe + 10 V (signal „0”).

ILI kolo sa tranzistorima predstavljeno je slikom 126.

Vidi se da će se signal na izlazu pojaviti ako se ili na ulaz *A*, ili na ulaz *B*, ili na ulaz *C* dovede pozitivan napon (signal „1”, uz korištenu pozitivnu logiku). Signal na izlazu će biti „0” samo ako je na sve ulaze doveden signal „0”.

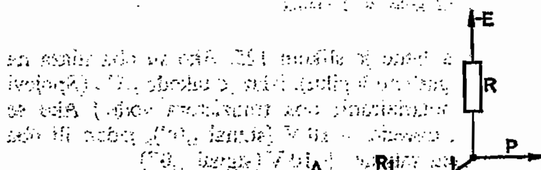


Slika 125. *I* kolo sa tranzistorima



Slika 126. *ILI* kolo sa tranzistorima

NE kolo je prikazano slikom 127. To je invertor koji za 0 V ulaznog signala („0" uz korištenu negativnu logiku daje „1" na izlazu (—E) i obrnuto: za „1" na ulazu daje „0" na izlazu (tranzistor provede).

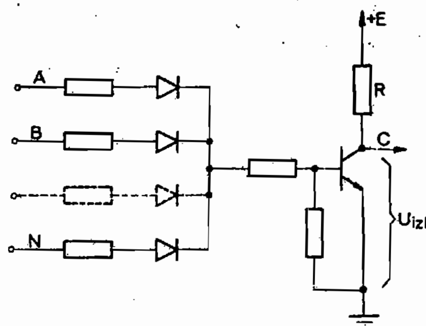


Slika 127. *NE* kolo

Ovo su bili osnovni logički elementi, formirani sa komponentama jedne vrste (samo tranzistorski ili samo diodni).

Ako se odlučimo za pravljenje hibridnih sklopova (koji koriste i tranzistore i diode), mogu se konstruirati univerzalni logički elementi: *NILI* (engl. NOR) i *NI* (engl. NAND). Njihova univerzalnost se očituje u tome što se, koristeći samo jedan od ova dva elementa u različitim kombinacijama, mogu realizirati sve logičke funkcije.

NILI (NOR) logički element je predstavljen slikom 128. Ime dolazi od *NE ILI* (engl. NOT OR). Zato se *NILI* element sastoji od *ILI* kruga i invertora. *NILI* operacija sa dva ulaza je opisana relacijom:



Slika 128. *NILI* kolo

$$C = \overline{AB + \bar{A}B + A\bar{B}}$$

ili:

$$C = \bar{A}\bar{B}. \qquad (323)$$

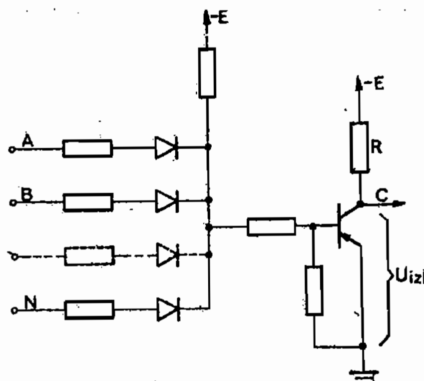
Tablica ulaza i izlaza *NILI* kruga data je slikom 129. (za *NILI* kolo sa dva ulaza).

A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

Slika 129. Tablica ulaza i izlaza *NILI* kruga sa dva ulaza

Ako se na bilo kome od ulaza pojavi signal logičko „1", tranzistor provede i na izlazu se pojavi signal logičko „0" (uz korištenu pozitivnu logiku).

NI kolo (NAND), uz korištenu negativnu logiku, predstavljeno je slikom 130. Ono se sastoji od *I* kola i *NE* kola. Tablica ulaza i izlaza (uz pretpostavku dvaju ulaza) data je na slici 131.



Slika 130. *NI* kolo

A	B	C
0	1	1
1	0	1
0	0	1
1	1	0

Slika 131. Tablica ulaza i izlaza *NI* kola sa dva ulaza

Samo ako je na svim ulazima signal logičko „1" $(+E)$, tranzistor provede, te je izlazni signal logičko „0". Za *NAND* kolo sa *N* ulaza, između ulaza i izlaza vrijedi relacija:

$$C = \overline{AB\ldots\ldots N.} \qquad (324)$$

Uobičajeni, iako u svijetu nisu jedinstveno prihvaćeni, grafički simboli za pojedina logička kola predstavljeni su na slici 132.

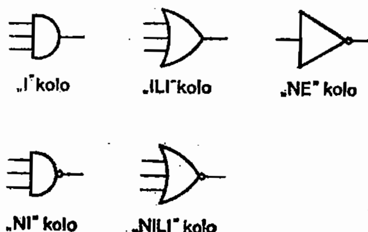
Univerzalnost *NOR* i *NAND* logičkih krugova ogleda se u tome što se njima (svakim posebno) mogu realizirati sve logičke funkcije. Pokazaćemo kako se pomoću *NILI* elementa mogu realizirati *I* kolo, *ILI* kolo sa dva ulaza i *NE* kolo.

NE kolo se dobija ako se ulazi *NOR*-a kratko spoje:
Izlazni signal je onda određen kao:

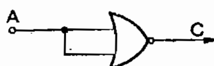
$$C = \overline{A\bar{A} + \bar{A}A + AA}$$

$$C = \bar{A},$$

što predstavlja logičku funkciju invertora.

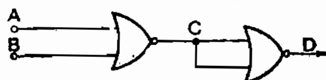


Slika 132. Grafički simboli za logička kola



Slika 133. *NE* kolo

ILI kolo se može realizirati korištenjem dva *NOR*-elemenata.



Slika 134. *ILI* kolo

Vidi se da vrijede relacije:

$$C = \overline{A\bar{B} + \bar{A}B + AB}$$

$$D = \bar{C}$$

$$D = \overline{\overline{A\bar{B} + \bar{A}B + AB}}$$

$$D = A\bar{B} + \bar{A}B + AB$$

što predstavlja logičku funkciju *ILI* kola sa dva ulaza.

I kolo rezultira vezivanjem tri *NOR* elementa prema slici 135.

Iz provedenih razmatranja slijedi da za izlazni signal strukture predstavljene slikom 135. vrijede slijedeće relacije:

$$C = \overline{\bar{A}B + \bar{B}A + \bar{A}\bar{B}}$$

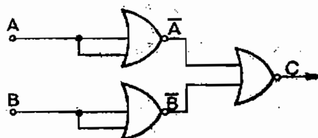
$$C = (A + \bar{B})(B + \bar{A})(A + B)$$

$$C = (AB + A\bar{A} + B\bar{B} + \bar{B}\bar{A})(A + B).$$

Odavde je očigledno:

$$C = AB$$

što i predstavlja logičku funkciju *I* kola sa dva ulaza.



Slika 135. *I* kolo

Pri ovome razmatranju treba jedino imati u vidu da množenje označava *I* operaciju; znak „+" označava *ILI* operaciju, a ravna crta — komplementarnost (negaciju). Uz to, treba znati i De Morganovu teoremu, koja kaže da se komplement logičkog izraza može naći ako se stavi crtica iznad svakog člana izraza iznad koga nema crte, a ukine crtica iznad svakog člana izraza iznad koga ona postoji. Pri tome se, umjesto svakog znaka „." stavlja znak „+" i umjesto svakog znaka „+" stavlja znak „.". Na primjer:

$$\overline{AB} = \bar{A} + \bar{B} \tag{325}$$

$$\overline{A + B} = \bar{A} \cdot \bar{B}. \tag{326}$$

PRORAČUN NOR ELEMENATA

Pri proračunu „*NOR*" logičkih elemenata obično se polazilo od uslova obezbjeđenja minimalne potrošnje ili maksimalne brzine rada, koja ovisi o namjeni sklopa.

Poseban značaj se pri tome pridaje zadovoljavanju kriterija pouzdanosti. Otuda treba obratiti pažnju da se odaberu takvi elementi sheme koji će obezbijediti pouzdan rad sklopa u uslovima maksimalnih dopuštenih promjena radnog napona, temperature ambijenta, odstupanja otpora od nominalne vrijednosti i promjene parametara tranzistora (I_{c0}, β) sa vremenom.

Shema tranzistorskog *NOR* elementa pokazana je na slici 136.

Funkcioniranje sklopa (slika 136.) neće se promijeniti ako se umjesto otpora na ulazu koriste diode. Korištenjem otpora, međutim, donekle se smanjuje intenzitet slučajnih otkaza i podiže pouzdanost sklopa.

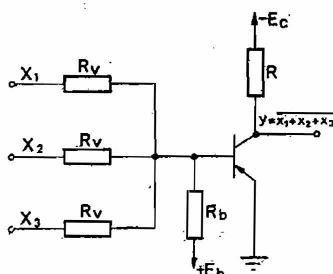
U industrijskim logičkim sklopovima (na bazi *NOR*-a) *NOR* element nije izoliran, nego je povezan s nizom drugih *NOR* elemenata u logičku strukturu.

Otuda se pri proračunu *NOR* logičkih elemenata mora voditi računa i o uticaju ostalih elemenata neposredno priključenih na *NOR*. U analizi koju ćemo provesti pretpostavićemo da unutar logičke strukture imamo *NOR* sa *m* ulaza i *n* izlaza i proračunati ga tako da zadovoljavajuće radi i u najnepovoljnijem režimu.

Razmotrićemo slučaj predstavljen na slici 137, kada je tranzistor T_1 (u *NOR*-u) zakočen, a na sve njegove ulaze (od 1 do *m*) priključeni su tranzistori koji vode. (Na slici 137 naznačen je samo jedan od ovih tranzistora.)

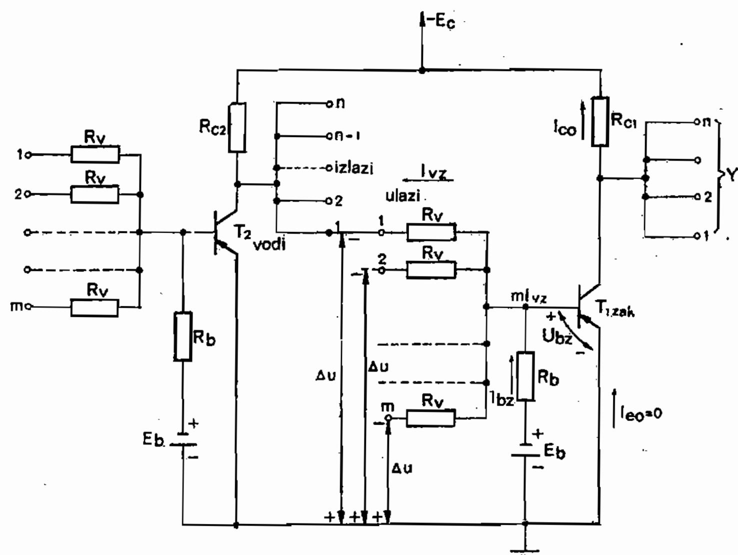
Tranzistor T_1 zakočen

Pošto napon između kolektora i emitera tranzistora koji vodi (T_2) nije jednak nuli (nego V_{ce}), za pouzdano kočenje tranzistora T_1, naročito ako se radi o *Ge* tranzistorima, potrebno je uvesti izvor za prednapon E_b. Na slici 140. R_v označava



Slika 136. *NOR* kolo

vezni otpor, a I_{vz} struju kroz vezne otpore kada je tranzistor T_1 zakočen. Analogno tome, U_{bz} označava napon između baze i emitera tranzistora T_1 kada je tranzistor T_1 zakočen, a I_{bz} struju kroz otpor R_b pri tranzistoru T_1 zakočenom.



Slika 137. Ekvivalentna shema za proračun *NOR* elementa kada je tranzistor T_1 zakočen

Vidi se da za sklop prikazan na slici 137. vrijede relacije:

$$I_{bz} = mI_{vz} + I_{c0}, \quad (327)$$

$$E_b = I_{bz}R_b + U_{bz}, \quad (328)$$

$$I_{vz} = \frac{U_{bz} + \Delta U}{R_v}. \quad (329)$$

Odavde slijedi vrijednost otpora R_b:

$$R_b = \frac{E_b - U_{bz}}{I_{bz}} = \frac{E_b - U_{bz}}{mI_{vz} + I_{c0}},$$

odnosno

$$R_b = \frac{E_b - U_{bz}}{I_{c0} + m\dfrac{U_{bz} + \Delta U}{R_v}}. \quad (330)$$

Najgori uslovi kočenja tranzistora T_1 će biti pri:

— minimalnom naponu, $E_b = E_{bmin}$;

— maksimalnoj struji, $I_{c0} = I_{c0max}$;

— maksimalnom naponu, $\Delta U = V_{cemax}$;

— te pri povećavanju otpora R_b i smanjenju otpora R_v u odnosu na izračunatu vrijednost.

Uvodeći koeficijente koji uzimaju u obzir:

— odstupanje napona od nominalne vrijednosti:

$$E_{bmin} = aE_{bnom}, \quad (331)$$

$$a < 1;$$

— odstupanje otpora od niminalne vrijednosti naniže:

$$R_{vmin} = bR_{vnom}, \quad (332)$$

$$b < 1;$$

— odstupanje otpora od nominalne vrijednosti naviše:

$$R_{bmax} = cR_{bnom}, \quad (333)$$

$$c > 1;$$

— te uzimajući da je:

$$V_{ce} = V_{cemax}$$

i vodeći računa o tome da se I_{c0} mijenja sa temperaturom i vremenom po zakonu:

$$I_{c0max} = k \cdot I_{c0} \cdot 2^{\frac{t_{max} - t_0}{10}}, \quad (334)$$

gdje je: t_{max} — maksimalna temperatura kolektorskog spoja:

t_0 — temperatura za koju je vrijednost I_{c0} poznata (obično iz prospekta) i

k — koeficijent koji uzima u obzir promjenu I_{c0} sa vremenom (proces starenja) izraz za R_b, uzimajući u obzir najgore moguće uslove rada, postaje:

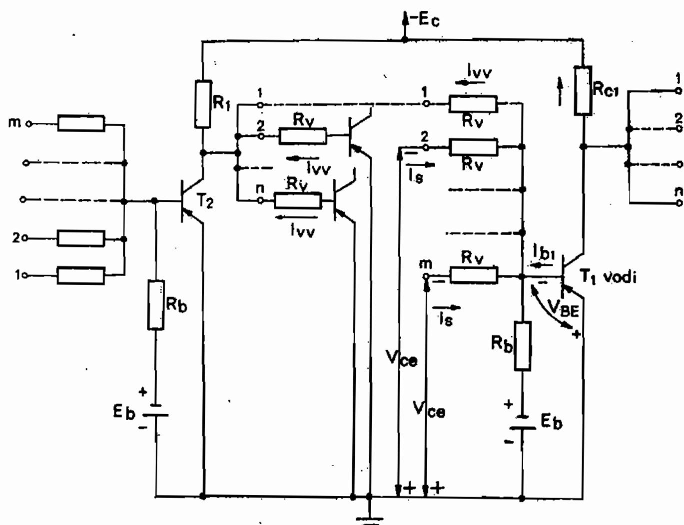
$$R_b = \frac{a\,E_{bnom} - U_{bz}}{c\,[I_{c0max} + m\,(U_{bz} + V_{cemax})/bR_v]}\,. \tag{335}$$

Ovako odabrana vrijednost R_b obezbijediće pouzdano kočenje tranzistora T_1 čak i pri najgoroj mogućoj kombinaciji uslova u sklopu.

Otpor R_b, međutim, mora biti odabran tako da obezbijedi ne samo pouzdano kočenje tranzistora T_1 nego i pouzdano vođenje tranzistora T_1. Zato ćemo razmotriti stanje kada tranzistor T_1 vodi.

Tranzistor T_1 vodi

Slika 141. predstavlja najneugodniji slučaj za vođenje tranzistora T_1: na samo jedan njegov ulaz doveden je negativni napon za otvaranje sa kolektora zakočenog tranzistora T_2. Tranzistor T_2 je opterećen sa još $(n - 1)$-nim *NOR*-om. Ostali $(m - 1)$ ulazi tranzistora T_1 su priključeni na tranzistore koji vode (nisu pokazani na crtežu).



Slika 138. Ekvivalentna shema za proračun *NOR* elementa kada tranzistor T_1 vodi

U ovakvoj konfiguraciji, kroz otpor R_v, koji veže kolektor zakočenog tranzistora i bazu tranzistora T_1, teče struja I_{vv}, a kroz ostale vezne otpore R_v (njih $m - 1$) protiču struje smetnje I_s, koje smanjuju baznu struju I_{b1}.

Iz slike 138. slijedi da je bazna struja tranzistora T_1 koji vodi određena relacijom:

$$I_{b1} = I_{vv} - I_{bv} - I_s\,(m - 1), \tag{336}$$

a komponentne struje:

$$I_{vv} = \frac{E_e - nI_{vv} R_1 - V_{BE1}}{R_v}$$

$$I_{vv} = \frac{E_e - V_{BE1}}{R_v + nR_1}, \tag{337}$$

$$I_{bv} = \frac{E_b + V_{BE1}}{R_b}, \tag{338}$$

$$I_s = \frac{V_{BE1} - V_{ee}}{R_v}. \tag{339}$$

Kako slijedi iz relacije (336), uslovi provođenja tranzistora T_1 su gori što su struje I_{bv} i I_s veće, a I_{vv} manja, odnosno, najgori uslovi za vođenje tranzistora T_1 će biti:

— pri minimalnom naponu napajanja:

$$E_{e\,min} = aE_{enom};$$

— pri dubokom zasićenju tranzistora, kada je

$$V_{ee} = V_{cemin};$$

— pri smanjenju otpora R_b;
— pri povećanju otpora R_1;
— pri povećanju otpora R_v vezanog sa ulazom i
— pri smanjenju otpora R_v vezanih sa ostalih $(m - 1)$ ulaza.

Koristeći koeficijente a, b i c, analogne onim u prethodnom slučaju, izraz za baznu struju I_{b1}, pri najgorim uslovima rada sklopa, postaje:

$$I_{b1} = \frac{aE_{enom} - V_{BE1}}{c\,(nR_1 + R_v)} - \frac{(cE_{bnom} + V_{BE1}) \left(I_{c0\,max} + \frac{V_{cemax} + U_{bz}}{bR_v}\, m\right)}{b\,(aE_{bnom} - U_{bz})} -$$

$$- \frac{V_{BE1} - V_{cemin}}{bR_v}(m - 1)\,. \tag{340}$$

Iz relacije (34) slijedi da bazna struja nelinearno zavisi od veznog otpora R_v. Da se maksimalno iskoriste pojačavačka svojstva tranzistora, potrebno je naći takvu vrijednost otpora R_v pri kome, uz zadane ostale parametre sheme, bazna struja I_{b1} poprima maksimalnu vrijednost. Očigledno je da s tim ciljem jednadžbu (340) treba diferencirati po R_v i rezultat izjednačiti sa nulom.

Otuda slijedi:

$$R_{vopt} = \frac{nR_1\,(f + h + \sqrt{fk + hk}\,)}{k - f - h}, \tag{341}$$

gdje je:

$k = (aE_{enom} - V_{BE1})\,(aE_{bnom} - U_{bz})\,b^2;$

$f = (aE_{bnom} + V_{BE1})\,(V_{cemax} + U_{bz})\,c^2 \cdot m;$

$h = (V_{BE1} - V_{cemin})\,(aE_{bnom} - U_{bz})\,(m - 1)\,b \cdot c.$

Na osnovu ovako određenog R_{vopt}, vrijednosti otpora R_b i struje I_b slijede iz relacija (335) i (340):

$$R_b = \frac{aE_{bnom} - U_{bz}}{c\left(I_{c0max} + m\,\dfrac{V_{cemax} + U_{bz}}{bR_{vopt}}\right)}, \tag{342}$$

$$I_{b1} = \frac{aE_{cnom} - V_{BE1}}{c\,(nR_1 + R_{vopt})} - \frac{cE_{bnom} + V_{BE1}}{bR_b} - \frac{V_{BE1} - V_{cemin}}{bR_{vopt}}(m-1). \tag{343}$$

Iz relacija (341÷344) mogu se dovoljno tačno odrediti parametri sheme.

Naravno, izrazi se mogu pojednostaviti zanemarujući veličine kao što su V_{ce}, V_{BE} itd. Međutim, takva zanemarenja ovdje nisu preporučljiva.

Ako su m, n i R_1 zadani, te ako se prema relaciji (343) izračuna struja I_{b1}, može se izračunati minimalna vrijednost strujnog pojačanja tranzistora β da bi *NOR* pouzdano radio pri najnižoj temperaturi $t = t_{min}$. Ukoliko se još uzme u obzir i starenje, slijedi:

$$\beta \geqslant \frac{(cE_{cnom} - V_{cemin})\,k_{st}\cdot k_t}{bR_{c1}\,I_{b1}}, \tag{344}$$

gdje je:

k_{st} — koeficijent koji uračunava smanjenje β uslijed starenja,

k_t — koeficijent koji uračunava smanjenje β pri smanjenju temperature okoline.

Ako je na osnovu m, n i R_1 potrebno odrediti vrijednost R_{c1} (uz pretpostavku da tranzistor radi u prekidačkom režimu), onda se, nakon izračunavanja vrijednosti struje I_{b1}, koristi relacija:

$$R_{c1} \geqslant \frac{(aE_{cnom} - V_{cemin})\,k_{st}\cdot k_t}{b\cdot I_{b1}\beta}. \tag{345}$$

Znak jednakosti ovdje daje R_{c1min}, pri kome su potpuno iskorištena pojačavačka svojstva tranzistora.

Pri izboru R_{c1} moraju biti ispunjeni uslovi:

— da je kolektorska struja manja od maksimalno dopustive kolektorske struje datog tranzistora:

— da je kolektorska struja znatno veća od inverzne kolektorske struje zasićenja;

— da je kolektorska struja između vrijednosti pri kojima srednji koeficijent pojačanja β ima maksimalnu vrijednost.

BROJAČI

Spektar primjene brojača električkih impulsa je izuzetno širok i kreće se od automatike, nuklearne fizike, radiohemije, biologije, računara, radiotehnike do oblasti široke potrošnje.

Neke tipične primjene predstavljaju: brojači u programiranim alatnim strojevima gdje brojači određuju redoslijed i tok operacija obrade; Geiger-Müllerov brojač, koji broji ukupnu količinu elementarnih čestica u određenom intervalu vremena; brojači koji određuju tok odvijanja operacija u digitalnim računarima; brojači i djelitelji frekvencije u radiotehnici; brojači u industriji ručnih digitalnih časovnika itd.

Najvažnija tehnička karakteristika brojača je brzina rada, definirana kao maksimalni broj prekljućivanja u jedinici vremena i izražena u Hz.

Alternativno, brzina rada brojača se može izraziti i preko minimalne rezolucije.

U nastojanju da se formiraju brojači sa što većom brzinom rada, realiziran je niz struktura brojača.

Nadalje, za različite namjene potrebno je da brojači rade u raznim sistemima brojanja, što uslovljava daljnje proširenje spektra struktura brojača.

Pošto je izlazni signal iz brojača predstavljen takođe električkim impulsom potrebno je obezbijediti i indikaciju rezultata brojanja. Kao indikatori rezultata brojanja mogu se koristiti svijetleće diode, *NIXIE* cijevi ili sedam-segmentni indikatori.

Neke karakteristične strukture brojača impulsa biće razmotrene u daljem izlaganju.

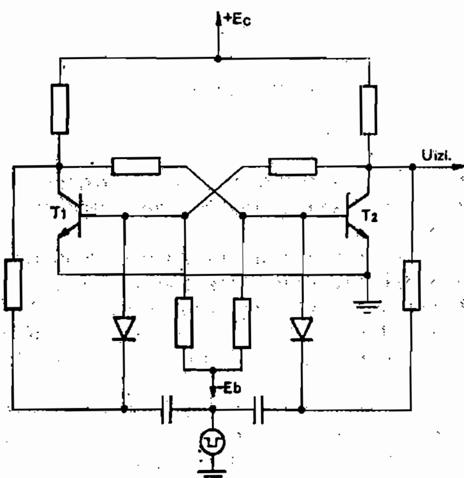
BINARNI BROJAČI

Ako se izlazni signal promatra u jednom kolektoru, a ulazni unipolarni impulsi dovode u obje baze, običan bistabilni multivibrator se može smatrati kao brojač (ili djelitelj sa dva).

Naime, prvi ulazni impuls mijenja stanje bistabilnog multivibratora, a drugi ulazni impuls ga vraća u prvobitno stanje. Tako se prvobitno stanje uspostavlja nakon svakog drugog ulaznog impulsa. Ako je, kod bistabilnog multivibratora, predstavljenog na slici 139, u početnom stanju tranzistor T_2 vodio, tranzistor T_2 će ponovo provesti tek nakon drugog ulaznog impulsa. Ako se kao izlazni signal uzima negativni impuls na izlazu, onda će se izlazni impuls pojaviti tek nakon drugog

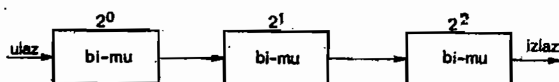
ulaznog impulsa. Bistabilni multivibrator je, dakle, odbrojao dva ulazna impulsa ili izvršio dijeljenje sa dva. (Za dva ulazna impulsa daje jedan izlazni impuls.)

Sada je očito da se vezanjem više bistabilnih multivibratora u seriju mogu formirati sklopovi koji dijele sa 2, sa 4, sa 8 ili općenito sa 2^n, gdje je n broj serijski vezanih bistabilnih multivibratora.



Slika 139. Bistabilni multivibrator

Tako sklop dat na slici 140. predstavlja djelitelj sa 8. Ako pretpostavimo da je svaki multivibrator u slici 140 oblika predstavljenog slikom 139, ulazni impulsi su negativni.

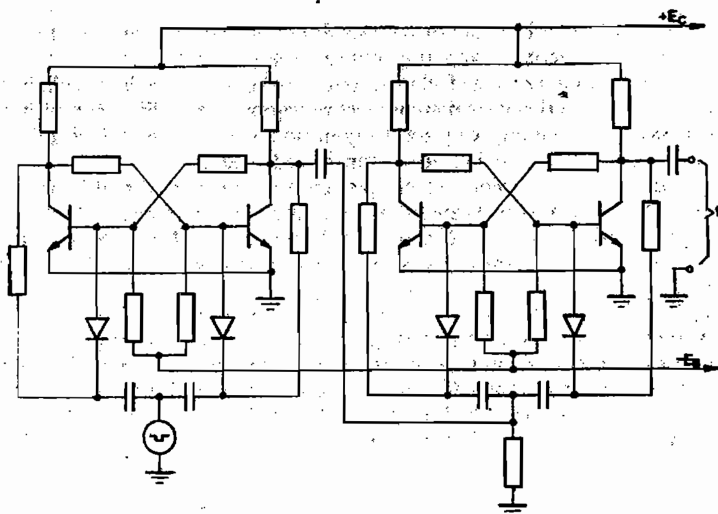


Slika 140. Djelitelj sa 8

Uz pretpostavku da u početnom stanju tranzistor T_2 vodi, izlazni impulsi su također negativni. Prema slici 140, izlaz prvog bistabilnog multivibratora vodi se na ulaz drugog bistabilnog multivibratora kao na slici 141.

Pozitivni impuls koji se pojavi u desnom kolektoru ne može uticati na pomjenu stanja slijedećeg bistabilnog multivibratora zbog polarizacije dioda. Tako prvi bistabilni multivibrator (sl. 140) mijenja stanje nakon svakog ulaznog impulsa, drugi bistabilni multivibrator — nakon svakog drugog ulaznog impulsa, a treći bistabilni multivibrator nakon svakog četvrtog ulaznog impulsa. Koristeći Boolovu algebru i označavajući stanje vođenja stanjem 0, vidi se da je nakon prvog ulaznog impulsa samo prvi multivibrator promijenio stanje; odbrojano je, dakle, $2^0 = 1$ impulsa, te se sa sklopa datog na slici 140 može očitati:

$$0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 001.$$



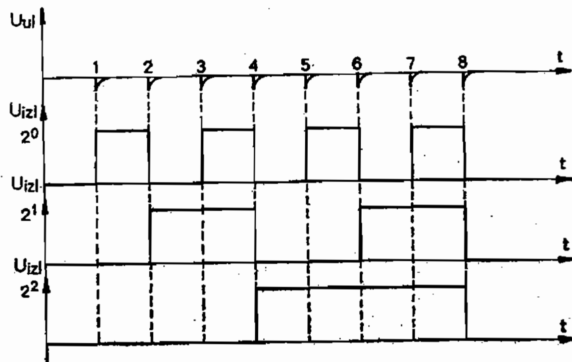
Slika 141. Shema vezivanja bistabilnih multivibratora u djelitelju na slici 140

Nakon 7-og impulsa, stanje na brojaču predstavljenom slikom 140. je

111

i osmi ulazni impuls vraća sklop u prvobitno stanje, dakle, daje negativan impuls na izlazu. Ovaj negativni izlazni impuls se pojavio nakon osam negativnih ulaznih impulsa; sistem prikazan slikom 140 odbrojao je osam impulsa ili podijelio je broj ulaznih impulsa sa 8. Vremenski dijagram ulaznih i izlaznih signala binarnog brojača koji je dat na slici 140. predstavljen je slikom 142.

Odavde je lako zaključiti da će kombinacija od 4 bistabilna multivibratora brojati u sistemu $2^4 = 16$, kombinacija od 5 bistabilnih multivibratora u sistemu 32, a od n bistabilnih multivibratora — u sistemu 2^n.



Slika 142. Vremenski dijagram ulaznih i izlaznih signala brojača iz sl. 140

Maksimalna brzina brojanja ovakve strukture određena je maksimalnom brzinom prekljućivanja prvog bistabilnog multivibratora (multivibratora 2^0). Naime, prvi multivibrator preključuje sa frekvencijom jednakom frekvenciji ulaznih impulsa, drugi multivibrator sa dva puta manjom frekvencijom i svaki slijedeći multivibrator preključuje sa frekvencijom dva puta manjom od frekvencije preključivanja multivibratora koji je u strukturi brojača vezan ispred njega.

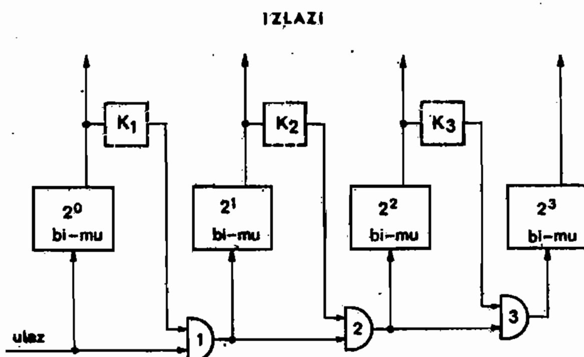
Pošto impulsi za promjenu stanja prolaze kroz bistabilne multivibratore vezane u strukturu brojača, maksimalno vrijeme uspostavljanja cijelog brojača predstavljaće sumu vremena preključivanja svih bistabilnih multivibratora. Treba napomenuti da brzina rada brojača zavisi od vremena prenosa impulsa kroz strukturu brojača.

Ovi nedostaci su u izvjesnoj mjeri eliminirani kod paralelnog binarnog brojača, predstavljenog na slici 146. Ideja formiranja ovoga brojača zasnovana je na osobinama sumiranja binarnih brojeva, prema kojima se rezultat sumiranja nekog binarnog broja i jedinice najmlađeg razreda (2^0) može dobiti zamjenom prve nule (računajući zdesna nalijevo) jedinicom i svih jedinica koje se nalaze desno od te nule — nulama. Jedinice i nule koje se nalaze lijevo od prve nule se ne mijenjaju. Npr.:

$$\begin{array}{r} 1010111 \\ +\quad 1 \\ \hline 1011000 \end{array}$$

Vidi se da je dobijeni broj za jednicu veći od prethodnog.

Ovaj princip je založen u strukturu paralelnog binarnog brojača.



Slika 143. Paralelni binarni brojač

Ako brojač nije odbrojao još nijedan impuls, na izlazima svih bistabilnih multivibratora je signal logičko nula i sva *I* kola su zakočena. Zato će prvi ulazni impuls promijeniti stanje samo prvog bistabilnog multivibratora (2^0) i istovremeno dovesti signal logičko jedan na *I* kolo 1. Drugi ulazni impuls djeluje istovremeno na prvi (2^0) i drugi (2^1) bistabilni multivibrator i mijenja mu stanje. Nakon trećeg ulaznog impulsa signali logičko „jedan" prisutni su na ulazu u *I* kola 1 i 2, te četvrti ulazni impuls djeluje istovremeno na prva tri bistabilna multivibratora (2^0, 2^1 i 2^2) i mijenja im stanja itd.

Na taj način ulazni impuls, praktički, istovremeno dolazi na ulaze svih bistabilnih multivibratora, uključivo i najbližeg multivibratora, koji se nalazi u stanju logičko nula. Zbog toga taj multivibrator prelazi u stanje logičko „jedan", a svi prethodni multivibratori — u stanje logičko „nula". Stanja ostalih bistabilnih multivibratora se ne mijenjaju.

Na taj način je obezbijeđeno povećanje pokazivanja brojača za jedinicu.

Pošto je kašnjenje impulsa uzrokovano prenosnim putom zanemarivo, vrijeme uspostavljanja cijelog brojača je, praktički, jednako vremenu uspostavljanja jednog bistabilnog multivibratora, te je i maksimalna frekvencija ovakvog brojača znatno viša od maksimalne frekvencije binarnog brojača (slika 140), formiranog od istog broja bistabilnih multivibratora.

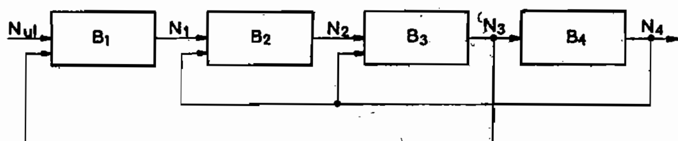
Iz slike 143, međutim, slijedi da se na ulazima *I* kola mogu pojaviti signali povratne sprege i prije nego što iščezne ulazni signal koji ih je uzrokovao, što bi, svakako, dovelo do pogrešnog rada brojača.

Zbog toga se nekada signali povratne sprege dovode na ulaze *I* kola preko sklopova za kašnjenje (K_1, K_2, K_3), koji obezbjeđuju da se ovi signali pojave na ulazima *I* kola tek nakon što prestane da djeluje impuls koji ih je izazvao.

Međutim, često je potrebno da nam brojač radi u sistemu 10. Na prvi pogled brojanje u sistemu deset bi bilo nemoguće ako se koriste binarni brojači.

Ali ako se u binarne brojače na slici 140 uvedu odgovarajuće povratne sprege, može se postići da brojač broji ne samo u sistemu deset nego i u bilo kom drugom sistemu različitom od 2^n — ukoliko je sistem u kome želimo brojati manji od 2^n.

Da ovo pokažemo, razmotrićemo sliku 144, gdje su simbolima B_1 do B_4 označeni bistabilni multivibratori (binari).



Slika 144. Brojač sa uvedenim povratnim spregama

Kad ne bi postojale povratne sprege sa posljednjeg binara na drugi i treći i sa trećeg na prvi, brojač bi radio u sistemu $2^4 = 16$. Da bismo vidjeli u kome sistemu radi brojač sa ovakvim povratnim spregama, napisaćemo jednadžbe za sklop predstavljen na slici 144:

$$N_1 = \frac{1}{2}(N_{ul} + N_3),$$

$$N_2 = \frac{1}{2}(N_1 + N_4),$$

$$N_3 = \frac{1}{2}(N_2 + N_4),$$

$$N_4 = \frac{1}{2}N_3 . \qquad (346)$$

Da nađemo odnos dijeljenja ili sistem u kome radi ovaj brojač, treba naći odnos izlaznog i ulaznog signala:

$$\frac{N_4}{N_{ul}}.$$

Zato ćemo iz relacije (346) naći N_4:

$$N_4 = \frac{\begin{vmatrix} 2 & 0 & -1 & N_{ul} \\ 1 & -2 & 0 & 0 \\ 0 & 1 & -2 & 0 \\ 0 & 0 & 1 & 0 \end{vmatrix}}{\begin{vmatrix} 2 & 0 & -1 & 0 \\ 1 & -2 & 0 & 1 \\ 0 & 1 & -2 & 1 \\ 0 & 0 & 1 & -2 \end{vmatrix}} \tag{347}$$

Razvijanjem po prvom stupcu, ovo postaje:

$$N_4 = \frac{2\begin{vmatrix} -2 & 0 & 0 \\ 1 & -2 & 0 \\ 0 & 1 & 0 \end{vmatrix} - 1\begin{vmatrix} 0 & -1 & N_{ul} \\ 1 & -2 & 0 \\ 0 & 1 & 0 \end{vmatrix}}{2\begin{vmatrix} -2 & 0 & 1 \\ 1 & -2 & 1 \\ 0 & 1 & -2 \end{vmatrix} - 1\begin{vmatrix} 0 & -1 & 0 \\ 1 & -2 & 1 \\ 0 & 1 & -2 \end{vmatrix}} = \frac{2\cdot 0 - N_{ul}}{2\cdot(-5) - 1(-2)}$$

$$N_4 = \frac{N_{ul}}{8}. \tag{348}$$

Sklop prikazan na slici 144, dakle, dijeli u sistemu 8, iako ima 4 binara. Ovo je posljedica postojanja povratnih sprega. Odmah je jasno da nema nikakvog smisla praviti djelitelj sa četiri binara, pa mu onda obarati odnos dijeljenja na 8, kad se brojanje u sistemu 8 moglo postići sa 3 binara. Ovo je, međutim, samo primjer djelovanja povratnih sprega. Iz provedenog računa slijedi da se uvođenjem pogodnih povratnih sprega brojač može „natjerati" da radi u željenom sistemu. Razmatranje slike 144. predstavljalo je primjer analize već postojećeg sklopa. Ono što nas, praktično, uvijek interesuje je sinteza sklopa. Mi, dakle, znamo u kome sistemu brojanja bi trebao da radi brojač i tražimo kakve povratne sprege su potrebne da bi on tako radio.

Jedan od veoma jednostavnih načina određivanja povratnih sprega je da se prvo odabere binarni brojač koji bi brojao u sistemu $B > A$, gdje je A željeni sistem brojanja, a

$$B = 2^n$$

$$2^{n-1} < A < B.$$

Onda se razlika $B - A$ predstavi kao binaran broj:

$$B - A = 1\cdot 2^0 + 0\cdot 2^1 + 0\cdot 2^2 + \ldots.$$

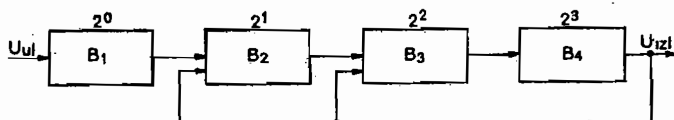
i povratne sprege se vraćaju sa posljednjeg binara na svaki od binara koji figurira u sumi sa 1. Ovo je najlakše promatrati na primjeru.

Ako je potrebno da brojač radi u sistemu 10, odabiremo brojač sa 4 binara. On bi brojao u sistemu $2^4 = 16$.

Razlika:

$$B - A = 16 - 10 = 6 = 1 \cdot 2^1 + 1 \cdot 2^2.$$

Povratne sprege se vraćaju sa zadnjeg binara na drugi i treći binar, prema slici 145.



Slika 145. Brojač koji radi u sistemu 10

Nakon osmog ulaznog impulsa stanje na brojaču, predstavljenom na slici 145, bez povratnih sprega, bi bilo

$$0 \cdot 2^0 + 0 \cdot 2^1 + 0 \cdot 2^2 + 1 \cdot 2^3 = 1000.$$

Ovakav sklop bi se vratio u prvobitno stanje nakon 16 ulaznih impulsa. Ako želimo da se vrati nakon 10 impulsa, potrebno je da nakon osmog impulsa sklop „ima utisak" da je odbrojao 14 impulsa. Dakle, nakon osmog impulsa stanje brojača treba biti

$$1110 = 14.$$

Ovo se postiže ako se osmi impuls vodi na drugi i treći binar, te im promijeni stanje. Sklop broji dalje normalno još dva impulsa i vraća se u prvobitno stanje nakon odbrojanih 10, a ne šesnaest impulsa. Povratna sprega je, dakle, uvela lažne signale i „ubrzala" brojanje.

Vremenski dijagram brojača prikazan na slici 145. dat je u slici 146.

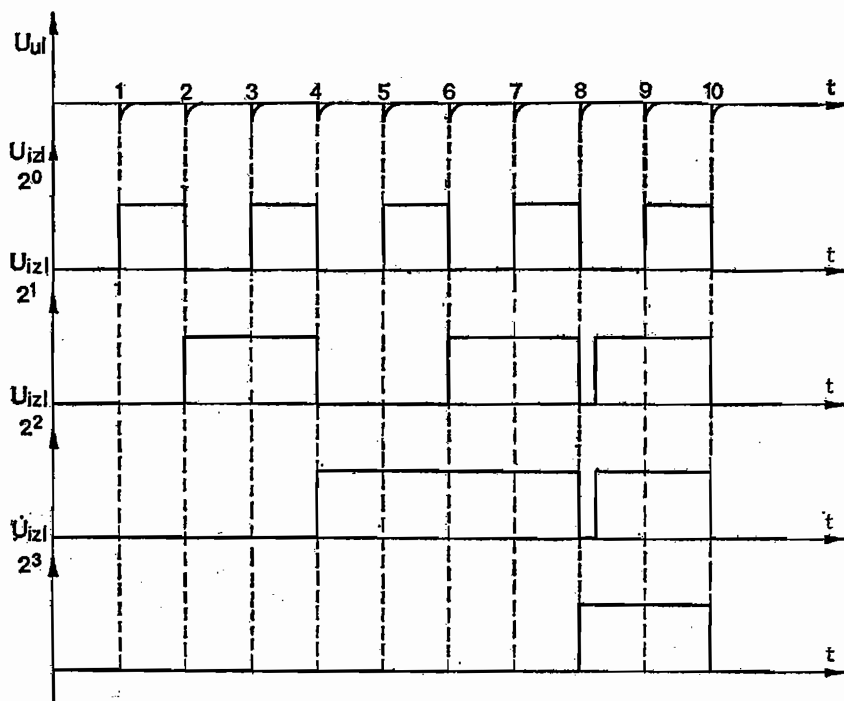
Nakon 10-og impulsa brojač je u početnom stanju: na svim izlazima javlja se signal „0".

Promatranjem slike 145. i slike 146. može izgledati da je signal povratne sprege uzet nekorektno. Naime, nakon osmog ulaznog impulsa na izlazu četvrtog binara se javlja pozitivni skok, koji predstavlja signal povratne sprege i koji se vodi na drugi i treći binar.

Pozitivni signal ne bi izazvao promjenu stanja binara, pa se signal povratne sprege ne vodi sa istog kolektora sa koga se uzima izlazni signal (iako je u slici 145 simbolički tako naznačeno) ili na isti ulaz, nego npr. sa drugog kolektora istog binara.

PRSTENASTI BROJAČI

Brojanje u sistemu 10, kao i brojanje u bilo kome drugome sistemu moguće je realizirati i strukturama prstenastih brojača. Prstenasti brojač se sastoji općenito od n međusobno povezanih binara, od kojih je samo jedan u stanju logičko „1", a svi ostali u stanju logičko „0". Ulazni signal (impuls) mijenja stanje samo binara koji je bio u stanju logičko „1" i njemu susjednog (slijedećeg) binara. Ukupan broj ulaznih impulsa određen je lokacijom binara na čijem se izlazu pojavio signal



Slika 146. Vremenski dijagram ulaznih i izlaznih signala brojača koji je prikazan na slici 145

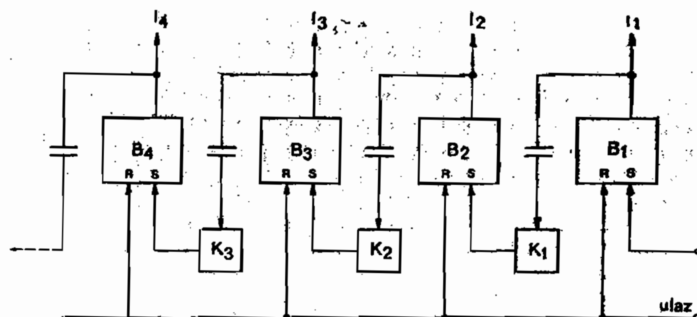
logičko „1". Izlaz posljednjeg binara može biti vezan na ulaz prvog binara (zatvoren prsten) ili može ostati slobodan (otvoren prsten).

Struktura prstenastog brojača sa otvorenim prstenom predstavljena je slikom 147. Vidi se da se kao izlazni signal uvijek promatra signal (uslovno uzeto) u kolektoru desnog tranzistora binara, dok se ulazni signali dovode istovremeno na *R* ulaze svih binara (ulaze za uspostavljanje signala logičko „0" na izlazima binara).

Dalje, pretpostavljeno je da samo negativan impuls doveden na *S* ulaz binara uzrokuje pojavu signala logičko „1" na izlazu toga binara.

Ako pretpostavimo da je samo binar B_1 u stanju logičko „1", a svi ostali binari u stanju logičko „0", onda će dovođenje jednog impulsa na ulaz brojača uzrokovati promjenu stanja samo binara B_1. Međutim, promjena stanja izlaza binara B_1 sa vrijidnosti logičko „1" na vrijednost logičko „0" predstavlja negativan skok, koji izaziva i promjenu stanja izlaza binara B_2.

Pošto se signal na izlazu binara B_2 mijenja od vrijednosti logičko „0" na vrijednost logičko „1", ova promjena ne utiče na stanja ostalih binara u strukturi. Zato je sada samo izlaz binara B_2 u stanju logičko „1", dok su izlazi svih ostalih binara u stanju logičko „0". Slijedeći impuls na ulazu uzrokovaće pojavu signala logičko „1" samo na izlazu binara B_3, dok će na izlazima svih ostalih binara biti prisutan signal logičko „0" itd. Očigledno je da će za brojanje u sistemu 10 biti potrebno da brojač sadrži 10 binara, te da pojava signala logičko „1" na pojedinim izlazima odgovara brojevima 0, 1, 2,... 9.



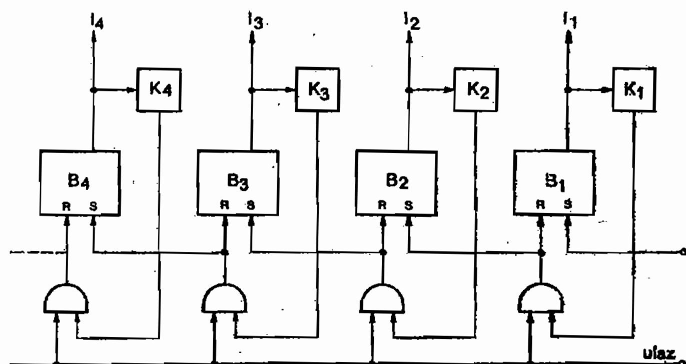
Slika 147. Prstenasti brojač (sa otvorenim prstenom)

Blokovi K_1, K_2, K_3 . . . predstavljaju blokove za kašnjenje, koji obezbjeđuju da izlazni signal s prethodnog binara aktivira slijedeći binar tek poslije prestanka djelovanja ulaznog signala.

Ukoliko je potrebno da brojač predstavljen na slici 147. radi u zatvorenom prstenu, dovoljno je izlaz binara B_4 vezati na S ulaz binara B_1.

Treba primijetiti da je kod brojača prikazanog na slici 147 ulazni signal djelovao na jedan binar, a tek izlazni signal iz toga binara je aktivirao slijedeći binar, te je maksimalna brzina brojača bila određena vremenima prekljućivanja dvaju binara.

Ovaj nedostatak se može izbjeći ako se struktura brojača formira prema slici 158.



Slika 148. Prstenasti brojač sa istovremenim djelovanjem ulaznog signala na dva binara

Pošto je uvijek samo jedan binar u stanju logičko „1", to će se za vrijeme djelovanja ulaznog signala — signal logičko „1" pojaviti na izlazu samo jednoga I kola (vezanoga na taj binar). Ovaj signal djeluje istovremeno na ulaz binara koji je bio u stanju logičko „1" i na slijedeći binar izazivajući promjene stanja na njihovim izlazima.

Vidi se da je maksimalna brzina brojača određena, praktički, vremenom preključivanja samo jednog binara, ali je struktura brojača nešto složenija.

Blokovi K_1, K_2 . . . obezbjeđuju da se novonastalo stanje na izlazu binara prenese na ulaz pripadnog *I* kola tek po prestanku djelovanja ulaznog signala. Treba konstatovati da prstenasti brojači sadrže više binara nego odgovarajući binarni brojači, ali je zato maksimalna brzina rada prstenastih brojača veća, a način indiciranja i fiksiranja decimalnog broja prirodniji i lakše izvodiv. Pošto ulazni impulsi pomjeraju signal logičko „1" (dakle, određeni naponski nivo) sa jednog izlaza brojača na drugi, prstenasti brojači se najčešće koriste kao komutatori.

REVERZIBILNI BROJAČI

Do sada razmotreni brojači brojali su u „direktnom" smjeru, tj. svaki slijedeći impuls na ulazu povećavao je očitanje brojača za jedinicu.

Ukoliko se nakon svakog ulaznog impulsa očitanje brojača smanjuje za jedinicu, za takav brojač se kaže da broji u „inverznom" smjeru. Brojač koji može da vrši brojanje kako u direktnom tako i u inverznom smjeru naziva se reverzibilni brojač. Da se dođe do principa formiranja struktura reverzibilnih brojača, potrebno je prvo razmotriti način formiranja brojača koji radε u inverznom smjeru.

Pošto je brojanje u direktnom smjeru realizirano vezivanjem kolektora desnih tranzistora binara na brojački ulaz slijedećeg binara (prema slici 141), nameće se ideja da se brojanje u inverznom smjeru može realizirati vezivanjem kolektora lijevih tranzistora binara (slika 141) na brojački ulaz slijedećeg binara. Očitanja se pri tome vrše u kolektorima desnih tranzistora.

U tome slučaju će binar starijeg razreda prelaziti iz stanja logičko „0" u stanje logičko „1" onda kada i binar mlađeg razreda prelazi iz stanja logičko „0" u stanje logičko „1". Binar najmlađeg razreda će mijenjati stanje nakon svakog ulaznog impulsa.

Ako pretpostavimo da je na brojaču bio već fiksiran npr. broj 12 (binarno predstavljen kao 1100), pri nailasku slijedećeg impulsa na ulaz — na izlazu posljednjeg binara će se pojaviti signal logičko „1". Ova promjena izaziva prelazak slijedećeg binara iz stanja logičko „0" u stanje logičko „1", što sa svoje strane izaziva prelazak trećeg binara iz stanja logičko „1" u stanje logičko „0". Promjena stanja na izlazu trećeg binara ne izaziva promjenu stanja slijedećeg binara, te je nakon nailaska jednog ulaznog impulsa očitanje brojača 1011, što odgovara broju 11 u desetičnom sistemu brojanja.

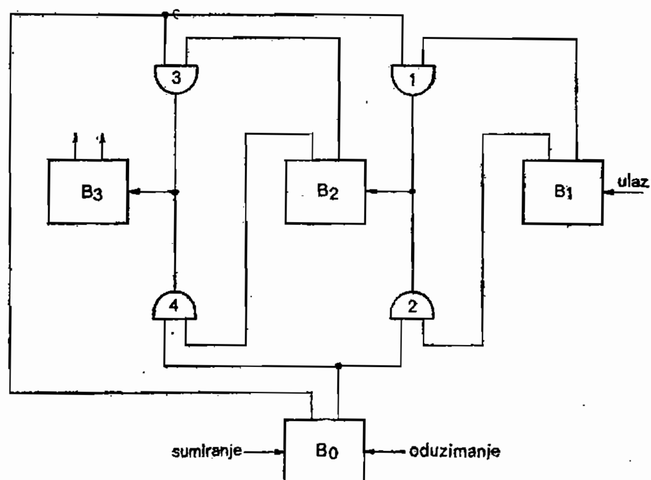
Očigledno je da će svaki slijedeći impuls na ulazu smanjivati očitanje na brojaču za jedinicu. Na osnovu provedenih razmatranja slijedi da se reverzibilni brojač može formirati npr. prema strukturi prikazanoj na slici 149.

U slici 149. binar B_0 predstavlja upravljački binar, koji određuje „smjer" brojanja, dok se ulazni signali dovode na ulaz binara B_1.

Ako se na ulaz binara B_0 dovede signal „sumiranje", signal logičko „1" se javlja na ulazima *I* kola 1 i 3, te se na ulaze binara B_2 i B_3 dovode signali samo sa kolektora desnih tranzistora i brojač broji u direktnom smjeru (sumira).

Ukoliko se na binar B_0 dovede komanda „oduzimanje", signal logičke „1" se javlja na ulazima *I* kola 2 i 4, te se na ulaze binara B_2 i B_3 dovode signali samo sa kolektora lijevih tranzistora i brojač broji u inverznom smjeru (oduzima).

Očitanje brojača vrši se na kolektorima desnih tranzistora binara. Treba primijetiti da je blok-shema na slici 149. samo principijelna, te da predstavlja samo jedno od mogućih rješenja reverzibilnih brojača.



Slika 149. Reverzibilni brojač

PREKIDAČKE MATRICE

OPĆENITO O PREKIDAČKIM MATRICAMA

Prekidačke matrice predstavljaju veoma važnu komponentu digitalnih sistema. Koriste se kao konvertori koda (koderi i dekoderi), komutatori, selektori itd., a mogu se realizirati korištenjem dioda, tranzistora, magnetnih jezgri, kriotrona i drugih elemenata.

Pri tome nazivi „koder", „dekoder", „selektor"... potiču od specifične namjene ovih matrica, a ne od forme same matrice (tipa matrice). U najširoj primjeni susreću se uglavnom tri tipa prekidačkih matrica, koje su dobile nazive prema svome vanjskome izgledu. To su: pravougaona matrica, piramidalna matrica (engl.: „pyramid matrix", a nekada i „tree matrix") i dvostruka piramidalna matrica (engl.: dual tree matrix).

Postojanje više tipova prekidačkih matrica rezultat je težnje da se iznađe najekonomičnija struktura matrice za dati broj ulaznih varijabli. Ekonomičnost matrice se, pri tome, ocjenjuje prema dva parametra: prema broju korištenih logičkih kola i prema potrebnom broju ulaza u korištena logička kola. Što je broj potrebnih logičkih kola i potrebni broj ulaza za dati broj ulaznih varijabli manji, matrica je ekonomičnija.

Nadalje, pošto pri prolasku ulaznog signala kroz pojedine konfiguracije prekidačkih matrica može doći do smanjenja amplitude toga signala, poželjno je da signal na svome putu od ulaza do izlaza prođe kroz što manji broj logičkih kola. U ovisnosti od broja logičkih kola kroz koje signal mora proći idući od ulaza do izlaza, prekidačke matrice se dijele na jednonivoske i višenivoske.

Pošto prekidačke matrice predstavljaju logičku mrežu sa više ulaza i više izlaza, pri analizi (i sintezi) prekidačkih matrica koristi se Boolova algebra.

Da se dobije uvid u način rada prekidačkih matrica, detaljnije ćemo razmotriti samo prekidačke matrice formirane pomoću *I* kola (jednonivoske i višenivoske) iako se za formiranje prekidačkih matrica mogu koristiti i druga logička kola.

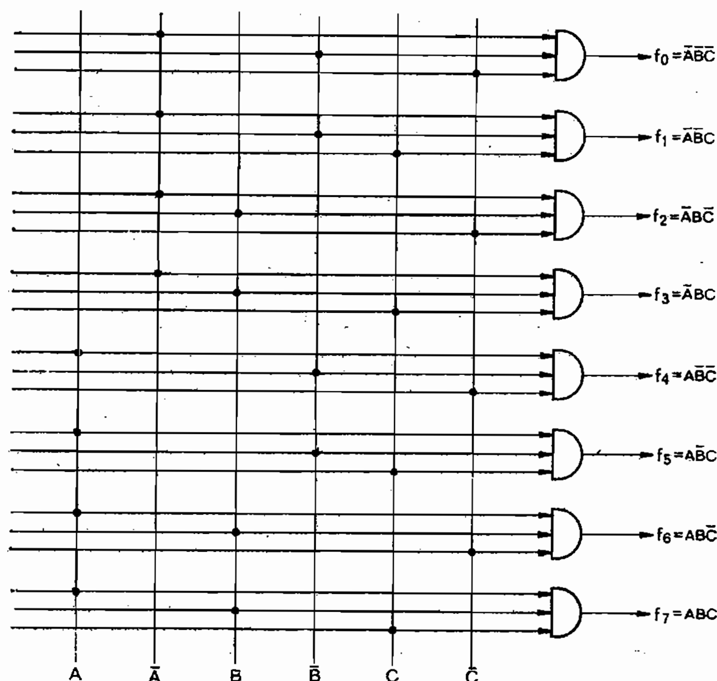
PRAVOUGAONA MATRICA

Ako je potrebno izvršiti identifikaciju stanja ulaza, i to tako da svakoj kombinaciji ulaznih signala odgovara signal na samo jednom, određenom izlazu, takav zadatak je moguće realizirati korištenjem pravougaone prekidačke matrice. Ukoliko

se na ulazu promatrane matrice javljaju samo tri varijable (A, B i C), moguće kombinacije ulaznih signala određene su Boolovim funkcijama:

$$
\begin{aligned}
f_0 &= \bar{A}\bar{B}\bar{C} & \qquad f_4 &= A\bar{B}\bar{C} \\
f_1 &= \bar{A}\bar{B}C & \qquad f_5 &= A\bar{B}C \\
f_2 &= \bar{A}B\bar{C} & \qquad f_6 &= AB\bar{C} \\
f_3 &= \bar{A}BC & \qquad f_7 &= ABC
\end{aligned}
\qquad (349)
$$

Funkcije od f_0 do f_7 predstavljaju logičke proizvode, te ako se, prema sl. 150, svaka od ovih kombinacija dovede na jedno *I* kolo, izlaz iz toga *I* kola će postojati



Slika 150. Pravougaona matrica

samo ako je na njegovim ulazima odgovarajuća kombinacija signala. Tako će uvijek postojati signal samo na jednom od izlaza matrice.

Pri tome samo treba imati u vidu da je komplementarna vrijednost nekog ulaza također data signalom istim kao i ulazni signal (signalom logičko „1", ali na komplementarnom ulazu).

Zbog toga se kod prekidačkih matrica obično ne govori o broju ulaza, nego o broju pari ulaza, gdje se pod „parom" podrazumijeva logička varijabla i njena

komplementarna vrijednost. Dosta često, varijabla i njena komplementarna vrijednost se uzimaju iz dvaju kolektora istog binara.

Pošto signal na svome putu od ulaza do izlaza prolazi kroz samo jedan logički nivo, pravougaona matrica je jednonivoska.

Iz slike 150. se vidi da za n pari ulaznih varijabli potrebni broj I kola u pravougaonoj prekidačkoj matrici N iznosi:

$$N = 2^n, \tag{350}$$

a broj potrebnih ulaza:

$$N_u = n \cdot 2^n. \tag{351}$$

Pošto je potrebni broj I kola jednak broju Boolovih funkcija, a broj ulaza u svako I kolo jednak broju pari ulaznih varijabli, onda sa povećanjem broja pari varijabli, i N i N_u rastu veoma brzo.

Zato je matrica prikazana u slici 150. ekonomična samo ukoliko broj ulaznih varijabli nije veliki. Zbog svoje geometrije ova prekidačka matrica naziva se pravougaonom.

PIRAMIDALNA MATRICA

U nastojanju da se iznađe ekonomičnija struktura prekidačke matrice, za veći broj ulaznih varijabli formirana je piramidalna matrica. Takav naziv ova matrica je dobila zbog svoje geometrije.

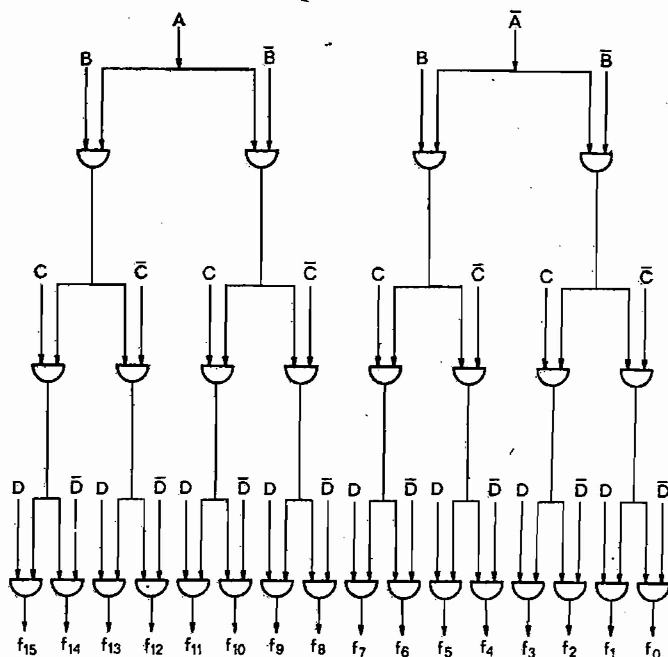
Radi jednostavnosti, razmotrimo piramidalnu matricu formiranu za samo četiri para ulaznih varijabli i predstavljenu slikom 151. Moguće kombinacije signala na ulazu, za četiri logičke varijable, predstavljene su Boolovim funkcijama:

$$\begin{aligned}
f_0 &= \bar{A}\bar{B}\bar{C}\bar{D} & f_8 &= A\bar{B}\bar{C}\bar{D} \\
f_1 &= \bar{A}\bar{B}\bar{C}D & f_9 &= A\bar{B}\bar{C}D \\
f_2 &= \bar{A}\bar{B}C\bar{D} & f_{10} &= A\bar{B}C\bar{D} \\
f_3 &= \bar{A}\bar{B}CD & f_{11} &= A\bar{B}CD \\
f_4 &= \bar{A}B\bar{C}\bar{D} & f_{12} &= AB\bar{C}\bar{D} \\
f_5 &= \bar{A}B\bar{C}D & f_{13} &= AB\bar{C}D \\
f_6 &= \bar{A}BC\bar{D} & f_{14} &= ABC\bar{D} \\
f_7 &= \bar{A}BCD & f_{15} &= ABCD
\end{aligned} \tag{352}$$

Na osnovu relacija (352) vidi se da se funkcije tipa logičkog proizvoda, $f_0 \ldots f_{15}$ mogu realizirati i korištenjem I kola sa samo dva ulaza. U tome slučaju je, međutim, neophodno da izlazni signal iz jednog I kola bude istovremeno ulazni signal u slijedeće I kolo. Neophodno je, dakle, da matrica bude višenivoska.

Način formiranja izlaza za određenu Boolovu funkciju (strukturom piramidalne matrice) vidi se iz slike 151.

Izlazi iz I kola u prvom nivou predstavljaju sve kombinacije logičkih varijabla A i B. Izlazi iz I kola u drugom nivou predstavljaju sve kombinacije izlaza iz I kola prvog nivoa sa logičkom varijablom C. Najzad, izlazi iz I kola trećeg nivoa



Slika 151. Piramidalna matrica

(izlazi prekidačke matrice) predstavljaju sve kombinacije izlaza iz *I* kola drugog nivoa sa logičkom varijablom *D*. Otuda proizlazi da piramidalna matrica za *n* pari logičkih varijabli ima nivo $n - 1$, te da je ukupni broj potrebnih *I* kola *N* određen kao:

$$N = 2 \cdot 2^1 + 2 \cdot 2^2 + 2 \cdot 2^3 + \ldots + 2 \cdot 2^{n-1}$$

odnosno:

$$N = \sum_{k=2}^{n} 2^k = 4\,(2^{n-1} - 1)\,. \tag{353}$$

Ukupni broj potrebnih ulaza u *I* kola N_u, onda, iznosi:

$$N_u = 2 \sum_{k=2}^{n} 2^k\,,$$

odnosno:

$$N_u = \sum_{k=2}^{n} 2^{k+1} = 8\,(2^{n-1} - 1) \tag{354}$$

Vidi se da za realizaciju Boolovih funkcija sa istim brojem varijabli, piramidalna matrica zahtijeva više *I* kola nego odgovarajuća pravougaona matrica, ali je zato

zahtijevani broj ulaza u I kola znatno manji nego kod pravougaone matrice. Prednosti piramidalne matrice u odnosu na pravougaonu matricu postaju očitije ukoliko broj ulaznih varijabli raste.

DVOSTRUKA PIRAMIDALNA MATRICA

Daljnje povećanje ekonomičnosti u slučaju većeg broja ulaznih varijabli omogućuje struktura dvostruke piramidalne matrice, predstavljene slikom 152. Vidi se da je matrica data na slici 152. formirana za četiri para ulaznih varijabli, čije su Boolove funkcije određene relacijama (352), pri čemu ukupan broj potrebnih I kola N za n pari ulaznih varijabli iznosi:

$$N = 2 \cdot 2^{\frac{n}{2}} + 2^n. \tag{355}$$

Očito je da potrebni broj ulaza u I kola N_u, onda, iznosi:

$$N_u = \frac{n}{2}\, 2 \cdot 2^{\frac{n}{2}} + 2 \cdot 2^n,$$

odnosno:

$$N_u = n \cdot 2^{\frac{n}{2}} + 2^{n+1}. \tag{356}$$

Ovakva struktura matrice implicira da $2 \cdot 2^{\frac{n}{2}}$ korištenih I kola ima po $\frac{n}{2}$ ulaza, dok preostala I kola imaju po dva ulaza, te da je cijela matrica dvonivoska.

Relacije (355) i (356), međutim, vrijede samo ako je n paran broj, tj. ukoliko je broj ulaznih varijabla paran. Pošto to nije uvijek slučaj, opći oblik dvostruke piramidalne matrice predstavljen je slikom 153.

Matrica M_0 predstavlja centralnu matricu, formiranu od I kola sa po dva ulaza, dok matrice M_1 i M_2 predstavljaju periferne matrice, čiji se izlazi vežu na ulaze odgovarajućih I kola u centralnoj matrici. Kod matrice predstavljene slikom 152. matricu M_1 čine I kola označena sa 1, 2, 3 i 4; matricu M_2 čine I kola označena sa 5, 6, 7 i 8, dok preostala I kola, raspoređena koordinatno, čine centralnu matricu M_0.

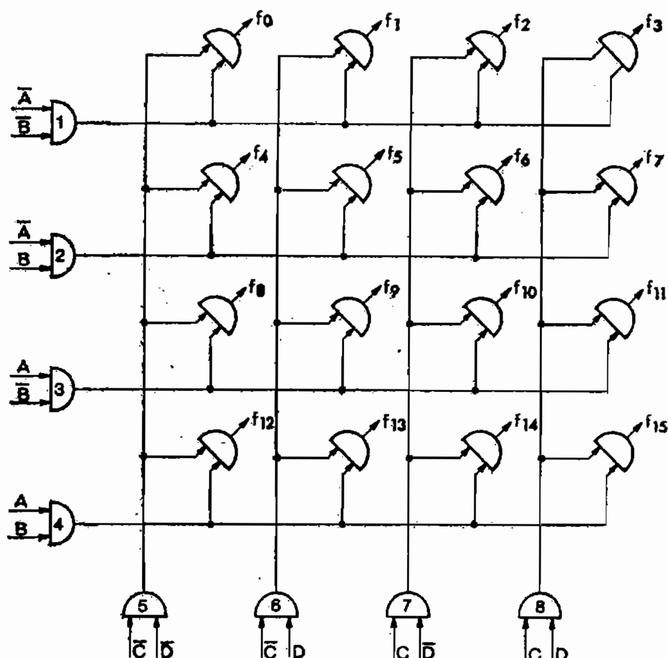
Općenito, u slučaju da matrica ima n pari ulaznih varijabli na ulaz periferne matrice M_1 dovodi se m pari varijabli (pri čemu je $m < n$), dok se preostalih $n-m$ pari varijabli dovodi na ulaz periferne matrice M_2. Matrice M_1 i M_2 mogu biti bilo koga tipa, iako se, obično, i tip matrica M_1 i M_2 bira tako da daje najekonomičniju strukturu za dati broj pari ulaznih varijabli.

Otuda je ukupni broj I kola, N, potrebnih za realizaciju dvostruke piramidalne matrice, u općem slučaju određen kao:

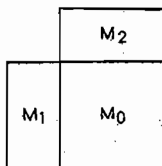
$$N = N_1 + N_2 + 2^n, \tag{357}$$

dok je odgovarajući ukupni broj potrebnih ulaza, N_u, dat sa:

$$N_u = N_{1u} + N_{2u} + 2 \cdot 2^n. \tag{358}$$



Slika 152. Dvostruka piramidalna matrica



Slika 153. Opći oblik dvostruke piramidalne matrice

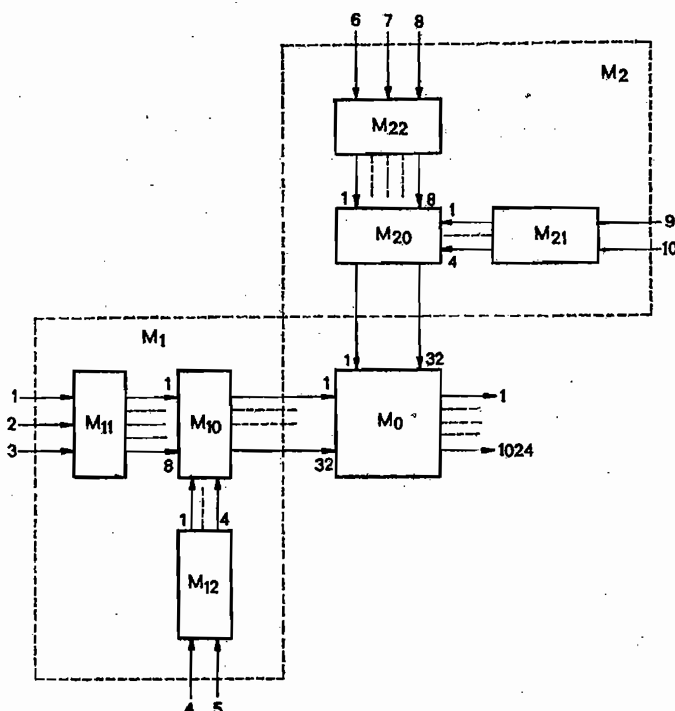
Ovdje N_1 i N_2 predstavljaju ukupni broj potrebnih *I* kola u perifernim matricama M_1 i M_2, a N_{1u} i N_{2u} odgovarajući ukupni potrebni broj ulaza tih matrica.

Kao ilustraciju razmotrimo dvostruku piramidalnu matricu sa deset pari ulaznih varijabli, formiranu prema slici 154.

Na svaki od ulaza označenih „brojevima 1 do 10" dovodi se po jedan par ulaznih varijabli. Periferne matrice M_1 i M_2 formirane su takođe kao dvostruke piramidalne matrice. Brojevi unutar strukture dvostruke piramidalne matrice označavaju izlaze iz pojedinih matrica. Pošto je broj ulaza u periferne matrice unutar perifernih matrica M_1 i M_2 mali (manji ili jednak 3), matrice M_{11}, M_{12}, M_{21} i M_{22} mogu biti pravougaone matrice. Uz tu pretpostavku, prema relaciji (357), ukupni broj korištenih *I* kola za matricu prikazanu na slici 154. postaje:

$$N = 2^3 + 2^2 + 2^5 + 2^3 + 2^2 + 2^5 + 2^{10}$$

$$N = 1112,$$



Slika 154. Dvostruka piramidalna matrica za deset pari ulaznih varijabli

a ukupni broj potrebnih ulaza, prema relaciji (358):

$$N_u = 3 \cdot 2^3 + 2 \cdot 2^2 + 2 \cdot 2^5 + 3 \cdot 2^3 + 2 \cdot 2^2 + 2 \cdot 2^5 + 2 \cdot 2^{10}$$

odnosno:

$$N_u = 2240.$$

Pri tome je korišteno samo šesnaest I kola sa po tri ulaza, dok su sva ostala I kola sa po dva ulaza, te je cijela matrica tronivoska.

POREĐENJE PREKIDAČKIH MATRICA

Da se dobije uvid u ekonomičnost razmotrenih tipova prekidačkih matrica, u tabeli (slika 155) naveden je potrebni broj I kola i potrebni broj ulaza za pravougaonu, piramidalnu i dvostruku piramidalnu matricu, u funkciji broja pari ulaznih varijabli. Pri tome je broj pari ulaznih varijabli mijenjan od 2 do 10. Pošto se konfiguracija perifernih matrica kod dvostruke piramidalne matrice može formirati proizvoljno, potrebno je napomenuti da su podaci navedeni u tabeli dobijeni pretpostavljajući da su:

— do šest pari ulaznih varijabli periferne matrice formirane kao pravougaone;
— za sedam pari ulaznih varijabli jedna periferna matrica je formirana kao pravougaona, a druga kao dvostruka piramidalna;
— za osam, devet i deset pari ulaznih varijabli obje periferne matrice su formirane kao dvostruke piramidalne, pri čemu su njihove periferne matrice (matrice M_{11}, M_{12}, M_{21}, M_{22}, slika 154) pravougaone.

n	pravougaona		piramidalna		dvostruka piramidalna	
	N	Nu	N	Nu	N	Nu
2	4	8	4	8	8	12
3	8	24	12	24	14	26
4	16	64	28	56	24	48
5	32	160	60	120	44	96
6	64	384	124	248	80	176
7	128	896	252	504	160	328
8	256	2048	508	1016	304	608
9	512	4608	1020	2040	580	1168
10	1024	10.240	2044	4088	1112	2240

Slika 155. Potrebni broj *I* kola i ulaza za pojedine tipove prekidačkih matrica

Vodeći računa o činjenici da ekonomičnost matrice raste ne samo sa smanjenjem broja korištenih *I* kola nego i sa smanjenjem broja ulaza, slijedi da najneekonomičniju strukturu pri velikom broju pari ulaznih varijabli predstavlja pravougaona matrica, te da je u istim uslovima najpovoljnija konfiguracija dvostruke piramidalne matrice. Pri tome treba imati na umu da je pravougaona matrica jednonivoska, što predstavlja nesumnjivu prednost u odnosu na druga dva tipa matrica, pošto sa porastom nivoa matrice dolazi do smanjenja amplitude logičkog signala a takođe i do smanjivanja brzine rada matrice.

Stoga je u slučajevima malog broja pari ulaznih varijabli uputno koristiti pravougaonu matricu, a u slučaju većeg broja pari ulaznih varijabli — dvostruku piramidalnu matricu.

DIODNA DEKODIRAJUĆA MATRICA

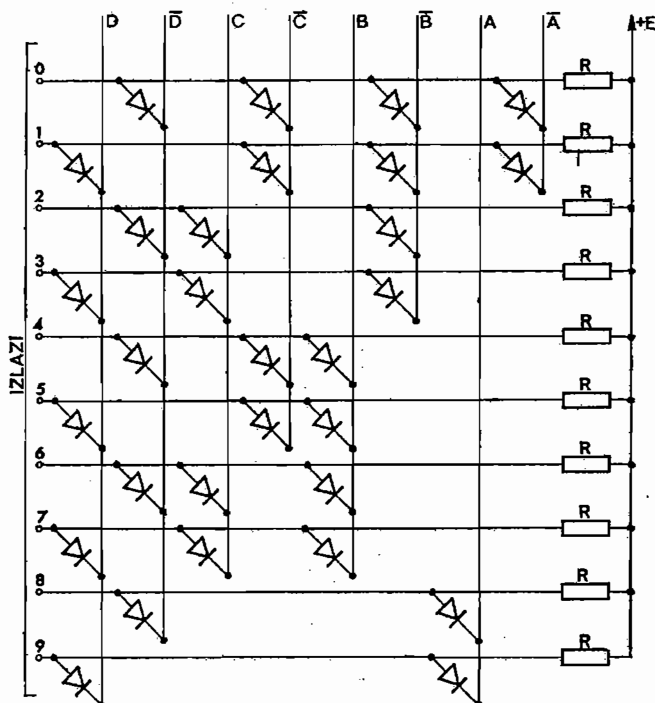
Kao jednu od karakterističnih primjena prekidačkih matrica razmotrimo diodnu dekodirajuću matricu, predstavljenu slikom 156, namijenjenu za prevođenje binarno kodiranog decimalnog broja u odgovarajući decimalni broj.

Uz korištenu pozitivnu logiku, iz sl. 156. neposredno slijedi da će se za odgovarajuću binarnu kombinaciju na izlazu javiti samo jedan signal, koji decimalno predstavlja datu binarnu kombinaciju.

Lako je provjeriti rad sheme na primjerima. Razmotrimo slučaj kada je na ulazu u matricu signal nula. Ovakvo stanje ulaza odgovara funkciji f_0 određenoj kao:

$$f_0 = \bar{A}\bar{B}\bar{C}\bar{D}.$$

U tome slučaju, na ulazima $\bar{A}$, $\bar{B}$, $\bar{C}$ i $\bar{D}$ napon je $+E$ volta, a na ulazima A, B, C i D napon je jednak nuli. Zato su sve diode spojene na krajeve $\bar{A}$, $\bar{B}$, $\bar{C}$ i $\bar{D}$



Slika 156. Diodna dekodirajuća matrica

zakočene, a one vezane za A, B, C i D vode. Lako je vidjeti da u tome slučaju samo prvi otpor nije preko diode vezan na masu, te postoji signal samo na prvom izlazu, izlaz za signal 0.

Tako, za binarnu kombinaciju broja 8:

$$f_7 = 1000$$

postoji napon na ulazima: A, $\bar{B}$, $\bar{C}$ i $\bar{D}$, a ne postoji na ulazima $\bar{A}$, B, C i D. Otuda slijedi da će se signal pojaviti samo na izlazu 8.

Ako se ovaj signal iskoristi da aktivira npr. odgovarajuću katodu *NIXIE*-cijevi, za različite binarno kodirane signale rezultiraće decimalne numeričke indikacije.

KARAKTERISTIČNE STRUKTURE

Poglavlje „Karakteristične strukture" daje samo jedan aspekt aplikacije do sada razmotrenih sklopova, bez pretenzija da obuhvati sve tipove karakterističnih primjena. Ove aplikacije, sa jedne strane, treba da ukažu na sasvim nove, karakteristične funkcionalnosti, koje se veoma često susreću u digitalnim sistemima, a s druge strane, na način formiranja ovih funkcionalnosti i neke njihove specifičnosti.

SUMATORI

Da se dobije elementarni uvid u sintezu osnovnih sklopova digitalnog računara, razmotrićemo sklop koji vrši sumiranje dvaju binarno kodiranih brojeva.

Saberimo dva binarno kodirana broja:

$$\begin{array}{rr} 100110 & 38 \\ +001111 & +15 \\ \hline 110101 & 53 \end{array}$$

U procesu sabiranja mi smo vršili dvije operacije: pisali smo rezultat ispod i prenosili na slijedeću, značajniju znamenku ono što smo „pamtili".

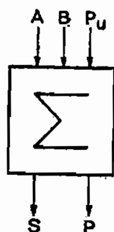
Ako želimo da operaciju sabiranja vrši neki logički sklop, on će očigledno morati da ima dva izlaza: izlaz na kome se javlja znamenka (izlaz sume S) i izlaz na kome se javlja signal koji se „pamti" i prenosi (izlaz P), odnosno izlaz koji indicira da „1" treba da se prenese na slijedeću znamenku.

Prenošenje „1" sa izlaza P na slijedeću, višu znamenku ekvivalentno je zbrajanju te „1" sa signalima koji predstavljaju slijedeću značajniju znamenku, pa sumator, osim ulaza A i B, na koje se dovode signali koji se zbrajaju, mora da ima i treći ulaz, na koji se dovodi signal sa izlaza P. Sumator je, onda, predstavljen slikom 157.

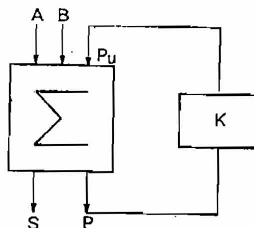
Ako se signali na ulaze A i B dovode u vremenskom nizu i ako se signali koji predstavljaju istu značajku (istu potenciju broja 2) dovode istovremeno, onda se zatvaranjem povratne sprege sa izlaza P na ulaz P_u, preko elementa za kašnjenje K, može realizovati sumator. Ovako realiziran sumator se naziva „serijski sumator" i predstavljen je slikom 158.

Ukoliko su signali na ulazima A i B takvi da nakon njihovog sumiranja „1" treba da se pamti i prenese na slijedeću znamenku, onda blok „K" unosi potrebno kašnjenje signala sa P, tako da se „1" sa P pojavi na ulazu P_u u trenutku nailaska

signala koji predstavljaju slijedeću, značajniju znamenku. Zato su ulazi A, B i P_u potpuno ravnopravni u određivanju signala na izlazu S. Da bi sklop Σ korektno sabirao signale, on mora obezbijediti logičke operacije na signalima u skladu sa



Slika 157. Sumator



Slika 158. Serijski sumator

pravilima Boolove algebre. Zato će tablica koja daje odnos izlaznih i ulaznih signala biti predstavljena slikom 159.

Treba napomenuti da je osnovni preduslov pravilnog rada serijskog sumatora da se signali na ulaze A i B dovode počev od najbeznačajnije znamenke.

A	B	P_u	S	P
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Slika 159. Tablica ulaza i izlaza sumatora

Vidi se da je izlazni signal sume S dat logičkom funkcijom:

$$S = \bar{A}\bar{B}P_u + \bar{A}B\bar{P}_u + A\bar{B}\bar{P}_u + ABP_u, \tag{359}$$

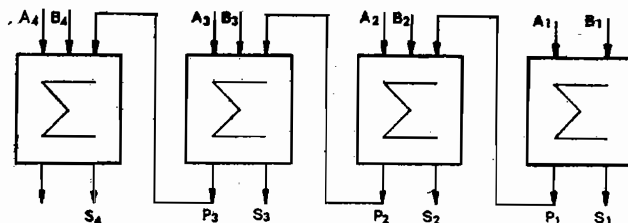
dok je izlazni signal „pamćenja" ili prenošenja dat logičkom funkcijom:

$$P = \bar{A}BP_u + A\bar{B}P_u + AB\bar{P}_u + ABP_u. \tag{360}$$

Ako su ulazni signali dati vremenskim nizom, onda je izlazni signal koji predstavlja sumu S, takođe vremenski niz, pri čemu se prvo javljaju znamenke najbeznačajnijih brojeva. Nedostatak ovakvog sumatora je njegova sporost. Naime, da bi se obavila operacija sabiranja, potrebno je dovoditi niz impulsa. Što je broj koji želimo sabrati veći, niz impulsa je „duži" i vrijeme potrebno za ispunjenje operacije je duže. Prednost ovakvog sumatora je relativna jednostavnost sklopa i korištenje samo jednog sumatora za sabiranje „brojeva" proizvoljne „dužine".

Ako se želi skratiti vrijeme računanja, umjesto serijskog sumatora može se konstruirati paralelni sumator.

Osnovni blok sumatora, prema sl. 157, ostaje nepromijenjen. Paralelni sumator se formira vežući izlaz P jednog sumatora na ulaz P_u sumatora koji mu stoji s lijeva. Pri tome se ne uvodi nikakav blok kašnjenja. Paralelni binarni sumator je predstavljen slikom 160.



Slika 160. Paralelni sumator

Na svaki ulaz sumatora (A_1, A_2 . . . A_n) dovodi se po jedna znamenka binarno kodiranog broja. Zato će za zbrajanje dvaju n-bitnih brojeva biti potrebno najmanje n sumatora.

Signali se na ulaže A_i i B_i dovode istovremeno i vrijeme koje je potrebno za vršenje operacije sabiranja je vrijeme trajanja jedne „znamenke" (jednog znaka) plus vrijeme koje je potrebno za eventualno prenošenje signala sa izlaza P_i kroz sumator. Ovo je, svakako, znatno kraće nego u slučaju serijskog sumatora, ali je i sklop ovdje znatno složeniji.

Ako je potrebno izvršiti operaciju oduzimanja dvaju brojeva, konfiguracija sklopa je ista kao kod serijskog odnosno paralelnog sumatora, jedino se logičke funkcije sklopa razlikuju.

Logička funkcija suptraktora pravljena je analogno onoj za sumatore, opet na osnovu zakona Boolove algebre.

Da se nađe optimum između složenosti sklopa i brzine obavljanja operacija sabiranja i oduzimanja, sklopovi za sabiranje i oduzimanje se često izvode kao serijsko-paralelni sklopovi. Tako se npr. sklop za sabiranje dvaju brojeva od po 24 bita može konstruisati tako da sabire svaka dva susjedna bita paralelno i nakon toga obavi dvanaest serijskih zbrajanja. Time je trajanje procesa sabiranja svedeno na trajanje samo 12 znakova.

Alternativan način formiranja strukture sumatora je korištenjem polusumatora.

Polusumator je sklop koji formira rezultat sumiranja samo dvaju binarnih brojeva istog reda veličine.

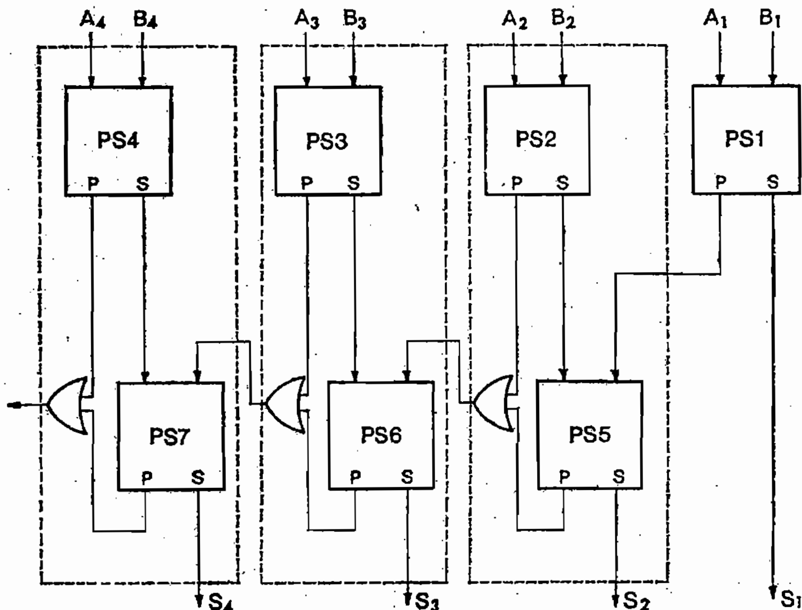
Očigledno je da polusumator treba da ima dva izlaza: izlaz sume i izlaz prenosa S odnosno P, pri čemu je:

$$S = A\bar{B} + \bar{A}B,$$

$$P = AB, \qquad (361)$$

gdje A i B predstavljaju dva digita koja je potrebno sumirati. Signal na izlazu prenosa uvijek je za red veličine „stariji" od sumarnih digita, te da bi se formirala konačna suma dvaju brojeva, svaki poluprenos P treba dodati na polusumu S slijedećeg, višeg reda. Sada se binarni sumator može formirati prema slici 161, pri čemu se koriste polusumatori PS i ILI kola.

Vidi se da signal sa S izlaza krajnjeg donjeg polusumatora predstavlja najbeznačajniju binarnu znamenku, a da se njegov P izlaz vodi na ulaz polusumatora na koji dolazi i signal sa izlaza S polusumatora, na koji se dovodi slijedeća, značajnija binarna znamenka. Na taj način formirani signal na izlazu S_2 predstavlja signal slijedeće, starije, binarne znamenke. Treba primijetiti da se „1" ne može nikada istovremeno pojaviti i na izlazu P polusumatora PS_2 i na izlazu P polusumatora PS_5 i da je, u slučaju da se pojavi na bilo kojem od ovih izlaza, treba prenijeti na ulaz slijedećeg (lijevog) polusumatora. Radi toga su u sumatoru slike 161. uvedena *ILI* kola između pojedinih sumatora (omeđenih crtkano).



Slika 161. Binarni sumator formiran korištenjem polusumatora

Osnovna karakteristika procesa sumiranja očituje se u činjenici da digit najnižeg reda može da utiče na digit sume najvišeg reda. Zato, vrijeme za koje moraju biti prisutni signali na svim ulazima mora biti najmanje jednako vremenu potrebnom da se signal prenese od krajnjeg desnog polusumatora, preko ostalih polusumatora i *ILI* kola do lijevog kraja strukture. To ujedno predstavlja i minimalno trajanje operacije sumiranja.

Ukazni uticaj je lako provjeriti na primjeru sumiranja brojeva:

```
  00011001101
+ 01100110001
  -----------
  01111111110   digiti polusume
+           1   digit prenosa
  -----------
  10000000000   suma
```

Vidi se da su svi digiti polusume, osim digita najvišeg i najnižeg reda, jedinice i da postoji samo jedna „1" na izlazima prenosa. Ovaj digit prenosa generira digit prenosa na polusumatoru višeg reda, koji se prenosi na slijedeći, viši red itd.

Treba primijetiti da smo se ograničili samo na razmatranja sumiranja cijelih brojeva iako se i za sumiranje desno od binarnog zareza može koristiti ista struktura, pri čemu se sumiranje brojeva desno od zareza vrši na isti način kao i sumiranja brojeva lijevo od zareza, a signal prenosa, ukoliko postoji, prelazi preko zareza na isti način kao i između bilo koja dva broja.

BINARNI MNOŽAČ

Da se dođe do jedne od struktura binarnog množača, potrebno se prisjetiti načina na koji se izvodi operacija binarnog množenja.

Postupak je u biti isti kao i kod decimalnog množenja, s tim što je tablica množenja dvaju binarnih brojeva izuzetno jednostavna i ima samo četiri mogućnosti:

$$\begin{aligned} 0 \cdot 0 &= 0 \\ 0 \cdot 1 &= 0 \\ 1 \cdot 0 &= 0 \\ 1 \cdot 1 &= 1 \end{aligned} \qquad (362)$$

Ukoliko je potrebno naći proizvod dvaju binarnih brojeva, prvo se formiraju parcijalni proizvodi, koji se pozicioniraju u skladu sa njihovim redom veličine, a nakon toga se vrši operacija sumiranja.

Na primjer, množenje brojeva 1101 i 1011 bi se izvršilo na slijedeći način:

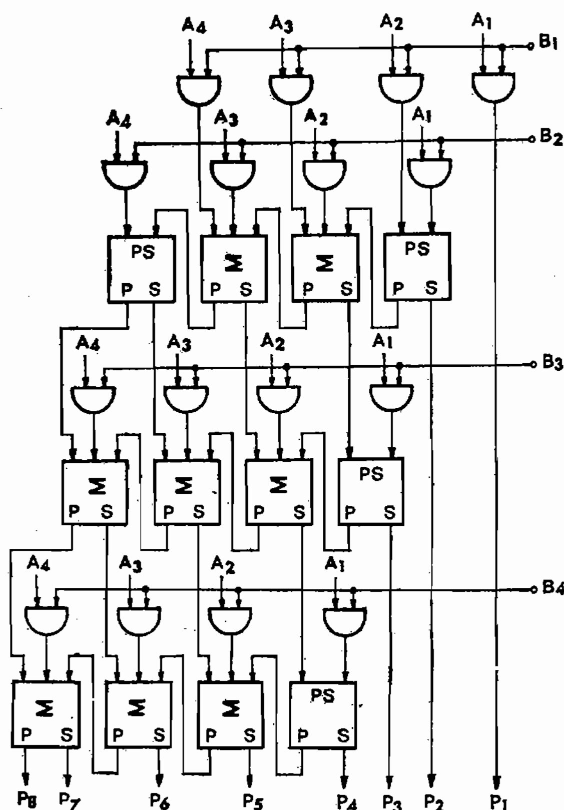
```
       1101 × 1011
       ____
       1101
      1101          parcijalni proizvodi
     0000
    1101
  ____________
   10001111         proizvod
```

Ukoliko brojevi koji se množe imaju n_1, odnosno n_2 digita, proizvod može imati do $n_1 + n_2$ digita. U većini slučajeva $n_1 = n_2$, tako da se obično smatra da množenje dvaju n-digitnih brojeva daje $2n$-digitni proizvod.

Za formiranje binarnog množača moguće je koristiti već poznate prekidačke strukture. Dva n-digitna broja, A i B daće $2n$ ulaznih signala i proizvod koji je predstavljen sa $2n$ izlaznih linija. Međutim, konvencionalna tehnika konstrukcije prekidačkih struktura je nepraktična za iole veće n. S druge strane, moguće je formirati dovoljno jednostavnu strukturu koristeći više paralelnih binarnih struktura vezanih tako da sumiraju parcijalne proizvode na isti način kako se to vrši pri ručnom množenju. Rezultujuća struktura je predstavljena slikom 165. A_1, A_2, A_3, A_4 i B_1, B_2, B_3, B_4 predstavljaju digite binarnih brojeva koji se množe, a I kola na koja se oni dovode određuju da li će se na ulazima pripadnih sumatora (Σ) i polusumatora (PS) pojaviti signal „0" ili „1".

Izlazi iz *I* kola vezanih za određenu *B* liniju formiraju, u stvari, parcijalne proizvode, koji se vode na pripadne sumatore i polusumatore. Sumatori i polusumatori, formirajući sumu parcijalnih proizvoda, daju na svojim izlazima signale koji predstavljaju traženi proizvod binarnih brojeva.

Vrijeme koje je potrebno da struktura prikazana na slici 162. izvrši operaciju množenja određeno je vremenom potrebnim da se signal prenosa, nastao na gornjem desnom polusumatoru, prenese do izlaza P_8. Putanja kojom se ovaj signal prenosi zavisi od digita signala *A* i *B*. Postoji niz mogućnosti skraćivanja vremena prolaska signala sa *P* izlaza kroz strukturu množača, ali čak i bez ikakvih „ubrzavajućih" zahvata ovaj množač je izuzetno brz. Nadalje on ne zahtijeva nikakvu sekvencijalnu ili upravljačku mrežu.



Slika 162. Struktura binarnog množača

Osnovni nedostatak ovog metoda množenja očituje se u velikom broju potrebnih sklopova pri množenju brojeva uobičajene „dužine". Ukoliko brojevi sadrže *n* bita, vidi se da mreža sadrži n^2 *I* kola i gotovo $n(n-1)$ sumator, što je i predstav-

ljalo osnovni uzrok izbjegavanja upotrebe ove strukture. Treba, međutim, napomenuti da ovaj nedostatak iščezava ukoliko se množač realizira u tezhnici velikih integriranih struktura (*LSI*).

ANALOGNO-DIGITALNI KONVERTORI

Ako se za upravljanje nekim procesom koriste digitalni računari, a informacije koje su nam na raspolaganju su analogne veličine, onda je za daljnju obradu signala i nalaženje upravljanja nužno transformirati analognu ulaznu veličinu u njen digitalni ekvivalent. Ovo je funkcija analogno-digitalnih konvertora (*ADK*). Zato se u svakom sistemu za obradu podataka nalazi uključen i *ADK*. *ADK* se nalazi takođe u sklopu svakog digitalnog voltmetra.

Postoji cijeli niz analogno-digitalnih konvertora, sa određenim prednostima i nedostacima, ali se po principu rada svi mogu podijeliti, praktički, u dvije grupe: *ADK* formirani na osnovu pretvaranja napona u frekvenciju ili vrijeme (konverzioni tip) i *ADK* formirani na osnovu poređenja.

Kod konverzionog tipa *ADK*, elektronička struktura pretvara ulazni napon u niz impulsa, čiji je period ponavljanja proporcionalan ulaznom naponu. Zato je i broj impulsa u jedinici vremena proporcionalan ulaznom naponu, te se informacija sa brojača impulsa vodi na indikatore.

Kod *ADK* formiranih na osnovu poređenja uvijek se analogni ulazni signal poredi sa nekim referentnim signalom, pa kada se ovi signali izjednače, konstatuje se iznos referentnog napona, koji je tada jednak iznosu ulaznog napona. Pošto se referentni signal može formirati veoma tačno, to se i ovako formirani *ADK* odlikuju visokom tačnošću.

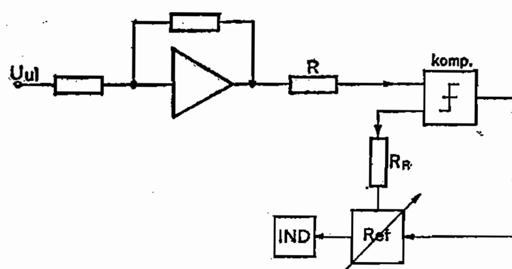
Umjesto da se upuštamo u razmatranje različitih principa i izvedbi *ADK*, razmotrićemo nešto detaljnije jedan konkretni analogno-digitalni konvertor.

Neka se zahtijeva izgradnja *ADK* čija je tačnost 10^{-3} (punog opsega skale), a maksimalni ulazni signal $+10$ V. U ostale zahtjeve se nećemo upuštati. Tačnost od 10^{-3} zahtijeva da naš digitalni indikator pokazuje 3 cifre. Maksimalni mjereni napon će, dakle, biti 9,99 V. Ako se odlučimo za *ADK* koji radi na principu poređenja, još je potrebno da se odlučimo za kod koji ćemo koristiti. Neka to bude binarno kodirani decimalni kod (*BCD*). To znači da će svaka decimalna znamenka biti binarno kodirana. Tako će signal od 7,85 V na izlazu iz *ADK* biti predstavljen unutar *ADK*, kao:

0111 1000 0101.

Takođe ćemo se odlučiti da poređenje vršimo strujama. U tome smislu je potrebno ulazni signal preko nekog normalizacionog otpora pretvoriti u struju. Neka je to otpor R u sklopu prikazanom na slici 163, vrijednosti 800 Ω, tako da pri 8 V ulaznog signala kroz njega teče struja od 10 mA. U tome slučaju principijelna shema je data na sl. 163.

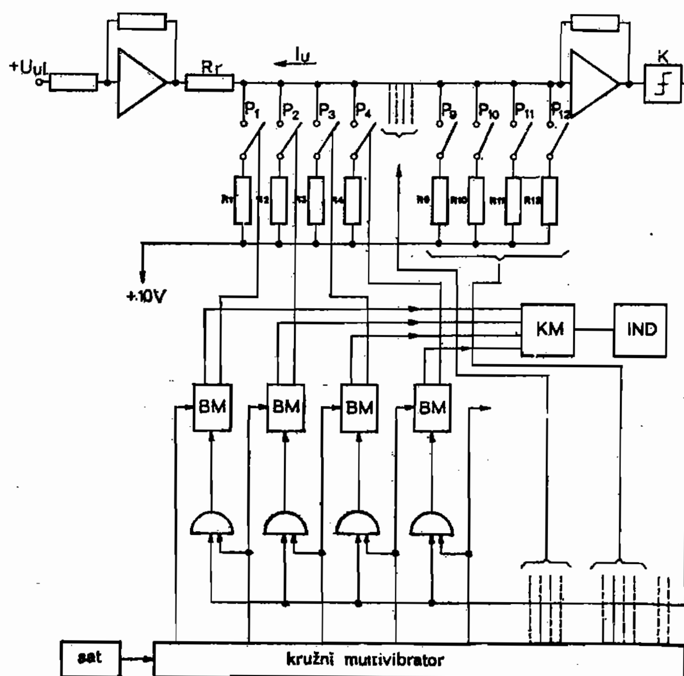
U komparator ulaze ulazna, normalizirana struja i struja iz referentnog izvora. Referentna struja se može mijenjati. Dokle god je ulazna struja veća od referentne, postoji neki izlaz iz komparatora, a to je i komanda za promjenu referentne struje. Kada se ove struje izjednače, izlaz iz komparatora postaje jednak nuli, te se daljnja promjena referentne struje prekida. U tome času vrši se očitanje napona na referent-



Slika 163. Principijelna shema analogno-digitalnog konvertora

nom izvoru. Taj napon je jednak ulaznom naponu. Praktična izvedba je predstavljena slikom 164. i data je radi ilustracije primjene do sada razmatranih elemenata u ovakvom sklopu. Sa P su označeni prekidači, sa BM bistabilni multivibratori, sa KM konverziona matrica, sa IND indikacija. Svaka četiri otpora i četiri prekidača određuju jednu decimalnu znamenku.

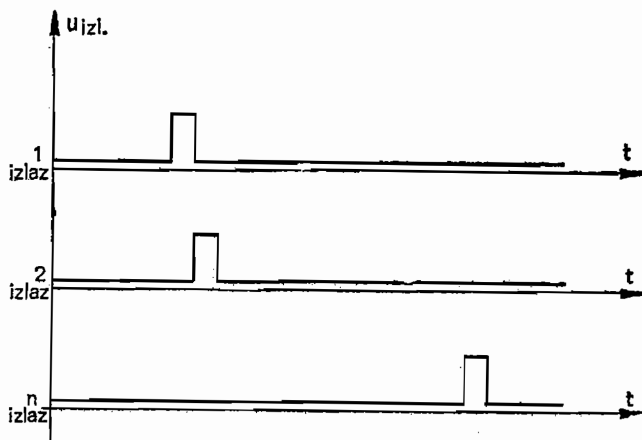
Pošto smo usvojili BCD kod, svaka od ovih znamenki mora biti binarno predstavljena. Zato su otpori: R_1, R_2, R_3 i R_4 u binarnom odnosu 1 : 2 : 4 : 8. Pošto je



Slika 164. Shema analogno-digitalnog konvertora

najveća moguća vrijednost decimalnog broja 9, za njeno binarno predstavljanje potrebne su četiri binarne znamenke: 1001. Otuda četiri otpora za poređenje u grupi svake znamenke.

Sat prikazan u okviru slike 164. daje impuls kružnom multivibratoru za početak rada. Kružni multivibrator počinje da daje impulse na svojim izlazima sl. 165. Prvo se pojavi impuls na prvom izlazu pa nestane, pojavi se na drugom izlazu pa nestane itd.



Slika 165. Izlazni signali iz kružnog multivibratora

Ovi impulsi se vode na bistabilne multivibratore, a bistabilni multivibratori zatvaraju prekidače u krugu za poređenje. Zato se prvo zatvori prekidač P_1, nakon njega prekidač P_2, itd. sukcesivno do prekidača P_{12}.

Dok su svi prekidači otvoreni, u komparator K teče struja I_u uzrokovana ulaznim signalom i na izlazu komparatora postoji neki signal koji drži I kola zakočenim (signal logičko „0").

Prvi impuls iz kružnog multivibratora mijenja stanje prvog flip-flopa i zatvara prvi prekidač. Zbog toga će kroz otpor R_1 poteći struja $I_{R1} = \frac{10\text{ V}}{R_1}$, čiji je smjer suprotan od smjera struje I_u. Zato u komparator sada teče razlika struje $I_u - I_{R1}$.

Ako je $|I_u| > |I_R|$, na izlazu komparatora još uvijek postoji signal logičko „0", koji koči I kola.

Slijedeći impuls iz kružnog multivibratora, posredstvom svoga bistabilnog multivibratora, zatvara prekidač P_2. Iz slike 164. se vidi da se taj isti impuls vodi i na prvo I kolo, ali pošto na ovome kolu postoji signal logičko „0" sa komparatora, izlaz iz I kola će biti logičko „0", te bistabilni multivibrator neće promijeniti stanje i prekidač P_1 će ostati ukopčan. Zato su nakon drugog impulsa iz kružnog multivibratora ukopčani prekidači P_1 i P_2. Sada je struja koja teče iz referentnog izvora $+10$ V povećana i iznosi $I_{R1} + I_{R2}$.

Ako je

$$|I_{R1}| + |I_{R2}| > |I_u|,$$

struja u komparator teče u suprotnom smjeru od struje I_u, te se na izlazu iz komparatora K javlja signal logičko „1". Treći impuls iz kružnog multivibratora sada ukapča treći prekidač. Taj treći impuls, doveden na drugo I kolo, iskapča drugi prekidač, jer je izlaz iz komparatora bio logičko „1", pa je impuls iz I kola promijenio stanje drugom bistabilnom multivibratoru. Nakon trećeg impulsa iz kružnog multivibratora, ukopčani su, dakle, P_1 i P_3. Komparator opet „gleda" da li struja teče u smjeru I_u ili u suprotnom smjeru, te zavisno od ovoga ostavlja ukopčane ili dozvoli da se iskopčaju određeni prekidači. Nakon što je i prekidač P_{12} bio uključen (dvanaestim impulsom iz kružnog multivibratora), poređenje je završeno. Stanje prekidača predstavlja vrijednost (u BCD kodu) ulaznog signala. Kružni multivibrator, međutim, ima petnaest izlaza. Četrnaesti impuls iz kružnog multivibratora koristi se kao nalog za očitavanje, a petnaesti — kao komanda za brisanje pred novi ciklus konverzije. Vrijednosti otpora u prvoj grupi (uz referentni napon od 10 V) su: 1 kΩ, 2 kΩ, 4 kΩ, 8 kΩ, u drugoj: 10 kΩ, 20 kΩ, 40 kΩ, 80 kΩ, a u trećoj: 100 kΩ, 200 kΩ, 400 kΩ, 800 kΩ.

Dakle, ako se na ulazu pojavio analogni napon od 8 V, struja I_u iznosi:

$$\frac{8\ \text{V}}{800\ \Omega} = 10\ \text{mA}\ .$$

Pri zatvaranju prvog prekidača potekla je struja

$$I_{R1} = \frac{10\ \text{V}}{1\ \text{k}\Omega} = 10\ \text{mA}.$$

Pošto je ulazna struja u komparator jednaka nuli, a za ovu vrijednost ulazne struje ili ulaznu struju u smjeru I_u, komparator ne dozvoljava da se prekidač iskopča (signal logičko „0" na izlazu komparatora), prekidač P_1 će biti ukopčan. Zato je stanje prekidača (uz zatvoren prekidač označen stanjem „1") dato kao:

$$1000 \qquad 0000 \qquad 0000,$$

što je BCD predstava napona 8,00 V.

Ako bi ulazni signal bio 6,79 V, bili bi zatvoreni prekidači: P_2, P_3, P_6, P_7, P_8, P_9 i P_{12}. BCD reprezent 6,79 V bi bio:

$$0110 \qquad 0111 \qquad 1001.$$

Pošto su otpori u prvoj grupi istog reda veličine kao i normalizacioni otpor $R = 800\ \Omega$, to stanja prekidača prve grupe određuju znamenku cijelog broja, tj. prvu znamenku. Otpori druge grupe su po vrijednosti 10 puta veći od onih iz prve grupe, a otpori treće grupe su 100 puta veći od onih iz prve grupe. Otuda decimalni odnos između grupa. Pažljivim razmatranjem bi se moglo primijetiti da bi se u ovakvoj strukturi ADK lako mogle javiti greške. Naime, ako se to ne spriječi, u jednoj grupi se može pojaviti i broj veći od 9 (pošto postoje četiri prekidača). Logička zaštita od ovakvih pojava može se obezbijediti, na primjer, tako da se unutar svake grupe ne dozvoli zatvaranje drugog i trećeg prekidača ukoliko je prvi prekidač ostao zatvoren. Očitanje signala se ne vrši direktno na prekidačima s obzirom da pad napona na prekidačima (off-set napon) mora biti zanemariv u odnosu na napon na otporu R, sa kojim je prekidač serijski vezan.

Pošto su stanja prekidača određena stanjima bistabilnih multivibratora, to se informacija o stanju prekidača crpi sa bistabilnih multivibratora. Informacija je onda u *BCD* kodu.

Ako je potrebno imati čisto decimalnu informaciju, npr. na *NIXIE* cijevima, ova *BCD* informacija se vodi na konverzionu matricu, koja je pretvara u čistu decimalnu informaciju, te se na indikatoru javlja kao decimalni broj.

Trajanje procesa konverzije (dakle i brzina *ADK*) ovisi o broju prekidača upotrijebljenih u krugu za poređenje i o minimalnom vremenu koje prekidač mora biti zatvoren da bi se obavio proces poređenja jednog bita. Ovisno o namjeni i izvedbi *ADK*, vrijeme konverzije jednog bita se danas kreće od nekoliko stotina milisekundi, do nekoliko mikrosekundi.

Očito je da najveću brzinu rada omogućuje upotreba elektroničkih prekidača u krugu za poređenje *ADK*, ali je njihova izvedba i najsloženija.

Poseban problem predstavlja minimiziranje preostalog napona (off-set napon) prekidača i promjena ovoga napona sa temperaturom (temperaturnoga drifta). Zato su u ranijim izvedbama *ADK* prekidači u krugu za poređenje realizirani upotrebom kontakata elektromehaničkih releja: klasičnih elektromehaničkih pomoćnih releja, releja sa hermetiziranim suhim kontaktima (engl. dry reed relay) ili releja sa hermetiziranim, živom vlaženim kontaktima (engl. mercury wetted contact relay). Pri tome su se, zahvaljujući svojoj izuzetno visokoj pouzdanosti, releji sa živom vlaženim kontaktima dugo zadržali u upotrebi. Kontaktni slog ovih releja nalazi se u staklenom balonu smještenom u centru zavojnice koja ga aktivira. Releji se ugrađuju u vertikalnom položaju tako da su kontakti smješteni u gornjem dijelu staklenog balona. U donjem dijelu staklenog balona nalazi se tečna živa (slika 166), tako da, zahvaljujući kapilarnosti, svježa površina žive vlaži kontakte releja pri svakom pokretanju armature. Zato se električni kontakt zatvara preko tečne žive, a ne preko kontakta dvaju metala, čime su eliminirani svi problemi koji su se javljali kod releja sa „suhim" kontaktima, a termička elektromotorna sila na kontaktima svedena je na minimum.

Ukupna tačnost i stabilnost *ADK*, zavisi, očito, o konstrukciji kruga i o kvalitetu korištenih komponenata.

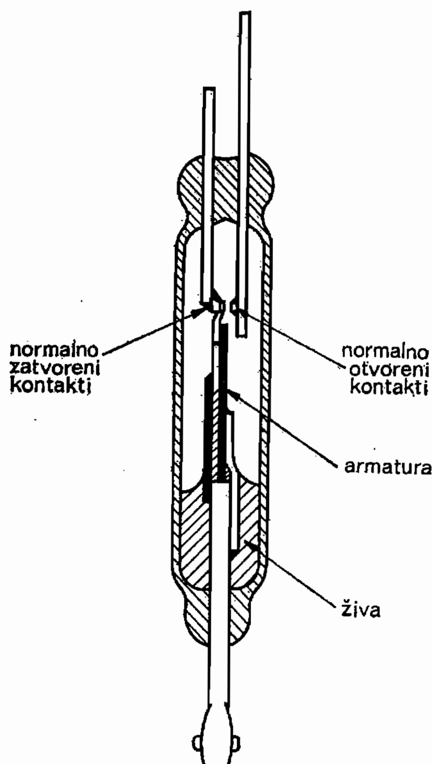
Iz razmotrenog primjera (*ADK* u slici 164) moglo bi se pretpostaviti da je tačnost *ADK*, koji za puni opseg skale indicira: tri decimalne znamenke, 10^{-3}; četiri decimalne znamenke, 10^{-4}; pet decimalnih znamenki, 10^{-5}; itd. Treba, međutim, imati na umu da se i referentni signal mijenja u toku vremena. Pošto je ova promjena veoma spora, kao pokazatelji mogućnosti održavanja kalibracione tačnosti definiraju se „kratkovremena tačnost" i „dugovremena tačnost" analogno-digitalnog konvertora.

„Kratkovremena tačnost" se obično definira za period od 24 h — pri konstantnoj temperaturi. „Dugovremena tačnost" se definira za period od devedeset dana, a za kvalitetnije *ADK* — za period od šest mjeseci.

Obje ove tačnosti se izražavaju u postocima očitanja i postocima punog opsega skale za određeni period vremena, nakon podešavanja *ADK* prema nekoj „apsolutnoj referenci".

Ukoliko *ADK* treba da radi u uslovima promjenljive temperature ambijenta, referentni signali su podložni uticaju temperature, te je potrebno definirati još jedan faktor koji utiče na tačnost *ADK*: temperaturni koeficijent.

Temperaturni koeficijent se obično izražava kao postotak očitanja po stepenu Celzijusa i postotak punog opsega skale po stepenu Celzijusa. To znači da deklarirana tačnost postoji samo pri temperaturi pri kojoj je *ADK* bio kalibriran.



Slika 166. Poprečni presjek hermetiziranog releja sa živom vlaženim kontaktima

Npr, ako je „kratkovremena tačnost" *ADK* koji indicira pet decimalnih znamenki deklarirana kao ± 0,005% očitanja ± 0,001% punog opsega skale, a temperaturni koeficijent kao ± 0,0005% očitanja po stepenu Celzijusa ± 0,0002% punog opsega skale, po stepenu Celzijusa, onda će pri promjeni temperature ambijenta za 10°C netačnost punog opsega skale, uzrokovana temperaturom, iznositi N_T:

$N_T = 10 \times (0{,}0005 + 0{,}0002)\%$ punog opsega skale, što, uz deklariranu tačnost, rezultira u ukupnoj netačnosti (za puni opseg skale) N_u:

$N_u = 0{,}007\%$ punog opsega skale $+ (0{,}005 + 0{,}001)\%$ punog opsega skale,

$N_u = \pm\, 0{,}013\%$ punog opsega skale.

Iako promatrani *ADK* indicira pet decimalnih znamenki, očigledno je da njegova tačnost, pri očitanju na punom opsegu skale i na temperaturi koja je za samo 10°C viša od temperature na kojoj je kalibriran, nije 10^{-5}, nego, praktično, 10^{-3} punog opsega skale.

Pošto se sa analogno-digitalnim konvertorima najčešće susrećemo pri upotrebi digitalnih voltmetara, te pošto je tačnost digitalnog voltmetra, praktički, određena tačnošću njegovog *ADK*, prilikom korištenja ili specificiranja nabavke digitalnih voltmetara treba voditi računa da njihova tačnost nije određena iznosom jedinice na mjestu najbeznačajnije znamenke (dakle, brojem indiciranih decimalnih znamenki) nego svim faktorima koji su ovdje pobrojani. Nadalje, treba naglasiti da proizvođači obično ne daju podatak o ukupnoj netačnosti, nego samo podatke o pojedinim faktorima koji određuju netačnost. Zbog toga promatrani *ADK* (ili eventualno, promatrani digitalni voltmetar) može da izgleda na prvi pogled mnogo tačniji, što korisnika ne bi smjelo zavarati.

Iz slike 164. proizlazi da ovakva struktura može da vrši konverziju samo pozitivnih istosmjernih signala. Ukoliko je potrebno izvršiti konverziju negativnog istosmjernog signala, strukturu predstavljenu na slici 164. potrebno je obogatiti indikatorom polariteta i invertorom koji će negativni ulazni signal pretvoriti u pozitivni. Konverziju ovako dobijenog signala analogno-digitalni konvertor vrši na već razmotreni način.

Drugi zadatak koji se često postavlja na *ADK* je konverzija srednje vrijednosti ili efektivne vrijednosti nekog harmonijskog signala u njegov digitalni ekvivalent.

S tim ciljem izmjenični signal je potrebno ispraviti i tako ispravljeni signal filtrirati, da se dobije veoma čist istosmjerni signal, proporcionalan traženoj vrijednosti izmjeničnog signala. Konverzija tako dobijenog istosmjernog signala u njegov digitalni ekvivalent se onda vrši na već razmotreni način, strukturom *ADK* predstavljenom na slici 164.

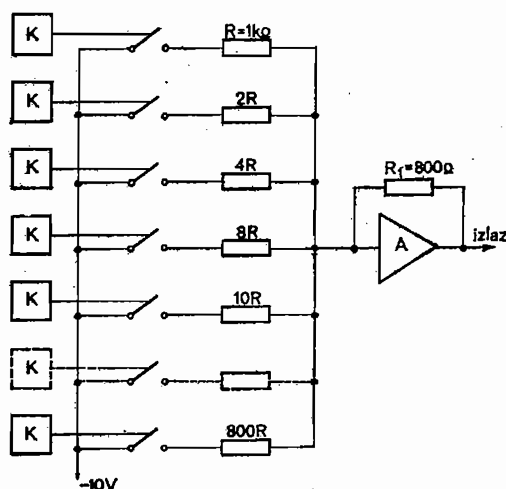
DIGITALNO-ANALOGNI KONVERTORI

Između mnogih shema digitalno-analognih konvertora (*DAK*) razmotrimo onu koja je po načinu rada najbliža upravo razmotrenoj koncepciji *ADK*. Ova shema je predstavljena na slici 167. Vidi se da se *DAK* sastoji od izvora referentnog napona, kruga za formiranje referentnih struja i operacionog pojačala.

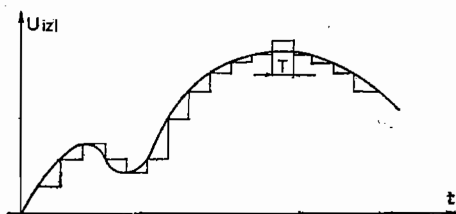
Pretpostavlja se da je ulaz u *DAK* u binarno-kodiranom decimalnom kodu, te je ulaz paralelan (signali svih bita istovremeno dolaze na *DAK*). Ovako kodirani signali dovode se kao komandni signali (*K*) na prekidače u ulaznom krugu *DAK*. Zatvaranjem određene kombinacije prekidača, određene, normirane struje počinju da teku u virtuelnu masu operacionog pojačala *A*. Ovo izaziva tok odgovarajuće struje kroz otpor povratne sprege R_1, te se na izlazu operacionog pojačala javlja određeni napon. Na taj način izlazni signal je zavisan od uključene kombinacije računskih otpora u ulaznom krugu. Svakoj kombinaciji zatvorenih prekidača odgovara jedan određeni izlazni napon, a kako svaka kombinacija prekidača u ulaznom krugu odgovara određenom *BCD* broju, to svakom *BCD* broju odgovara njemu pripadni izlazni napon. Otuda je izlazni napon *DAK* stepenasta aproksimacija analognog signala, prema slici 168.

Ova aproksimacija je tim bolja i izlazni napon je to bliže kontinuiranom signalu što komandni signali (za zatvaranje prekidača) stupaju na ulazni krug u kraćim vremenskim razmacima.

Razmotrena shema zahtijeva da za svaki bit postoji jedan precizni otpornik. Pri tome su svi otpori međusobno različiti. Količina otpornika i vrijednost najvećeg otpora je tim veća što je broj bita veći.



Slika 167. Digitalno-analogni konvertor



Slika 168. Oblik izlaznog signala iz digitalno-analognog konvertora

Očigledno, ovo nameće određena ograničenja na mogućnost realizacije ovakvih *DAK*, te je razvijen cijeli niz struktura koje koriste manji broj otpornika ili koje koriste otpornike u srednjem području otpora (npr. 10 kΩ, 20 kΩ, 40 kΩ).

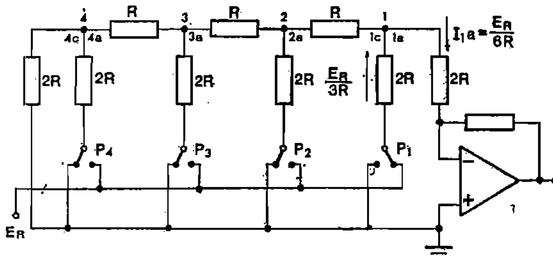
Karakteristična u tome smislu je struktura predstavljena slikom 169. To je *DAK* sa otpornom mrežom $R - 2R$. Vidi se da su za svaki bit korištena dva otpornika, ali su zato u cijeloj strukturi prisutne samo dvije vrijednosti preciznih otpornika, R i $2R$.

Osnovna karakteristika *DAK* predstavljenog slikom 169. jest da svaka od tri grane koje izlaze iz svakog čvora ima istu vrijednost otpora, koja iznosi $2R$. Zato pri zatvaranju samo prekidača P_1, napon iz referentnog izvora E_R osjeća otpor iznosa $3R$, te kroz prekidač poteče struja iznosa:

$$I_R = \frac{E_R}{3R} . \tag{363}$$

Zbog toga kroz granu 1*a* teče struja iznosa:

$$I_{1a} = \frac{I_R}{2} = \frac{E_R}{6R}.$$



Slika 169. *DAK* sa otpornom mrežom $R-2R$

Ako se prekidač P_1 otvori, a prekidač P_4 zatvori, vidi se da će struje kroz grane 4*a*, 3*a*, 2*a*, odnosno 1*a* iznositi:

$$I_{4a} = \frac{I_R}{2}$$

$$I_{3a} = \frac{I_R}{4},$$

$$I_{2a} = \frac{I_R}{8},$$

$$I_{1a} = \frac{I_R}{16}. \qquad (364)$$

Ukoliko se istovremeno zatvore dva ili više prekidača, ukupna struja koja poteče u virtuelnu masu operacionog pojačala predstavlja sumu parcijalnih struja, te se na izlazu operacionog pojačala javlja odgovarajući analogni signal. Time je konverzija binarno kodiranog signala u analogni signal izvršena.

Iz relacija 364. slijedi da je prekidač koji predstavlja najznačajniji bit najbliži virtuelnoj masi, a prekidač koji odgovara najbeznačajnijem bitu — najdalji od virtuelne mase.

LITERATURA

1. ADLER, SMITH, LONGINI: Introduction to semiconductor Physics, John Wiley & Sons, Inc. New York, 1966.
2. BRAMMER, PASCHUK: Impulsnaja tehnika, „Viššaja škola" Moskva, 1976.
3. CHU Y.: Digital Computer Design Fundamentals, Mc. Graw Hill, 1965.
4. DOMANICKIJ, PRANGIŠVILI: „Metodika točnovo rasčeta poluprovodnikovih perekljućajuščih shem, primenjaemih v promišljennoj avtomatike", „Avtomatika i telemehanika" — 1963 Tom XXIV № 5
5. GOLDENBERG: Osnovi impulsnoj tehniki, „Svjaz" 1964.
6. GRAY, DE WITT, BOOTHROYD, GIBBONS: Physical Electronics and Circuit Models of Transistors, John Wiley & Sons, New York, 1966.
7. HARRIS, GRAY, SEARLE: Digital Transistor Circuits, John Wiley & Sons, New York, 1966.
8. HNATEK: A user's handbook of integrated circuits, John Wiley & Sons, New York, 1973.
9. JAKOVLJEV: Spravočnik po impuljsnoj tehnike, „TEHNIKA" Kiev, 1972.
10. JUZBAŠIĆ: Elektronički elementi, Školska knjiga, Zagreb 1975.
11. JOVANOVIĆ: Komponente digitalnih sistema, Građ. knjiga, Beograd 1978.
12. KOHONEN: Digital Circuits and Devices, Prentice Hall Inc. 1972.
13. KETCHUM, ALVAREZ: Pulse and Switching Circuits, Mc. Graw Hill 1965.
14. MOLL: Physics od Semiconductors, Mc. Graw Hill 1964.
15. MILLMAN, TAUB: Pulse, Digital and Switching Waveforms, Mc. Graw Hill 1965.
16. MILENIN, BAZ, BULIBENKO, MUROMCEV, OSIPOV, RAINKIN, TREGUB: Osnovi impuljsnoj tehniki, Vimo Moskva 1966.
17. NONLINEAR SYSTEMS, INC., INSTRUMENTATION SYSTEMS, NLS, California 1970.
18. PEATMAN: The Design of Digital Systems, Mc. Graw Hill 1972.
19. RICHARDS: Digital Design, John Wiley & Sons 1971.
20. SEELY: Electron Tube Circuits, Mc. Graw Hill 1958.
21. SUSKIND: Notes on Analog-Digital Conversion Techniques, Mit Press 1957.
22. STANTON: Pulse Technology, John Wiley & Sons 1964.
23. SIFFERLEN, VARTANIAN: Digital Electronics with Engineering Applications, Prentice Hall Inc. 1970.
24. ŠURINA: Impulsne pojave i sklopovi, „Tehnička knjiga" Zagreb 1967.
25. TEŠIĆ: Digitalna elektronika, Naučna knjiga Beograd, 1974.

Udžbenici i stručne knjige koje su izašle u izdanju SOUR-a „Svjetlost", OOUR Zavod za udžbenike i nastavna sredstva, Sarajevo

— B. Milatović: OSNOVI ELEKTROTEHNIKE I
— B. Milatović: OSNOVI ELEKTROTEHNIKE II
— E. Hot: OSNOVI ELEKTROTEHNIKE
— S. Milojković: TEORIJA ELEKTRIČNIH KOLA
— M. Šandor, S. Milojković i E. Hot: ZBIRKA ZADATAKA IZ TEORIJE ELEKTRIČNIH KOLA
— S. Alagić: PRINCIPI PROGRAMIRANJA
— S. Alagić: RELACIONE BAZE PODATAKA
— Z. Salčić: MIKRO RAČUNARSKI SISTEMI
— S. Muftić: OSNOVNI ELEMENTI KOMPJUTERSKIH SISTEMA
— Vuletić, Ljubović: PROGRAMIRANJE (FORTRAN)
— Lj. Draganović: ADAPTIVNI SISTEMI UPRAVLJANJA
— E. Hot: ELEKTROTERMIČKA KONVERZIJA ENERGIJE
— Dž. Hasanbegović: OSNOVE TEHNIČKE DIJAGNOSTIKE DIGITALNIH SISTEMA
— A. Salihbegović: MODELIRANJE DINAMIČKIH SISTEMA
— P. Kesić: OSNOVE MEHANIKE FLUIDA